

# Инструкция по техническому обслуживанию

ЦВЕТНОГО ТЕЛЕВИЗОРА

НА ШАССИ EURO 3



**Блок питания**

**Обработка сигналов системы развертки (отклонения)**

**Выходные схемы горизонтальной и вертикальной развертки**

**Тюнер**

**Секция промежуточной частоты (ПЧ)**

**Выходной каскад звуковой частоты**

**Выходной каскад цветности**

**Схема управления телевизором**

**Инфракрасный передатчик**

**Инфракрасный приемник**

**Микроконтроллер**

**Интегральная схема памяти (EAROM - электрически программируемое ПЗУ)**

**EPROM (Стираемое программируемое ПЗУ)**

**Обработка сигналов на плате - E**

**Обработка сигналов на плате - F.**

**Обработка сигналов телетекста**

**Обработка сигналов дополнительного изображения в основном изображении (PIP)**

**Обработка звуковых сигналов**

# Panasonic

Европейский филиал по телевизионному оборудованию  
фирмы "Мацусита электрик"(Великобритания)

## 1. Блок питания.

В модели, выполненной на базе шасси Euro 3, подача напряжения питания обеспечивается при помощи интегральной схемы AN8029, которая используется для управления переключениями режимов работы транзистора Q8901.

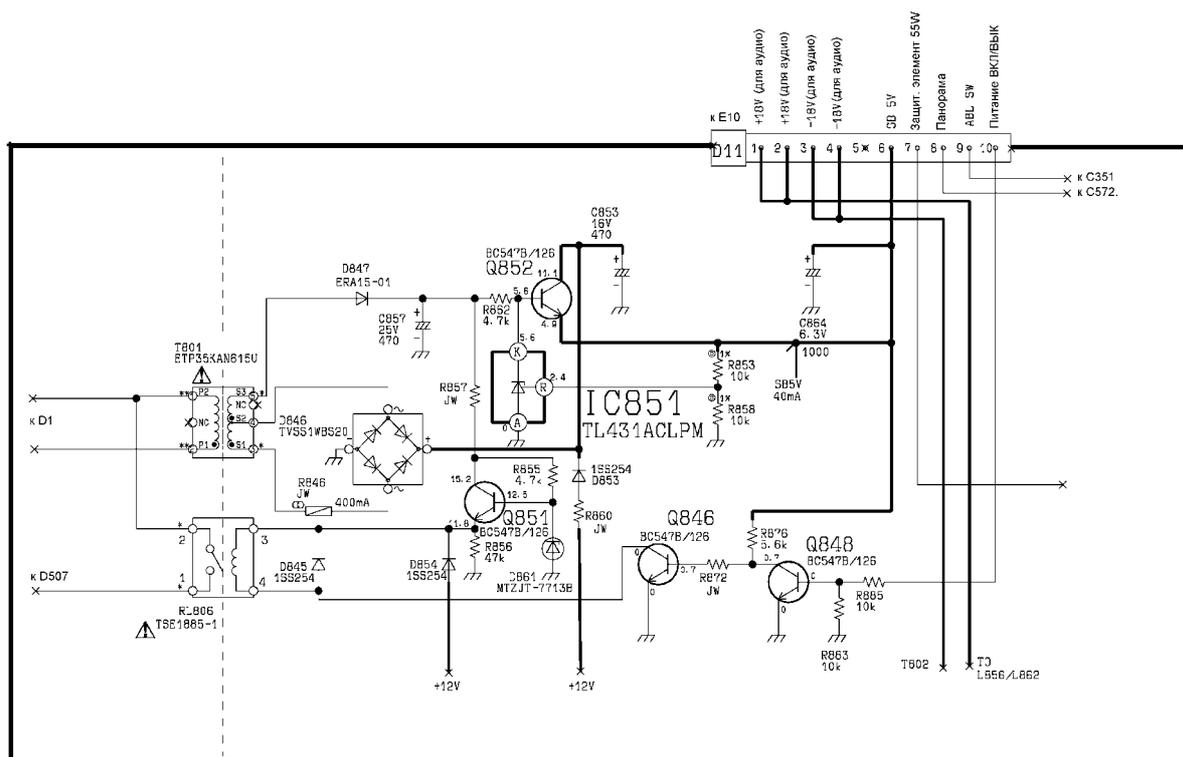
В приемнике имеется как основное питание, так и питание режима ожидания. Достоинство этого режима заключается в том, что в этом режиме уменьшено потребление энергии.

### 1.1. Схема питания режима ожидания.

Схема подачи питания в режиме ожидания размещена в блоке D-PCB. Она подает питание 5 В. Такая 5-вольтовая подпитка поддерживает во время режима ожидания в рабочем состоянии приемник инфракрасного излучения, микроконтроллер и стираемое программируемое ПЗУ (EPROM). Подача на эти схемы напряжения 5 В в режиме ожидания требуется для того, чтобы при подаче команды ВКЛЮЧЕНО (ON) либо с пульта

дистанционного управления, либо с панели управления телевизора, можно было бы сразу включить (ON) телевизионный приемник. Поддержка только этих элементов необходима для того, чтобы телеприемник реагировал на подачу команды ВКЛЮЧЕНО (ON) в режиме ожидания. Благодаря этому в режиме ожидания достигается экономия потребления энергии. Сетевое напряжение, даваемое от главного выключателя телевизора S801, поступает через разъем M2 на диод D1 на плате D. Здесь питание переменного тока подается на первичную обмотку трансформатора режима ожидания T801 и нормально открытый контакт RL806 реле.

Сетевое напряжение, которое подается на трансформатор режима ожидания, поступает через диод D846 мостового выпрямителя, от которого вторичное питание напряжения 12 В идет на выход и подается на коллекторный вывод транзистора Q852, который включен как последовательный регулятор. Это же напряжение питания подается на транзистор Q851, что будет рассмотрено ниже.



Напряжение базового смещения транзистора Q852 подается с трансформатора режима ожидания Т801. Перед попаданием на транзистор Q852 это напряжение выпрямляется при помощи диода D847 и сглаживается при помощи конденсатора С857. При подаче на транзистор Q852 смещения ВКЛЮЧЕНО (ON) напряжение питания подается через выводы коллектора/эмиттера этого транзистора. Контроль и регулирование напряжения питания осуществляется при помощи интегральной схемы IC851 совместно с транзистором Q852. Интегральная схема IC851 осуществляет контроль и регулирование напряжения питания режима ожидания через делитель напряжения (R853/R858) и вывод R (регулятор). При выявлении на ножке R интегральной схемы IC851 какого-либо изменения нагрузки выходное катодное напряжение (K) вызывает увеличение базового смещения транзистора Q852, который в свою очередь, удерживает питание на постоянном уровне 5 В.

Вышеупомянутое вторичное напряжение питания через транзистор Q851 и обмотку реле (RL806) подается на коллектор транзистора Q846. Когда транзистор Q846 находится в непроводящем состоянии, ток по нему не течет, и в результате, телевизионный приемник остается в режиме ожидания. Пользователю это состояние видно благодаря свечению светоизлучающего диода на передней панели телевизора.

Когда на приемник инфракрасного излучения попадает сигнал, то интегральная схема IC1051 получает команду ВКЛЮЧИТЬ (ON) от пульта дистанционного управления. Затем эта информация подается назад на ножку 39 микроконтроллера, через транзистор Q1191, который усиливает данный сигнал до значения приблизительно 5 В. Затем микроконтроллер, в свою очередь, выдает с ножки 52 выходной сигнал уровня НИЗКИЙ (LOW), который подается на ножку 10 разъема E10 и на диод D11 и затем на транзистор Q848. Этот сигнал уровня НИЗКИЙ (LOW) отключает (OFF) транзистор Q848 и подает сигнал смещения ВКЛЮЧЕНИЕ (ON) путем подачи питания через сопротивление K876. При включенном (ON) транзисторе Q846 ток затем проходит через обмотку реле и через переход коллектор/эмиттер транзистора Q846 и регулируется при помощи транзистора Q851 и стабилитрон D861. Под действием этого тока контакты реле замыкаются и питание от сети в режиме полного включения подается в блок питания и мостовой выпрямитель D807.

Кроме того от главного блока питания подается напряжение в 12 В. Это напряжение используется для уменьшения нагрузки на трансформатор режима ожидания во время нормальной работы телевизора.

При возникновении сбоя в подаче 12 В приемник должен отключиться сразу же, как только ток питания от трансформатора режима ожидания превысит максимальное значение в 90 мА.

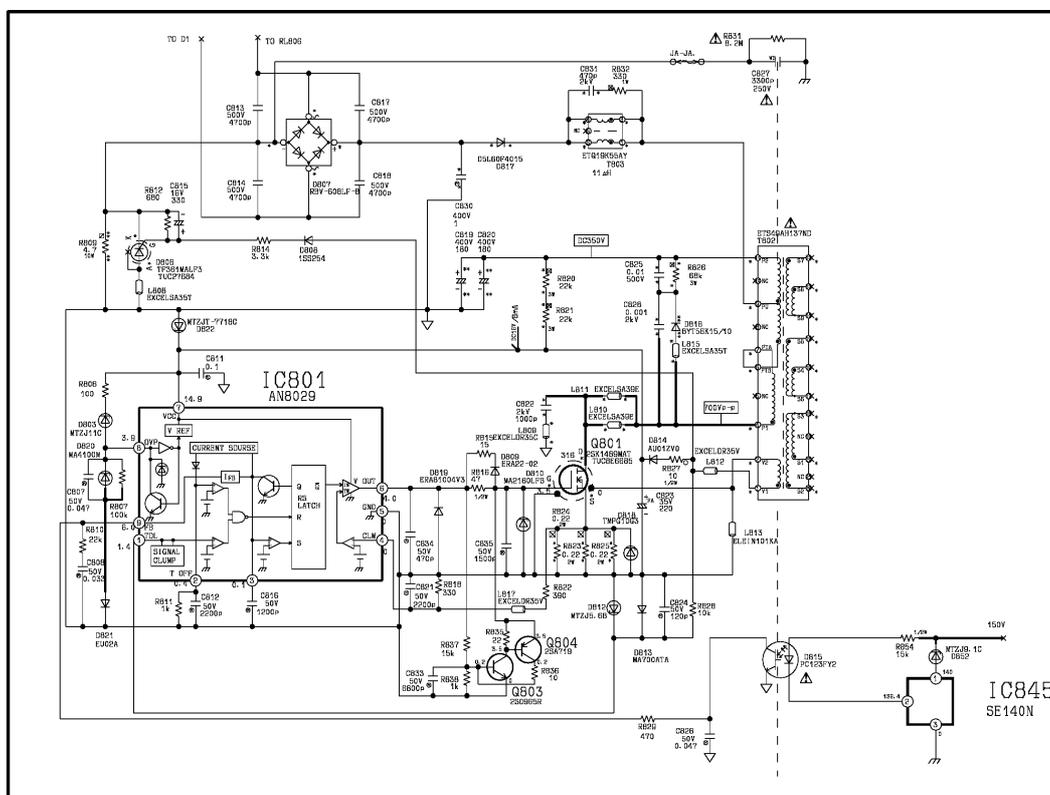
## 1.2. Схема питания.

В модели Euro 3 для осуществления контроля и регулирования подачи питания применяется интегральная схема AN8029. Выходной каскад интегральной схемы AN8029 используется для управления переключающим полевым МОП-транзистором Q801. Благодаря тому, что МОП-транзистор практически не проводит тока, происходит уменьшение номинальной мощности в выходном каскаде интегральной схемы AN8029.

## 1.3. Принцип действия.

Сетевое напряжение проходит через главный выключатель питания, заградяющий фильтр сетевого напряжения и реле режима ожидания. Затем оно через мостовой выпрямитель D807 подается на стоковый вывод переключающего транзистора Q801 через обмотку PU-P1 трансформатора T802.

Поскольку в это время отсутствует управляющее напряжение затвора у транзистора Q801, то рабочее напряжение не имеет никакой нагрузки.



---

## 1.4. Запуск.

Схема запуска используется для операций запуска и остановки управляющей интегральной схемы IC801 (AN8029). Для этого схема запуска определяет наличие напряжения на выводе Vcc, ножка 7.

Для того, чтобы при включении защитить резистор ограничения по току R809, при помощи диода D806 во время запуска обеспечивается плавный старт. После запуска диод D806 больше не требуется. Во время запуска через цепь запуска, образованную обмоткой PU-P2 трансформатора (T802) и резисторы R820, R821, происходит зарядка конденсатора C823.

Входное напряжение питания через ножку 7 подается на генератор эталонного напряжения, в цепи старт/стоп и на мощный каскад управления напряжением.

Когда значение напряжения Vcc на ножке 7 достигает значения около 14,9 В, начинает работать интегральная схема IC801, которая приводит в действие мощный полевой МОП-транзистор Q801. В режиме открытия транзистора Q801 ток протекает по обмотке PU-P1 и через выводы стока/истока полевого транзистора Q801.

С началом работы интегральной схемы AN8029 от обмотки V1-V2 трансформатора T802 начинает поступать питание на ножку 7 напряжения Vcc. Однако, увеличение этого напряжения происходит слишком медленно и не позволяет предотвратить начало разряда конденсатора C823.

При падении напряжения на конденсаторе C823 ниже 6,3 В работа интегральной схемы IC801 прекратится. Поэтому, для того, чтобы в короткий период, с момента начала работы схемы IC801 до тех пор, пока напряжение обмотки V1-V2 поднимется до уровня, достаточного для стабильного питания ножки 7, используется обмотка PU-P2, предназначенная для поддержки напряжения на ножке 7 и конденсаторе C823 до тех пор, пока все напряжение питания не поднимется и не обеспечит нормальную работу.

### 1.4.1. Состояние ВКЛЮЧЕНО (ON) и временные характеристики.

Когда мощный переключающий транзистор Q801 находится в состоянии ВКЛЮЧЕНО (ON), конденсатор C813 заряжается до заранее заданного напряжения (прибл. 0,9 В). В то же самое время начинается зарядка конденсатора C816. Управление временем зарядки осуществляется каскадом источника тока.

### 1.4.2. От режима ВКЛЮЧЕНО (ON) к режиму ВЫКЛЮЧЕНО (OFF).

При достижении напряжения на конденсаторе C816 значения (приблизительно) 0,7 В выходной сигнал генератора (осциллятора) меняется на противоположный и мощный транзистор Q801 переключается в режим ВЫКЛЮЧЕНО (OFF). В этот момент происходит быстрая разрядка конденсатора C816 (через внутреннюю цепь в пределах интегральной схемы) и напряжение на нем становится практически равным 0 В.

### 1.4.3. Режим ВЫКЛЮЧЕНО (OFF) и временные характеристики.

Теперь, при выключенном мощном транзисторе Q801, начинается разрядка конденсатора C812 через резистор R811. Скорость разрядки определяется постоянной времени цепочки C812, R811.

### 1.4.4. От режима ВЫКЛЮЧЕНО (OFF) к режиму ВКЛЮЧЕНО (ON).

Когда напряжение на конденсаторе C812 падает до значения около 0,1 В и входной сигнал через ножку 1 (используется для контроля за состоянием заряда на трансформаторе) показывает, что на трансформаторе заряд отсутствует, выходной сигнал осциллятора снова меняется на противоположный, мощный транзистор снова переходит в состояние ВКЛЮЧЕНО (ON) и таким образом, цикл повторяется.

---

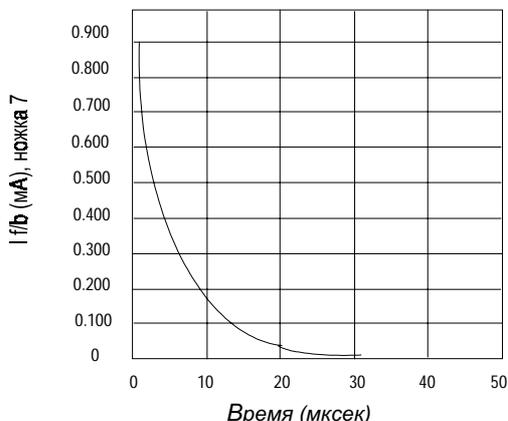
## 1.5. Регулирование.

Подача питания во время состояния ВКЛЮЧЕНО (ON) изменяется при помощи управления током заряда конденсатора C816 через фотосогласующий элемент D815. Этот элемент подключен к выводу обратной связи 'F/B' интегральной схемы IC801, ножка 9, через резистор R829, при помощи которого может изменяться ток, подаваемый на конденсатор C816.

Ток через фотосогласующий элемент изменяется в зависимости от уровня выходного сигнала на ножке 2 интегральной схемы компаратора IC845.

Интегральная схема IC845 предназначена для управления подачей питания в 150 В (В+) путем сравнения вторичного напряжения 150 В с эталонным напряжением, задаваемым внутри схемы IC845.

На приведенном ниже рисунке показано изменение времени нахождения в режиме ВКЛЮЧЕНО (ON) в зависимости от входного тока, протекающего через элемент D815 к выводу обратной связи F/B, ножка 9.



При увеличении входного напряжения сети переменного тока, поступающего на SMPS, либо при уменьшении тока нагрузки во вторичных цепях, уровень вторичного напряжения V+ начинает увеличиваться. Это вызывает увеличение тока, протекающего через фотосогласующий элемент D815 к выводу F/B интегральной схемы IC801, что укорачивает период времени нахождения мощного транзистора в состоянии ВКЛЮЧЕНО (ON). Это, в свою очередь, заставляет уровень вторичного напряжения V+ вернуться к своему номинальному значению.

## 1.6. Схемы защиты.

### 1.6.1. Отключение по температуре.

Эта схема запускает схему замка-фиксатора, если температура самой интегральной схемы превысит 150°C.

### 1.6.2. Защита от перегрузки по напряжению.

Схема защиты от перегрузки по напряжению (OVP) используется для защиты интегральной схемы IC801 в случае превышения напряжением V<sub>сс</sub>, ножка 7, значения, приблизительно 18 В. Несмотря на то, что эта схема в основном, предназначена для защиты от повышенного напряжения ножки 7, она может использоваться и для защиты от повышенного напряжения выхода вторичного напряжения (в случае неисправности регуляторов и так далее). Такая возможность возникает в связи с тем, что входное напряжение V<sub>сс</sub> подается от обмотки трансформатора, напряжение на котором пропорционально выходному напряжению вторичной стороны.

### 1.6.3. Защита от перегрузке по току.

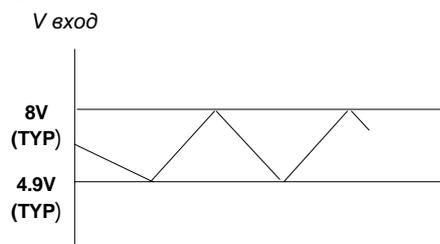
Защита от перегрузки по току (OCP) осуществляется поимпульсно путем прямого определения тока стока мощного полевого транзистора Q801. Конфигурация схемы защиты от перегрузки по току (OCP) приведена ниже на рисунке. Благодаря тому, что значения напряжения при контролируется при помощи компаратора, были достигнуты очень высокие показатели стабильности по температуре.

Ток, проходящий по направлению “сток-исток” мощного переключающего транзистора, проходит через параллельно соединенные резисторы R823/R825, на которых возникает падение напряжения пропорциональное их значениям.

Это входное напряжение, поступающее на ножку 4 (OCP) интегральной схемы IC801, через резистор R822 поступает на встроенный компаратор. При превышении этим входным напряжением заранее заданного значения выходной сигнал ведущего импульса переводится на уровень НИЗКИЙ (LOW) и в результате транзистор Q801 переключается в состояние ВЫКЛЮЧЕНО (OFF).

### 1.6.4. Замок-фиксатор.

Схема замка-фиксатора, состоящая из транзисторов Q803/Q804, предназначена для того, чтобы вызвать переход выходного сигнала ведущего импульса, исходящего с ножки 6, на уровень НИЗКИЙ (LOW). Тем самым осуществляется защита мощного транзистора Q801, путем переключения Q801 в состояние ВЫКЛЮЧЕНО (OFF) при возрастании уровня сигнала ведущего импульса.



В этих условиях напряжение вывода V<sub>сс</sub> на ножке 7 уменьшается до тех пор, пока при напряжении на ножке 7 = 6,3 В не произойдет отключение. С этой точки напряжение на ножке 7 начинает снова возрастать, однако, по достижении уровня запуска (14,9 В), схема замка-фиксатора будет продолжать задержку ведущего импульса.

Прекращение действия схемы замка-фиксатора достигается путем выключения (OFF) телевизионного приемника и отсоединения подачи переменного тока от сети.

---

### 1.7. Вторичные цепи.

Со стороны вторичных цепей трансформатор подает следующие значения напряжения:

150 В для питания выходных линий

24 В для питания линейного выходного драйвера

$\pm 18$  В для питания выходного аудио-каскада

12 В и 5 В для питания рабочим напряжением интегральных схем обработки сигналов и необходимых периферийных схем.

Величины напряжения во вторичных цепях относительно стабильны. Краткосрочные изменения нагрузки компенсируются при помощи инте-

гральной схемы IC801. Несмотря на это, здесь все еще необходимо стабилизировать величины тех напряжений, которые используются для обработки сигналов.

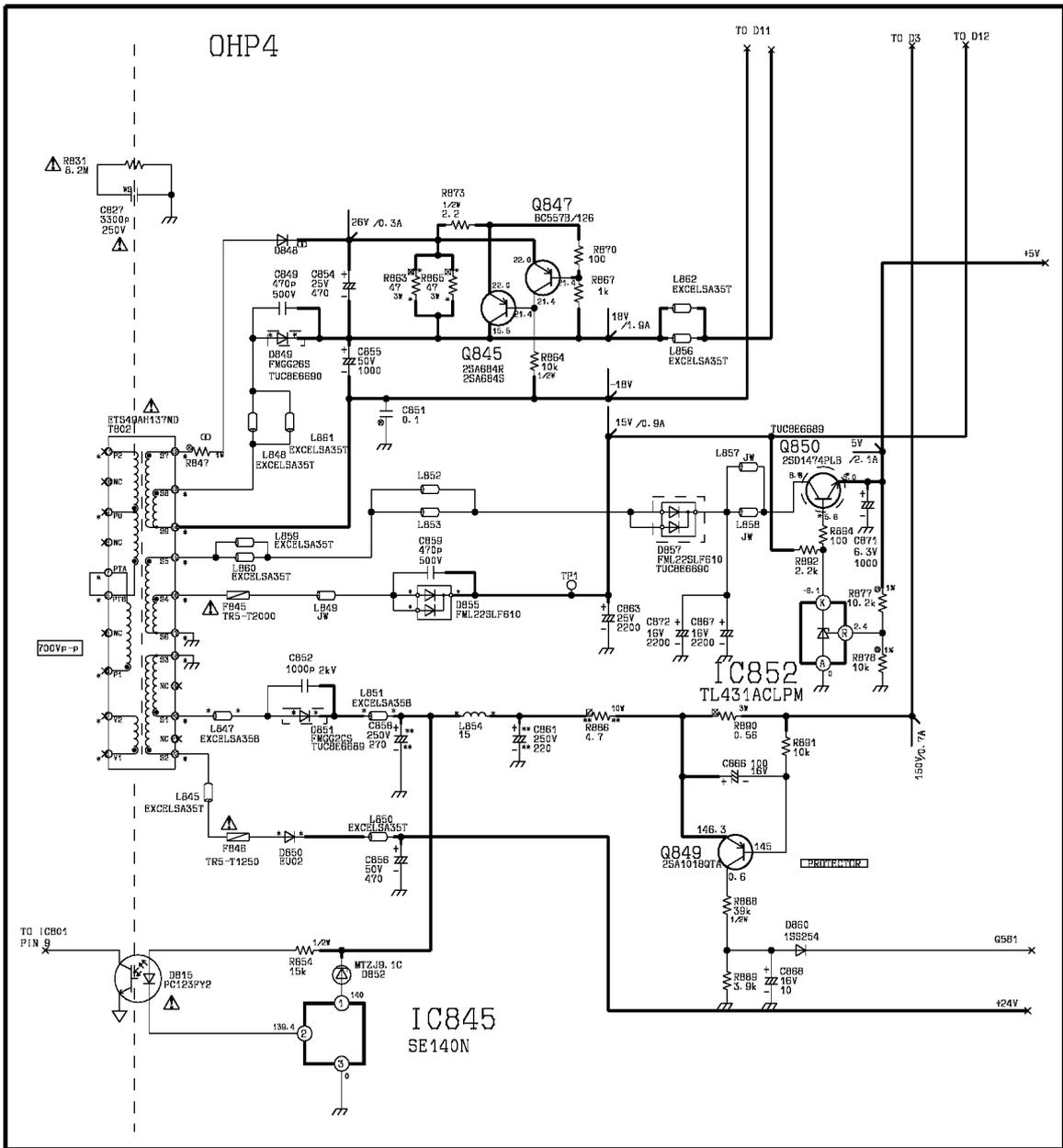
Кроме вышеупомянутых значений напряжений питания дополнительно создаются напряжения питания 8 В и 9 В, которые будут рассмотрены позднее.

Значения напряжений питания, которые не требуют дальнейшей стабилизации приведены ниже:

150 В для выходного каскада строчной развертки

24 В для линейного драйвера

$\pm 18$  В для питания выходного аудиокаскада.



## 1.8. Стабилизация напряжения.

### 1.8.1. Напряжение питания 15 В.

Выходное напряжение питания 15 В с ножки 16 трансформатора Т802 подается непосредственно на разъем D12 и на плату - Е , через ножку 1 разъема Е6.

На плате - Е напряжение питания 15 В подается на коллектор транзистора Q3801, который включен в цепь как последовательный регулятор. Эти 15 В, поданные через переход “коллектор-эмиттер”, появляются на эмиттере в виде 12 В. В случае любых изменений нагрузки база транзистора Q3801 удерживается под постоянным потенциалом при помощи опорных, стабилитроны D3801/D3802.

### 1.8.2. Напряжение питания 9 В.

Напряжение питания 9 В отбирается из линии питания 12 В, которое подается на ножку 1 интегральной схемы IC3804. Выходом интегральной схемы IC3804, с которого подается 9 В, является ножка 3. Отсюда напряжение 9 В подается на тюнер, который расположен на плате - Е и на интегральные схемы переключения аудио-видео (AV), расположенные на плате - Н.

### 1.8.3. Напряжение питания 8 В.

Напряжение питания в 8 В, также отбирается из цепи питания 12 В, которое подается на ножку 1 интегральной схемы IC3801. С выхода, ножка 3 интегральной схемы IC3801, напряжение 8 В подается на следующие интегральные схемы:

- Плата - Е и следующие интегральные схемы:
  - ◆ IC603 - Видео-процессор RGB (КСЗ - красный, синий , зеленый)
  - ◆ IC601 - Декодер цветного изображения
  - ◆ IC2001 - MSP3410
  - ◆ IC2302 - Процессор сверхнизкочастотного громкоговорителя объемного звучания
- Плата - F и периферийные схемы
- Плата - G и декодер цветного изображения IC1801.

### 1.8.4. Напряжение питания 5 В.

Напряжение питания 5 В, выходом для которого является ножка 15 трансформатора Т802, подается на коллектор транзистора Q850. Транзистор Q850, который включен в цепь как последовательный регулятор, вместе с интегральной схемой IC852, осуществляет регулирование напряжения в 5 В.

Управление напряжением питания 5 В, которое подается через переход “коллектор-эмиттер” транзистора Q850, осуществляется интегральной схемой IC852 через вывод регулятора (R). Вход регулятора подключается к напряжению питания 5 В через делитель напряжения.

При обнаружении интегральной схемой IC852 любого изменения в нагрузке выходное напряжение на катодном выводе (К) будет вызывать увеличение или уменьшение величины базового смещения транзистора 850. Подача базового смещения осуществляется от линии питания 15 В через резисторы R892/894. Путем подстройки этого базового смещения транзистора Q850 напряжение питания 5 В в большей или меньшей степени стабилизируется.

### 1.8.5. Питание звукового канала.

Импульсы, поступающие с ножки 12 трансформатора Т802, выпрямляются при помощи диода D848 и подаются на эмиттерные выводы транзисторов Q847 и через резистор R873 на транзистор Q845. Импульсы поступившие на транзистор Q845, подаются через переход “эмиттер-коллектор”. В то же самое время, для того, чтобы обеспечить напряжение +18 В, которым через ножку 5 питается звуковой усилитель TDA2030, импульсы с ножки 13 трансформатора Т802 выпрямляются при помощи диода D849.

Звуковой усилитель TDA2030 работает от разделенного питания. Напряжение -18 В поступает с ножки 14 трансформатора Т802 и подается на ножку 3. Такое расщепленное питание дает, в результате, напряжение питания на звуковом усилителе TDA2030 величиной в 36 В. Однако такое напряжение питания является слишком большим для усилителя TDA2030, когда он находится под нагрузкой. Поэтому напряжение питания необходимо уменьшить. Это достигается путем уменьшения составляющей питания +18 В, благодаря чему уменьшается общее напряжение питания усилителя TDA2030.

По мере увеличения нагрузки на усилителе TDA2030 падение напряжения на резисторе R870 увеличивается, делая потенциал на базе транзистора Q847 более отрицательным по отношению к эмиттеру этого транзистора. При открытии транзистора Q847 (состояние проводимости) базовое смещение транзистора Q845 становится более положительным по отношению к эмиттеру этого транзистора, что в результате вызывает уменьшение напряжения питания усилителя TDA2030.

Однако, при понижении напряжения питания усилителя TDA2030 выходная мощность TDA2030 также падает. Это падение компенсируется увеличением величины падения напряжения на резисторах R863/R865, что вызывает увеличение величины тока. Это, в свою очередь, обеспечивает неизменность выходной мощности усилителя TDA2030.

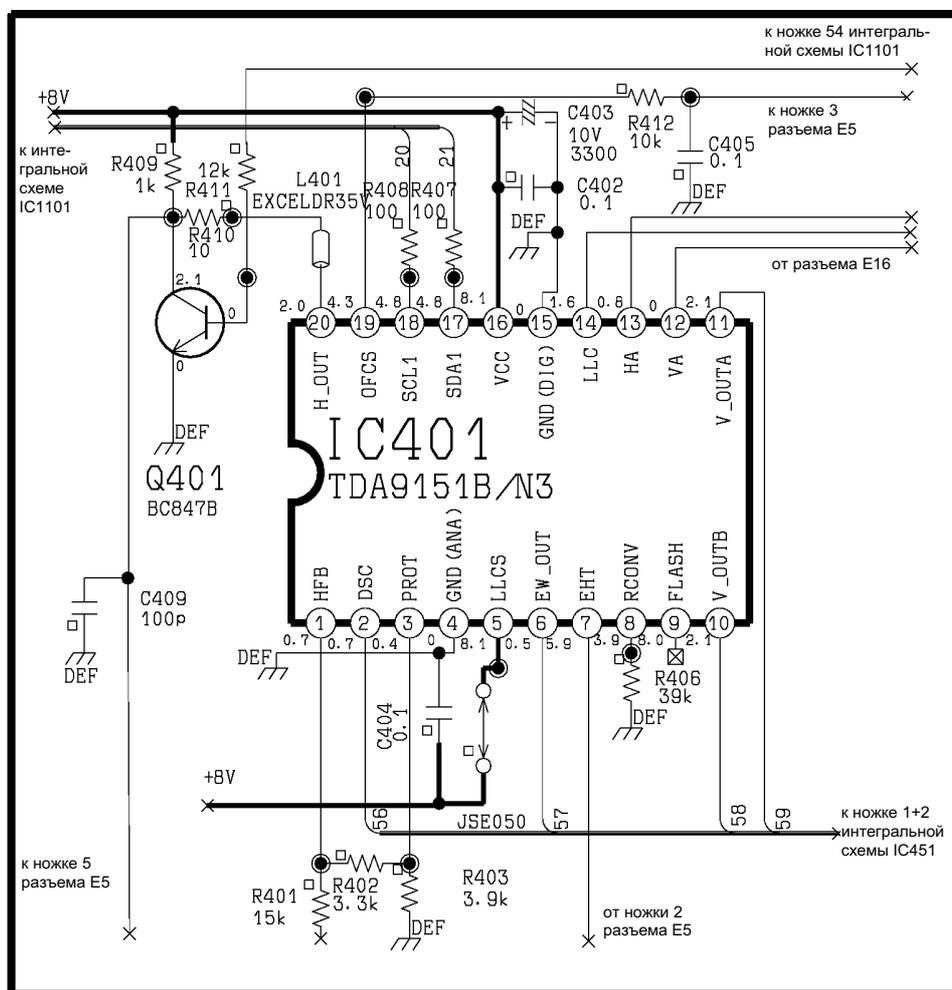
## 2. Обработка сигналов системы развертки (TDA9151)

### Общее описание

В модели Euro 3 управление обработкой сигналов системы отклонения осуществляется контроллером системы развертки (TDA9151), интегральная схема IC401.

Контроллер TDA9151 является программируемым контроллером системы развертки и представляет собой DIP - модуль с 20-ю ножками (DIP - корпус с двухрядным расположением выводов). Этот модуль, обладающий высокими показателями синхронизации и являющийся процессором цифрового управления системой развертки был специально разработан для приме-

нения как в цифровых, так и аналоговых телевизорах. Он может обслуживать функции горизонтальной и вертикальной развертки для всех телевизионных стандартов. Этот блок, в зависимости от частоты строчной развертки, может работать с тактовыми частотами, синхронными с частотой строк, величиной 6,75; 13,5 и 27 МГц. Для его применения требуется лишь несколько внешних элементов. Этот модуль можно запрограммировать как в режиме самонастройки, так и в непрограммируемом режиме с фиксированным наклоном. Управление выбором этих режимов и большим количеством других функций осуществляется через шину I<sup>2</sup>C.



## 2.1. Описание выполняемых функций.

Для того, чтобы контроллер TDA9151 выполнял свои функции хотя бы на минимальном уровне, необходимо, как минимум, три сигнала (помимо питания). Это следующие сигналы: генератор тактовых импульсов, синхронных с частотой строк, (LLC) на ножке 14, сигналы на который поступают с платы - F и ножки 12 интегральной схемы IC551 (буфер генератора тактовых импульсов); и шина I<sup>2</sup>C - ножки 17 и 18. Это устройство не может работать без генератора тактовых импульсов, поскольку его внутренняя логика синхронизации использует генератор LLC как системный генератор тактовых импульсов.

Передача информации по шине I<sup>2</sup>C необходима для того, чтобы это устройство решало требуемые задачи. С началом работы, эта интегральная схема использует входные сигналы H<sub>A</sub> и V<sub>A</sub> (соответственно ножки 13 и 12) для воспроизведения ведущих импульсов горизонтальной и вертикальной развертки. Импульсы H<sub>A</sub> и V<sub>A</sub> также поступают с платы - F. Эти сигналы являются выходными сигналами с ножек 100 (H<sub>A</sub>) и 99 (V<sub>A</sub>) V - процессора вертикальной развертки. При отсутствии сигнала генератора LLC эти выходные сигналы будут выключены и все операции прекращены. В результате: подача ведущего импульса строчной развертки будет запрещена на 2 мсек; выходной ток устройства E/W (устройство коррекции искажений раstra, вызванных влиянием магнитных полей в направлении восток-запад) будет уменьшен до нуля; выходной ток вертикальной развертки будет уменьшен на 20% в течение 100 мсек.

Тактовая частота (генератора LLC) синхронная с частотой строк подается на вход через ножку 14 и попадает на схему предварительного пересчета (делитель частоты), для того, чтобы создать свою внутреннюю частоту тактовых импульсов, которая используется для внутренней обработки сигналов.

### 2.1.1. Выходной сигнал горизонтальной развертки.

Ведущий импульс горизонтальной развертки, который создается из импульса H<sub>A</sub>, поступает на выход с ножки 20. Синхронизация этого выходного импульса осуществляется через вход (ножка 1) импульса горизонтальной развертки на обратном ходу. Выходной сигнал с ножки 19 - импульс сдвига относительно центра - предназна-

чен для помощи в обеспечении горизонтальной линейности в электронных трубках 16:9. Через ножку 5 разъема E5 этот импульс подается на плату - D, где, в свою очередь, этот сигнал поступает на интегральную схему IC1401 (будет рассмотрена далее).

### 2.1.2. Выходной сигнал вертикальной развертки.

Выходные сигналы вертикальной развертки (VOUT<sub>A</sub> и VOUT<sub>B</sub>) поступают с ножек 10 и 11 интегральной схемы IC401 и вместе формируют дифференциальный выходной ток, который подается на интегральную схему вертикального выходного сигнала IC451, расположенную на плате - E.

### 2.1.3. Выход устройства E/W (коррекции искажений раstra, вызванных влиянием магнитных полей в направлении восток-запад).

EW геометрия в виде сигнала является выходом ножки 6 контроллера развертки (IC401). Этот сигнал подается на ножку 12 интегральной схемы IC451 для дальнейшей обработки. Эталонный ток, как для обработки сигнала EW геометрии, так и для обработки выходного сигнала вертикальной развертки, задается с ножки 8 (R<sub>CONV</sub>) схемы IC401.

Если из-за содержания изображения происходят флуктуации величины ЕНТ, то могут также возникнуть флуктуации геометрии изображения. Однако для управления величиной ЕНТ через тракт 150 В используется ножка 7 входного сигнала ЕНТ.

При каких-либо изменениях выходной сигнал E/W настраивается таким образом, чтобы обеспечить оптимальную геометрию изображения.

### 2.1.4. Входные сигналы защиты.

На вход защиты PROT (ножка 3), который при помощи резисторов R402/R403 отградуирован по шкале ЕНТ, поступает напряжение. Если это напряжение больше, чем 3,9 В, то выходной сигнал горизонтальной развертки отменяется. Таким образом развертка прекращается, выходной ток EW (коррекции искажений раstra, вызванных влиянием магнитных полей в направлении восток-запад) становится равным нулю и, наряду с этим, выходной ток вертикальной развертки уменьшается на 20%.

### 3. ВЫХОДНЫЕ СХЕМЫ ГОРИЗОНТАЛЬНОЙ И ВЕРТИКАЛЬНОЙ РАЗВЕРТКИ

#### 3.1. Генератор ведущих импульсов (драйвер) строчной развертки.

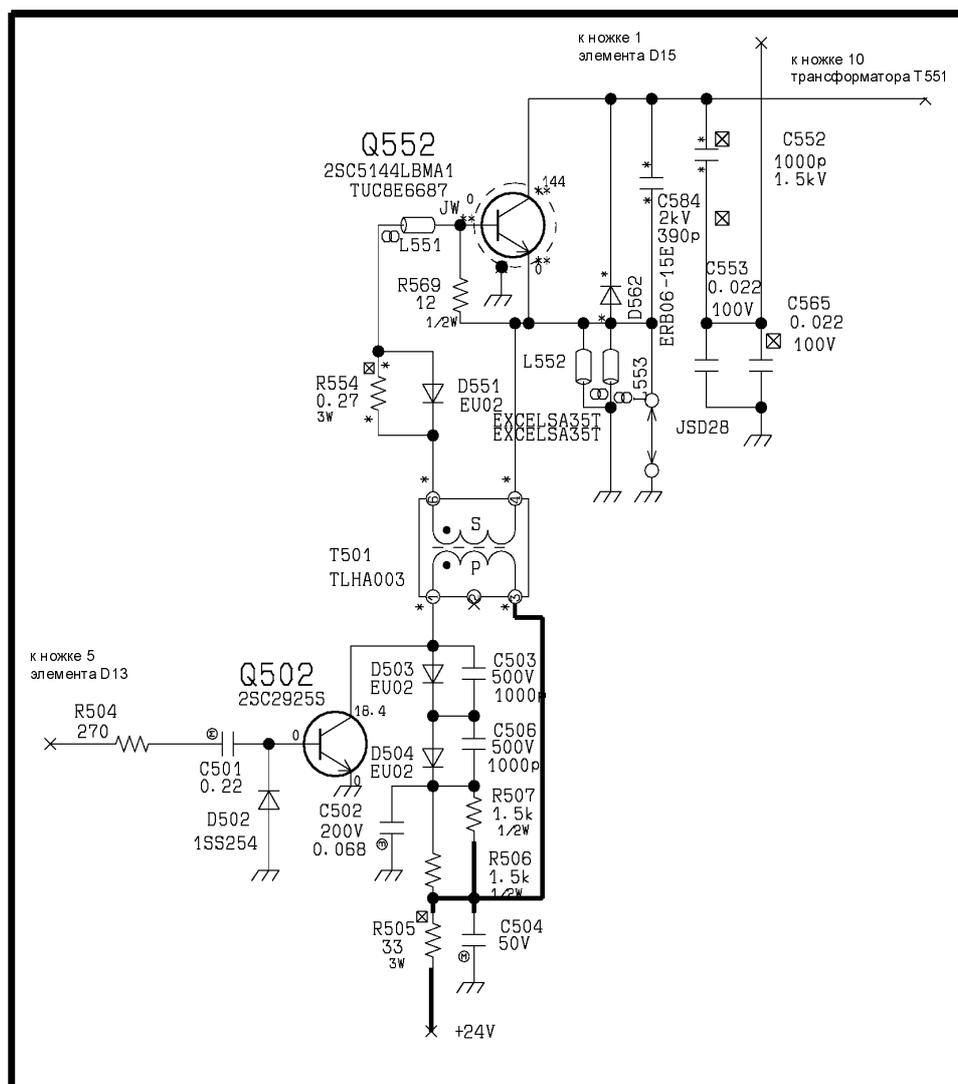
Выход импульсов управляющих частотой строчной развертки для каскада генератора ведущих импульсов строчной развертки осуществляется с ножки 20 контроллера системы развертки. Величина импульсов - 1 В полного размаха. Через ножку 5 разъема E5 они подаются на плату - D и конденсатор C501.

Наличие в схеме диода D502 позволяет быстро провести разрядку конденсатора C501 в фазе запираания транзистора Q502.

Из приведенных схем каскада строчного буфера, а также драйвера выходного каскада строчной развертки ясно видно, что это схемы управ-

ления по току с низким импедансом. Каскад драйвера согласован с трансистором таким образом, что он способен подавать необходимый управляющий ток базы величиной до 0,9 А на трансформатор драйвера T501 (коэффициент преобразования 7:1), расположенный в выходном каскаде. Для того, чтобы ограничить пиковые значения токов индуктивности при прерывании в фазе запираания, параллельно первичной обмотке трансформатора T501 включена RC - цепочка, состоящая из комбинации резисторов R506, R507 и конденсатора C502.

Каскад драйвера работает в противоположном режиме (в противофазе) по отношению к выходному каскаду. То есть, когда транзистор Q502 находится в состоянии проводимости - транзистор Q552 заперт, и наоборот.



### 3.2. Выходной каскад горизонтальной развертки.

Управление выходным каскадом горизонтальной развертки, или, говоря точнее, переключающим транзистором горизонтальной развертки, осуществляется таким образом, как это было описано в предыдущей части.

Следует отметить, что резистор в цепи базы представляет собой резистор R554 с очень низким импедансом и что он последовательно подключен к вторичной обмотке трансформатора драйвера T501. А включенный параллельно резистор R569 разгружает пиковые токи, возникающие в катушке индуктивности при переключениях.

На практике, включенный параллельно модулирующий диод D571, предназначенный для коррекции искажений раstra, вызванных влиянием магнитных полей в направлении восток-запад, весьма ощутимо снижает нагрузку на переключающий транзистор.

Транзистор этого типа имеет, дополнительно, встроенный блок диодов, который включен параллельно с переходом коллектор-эмиттер и проводит ток в инверсном режиме, то есть, минус находится на коллекторе.

Такой инверсный режим работы транзистора имеет место в течение первой половины качания до середины строки. В последующую вторую половину качания развертки транзистор снова работает в нормальном режиме с проводимостью на переходе база-эмиттер.

Только в течение относительно короткого периода обратного хода переключающий транзистор закрыт.

Благодаря низкому импедансу схемы, которая была описана выше, пиковые токи базы в диапазоне от +0,9А до -0,9А могут достаточно быстро протекать в обоих направлениях.

Можно себе представить, что значительно более сильные токи эмиттера (например, максимум = 4,5А) вызовут "лавину" носителей зарядов в N-P и P-N переходах полупроводника.

Для того, чтобы обеспечить возможность быстрого переключения и быстрый разряд носителей заряда, область базы и цепь управления базой также соответственно имеют низкий импеданс.

В связи с этим, следует также упомянуть, что управляющие импульсы специально формируются таким образом, чтобы обеспечить двойное применение транзистора Q552 - в нормальном и инверсном режимах. В принципе, коэффициент заполнения ведущих импульсов базы был изме-

нен, а именно: от времени обратного хода 6 мкс и времени качания развертки 20 мкс к времени обратного хода 10 мкс и времени качания развертки 22 мкс. Таким образом появилась дополнительная возможность обработать временные задержки, которые неизбежно возникают в трансформаторе генератора ведущих импульсов (драйвере). В результате такого управления подачей ведущих импульсов, переключающий транзистор имеет достаточное время для подготовки к последующей фазе работы.

Напряжение питания на выходной каскад горизонтальной развертки поступает от блока питания, работающего в режиме переключения, который подает приблизительно 150В. Точная форма сигнала управления и переключения во время периода развертки соответствует форме сигнала в переключаемом резонансном контуре.

Переключающий транзистор строчной развертки работает путем перехода в одно из трех своих рабочих состояний: проводимость, инверсная проводимость и состояние OFF (ВЫКЛЮЧЕН, ЗАПЕРТ). Переходы осуществляются таким образом, что процессы зарядки и разрядки коллекторного конденсатора C554 и катушек индуктивности L572/L573 с высокой точностью обеспечивают значения интервалов качания развертки и обратного хода.

Транзистор Q554 заперт на 6 мкс только во время обратного хода горизонтальной развертки. Конденсатор (C554), в параллельном резонансном контуре, формирует (путем его зарядки от напряжения питания) положительную половину синусоиды колебаний.

В соответствии с естественными процессами параллельный резонансный контур стремится после этого преобразовать заряд, накопленный в конденсаторе, в энергию магнитного поля катушки индуктивности. Это ведет к изменению полярности тока на противоположный.

Из-за этого на коллекторе транзистора Q552 в нормальных условиях формируется положительная половина синусоидальных колебаний. Однако, такое развитие предотвращается благодаря действию блока диодов в области коллектор/база транзистора Q552. После достижения напряжением значения напряжения запуска перехода коллектор/база, транзистор становится проводящим и срезает (ограничивает) отрицательные составляющие. Модуляторный диод, предназначенный для коррекции искажений раstra, вызванных влиянием магнитных полей в направлении восток-запад, также помогает выполнять эту функцию. Таким образом, уменьшается рассеяние энергии на переключающем транзисторе.



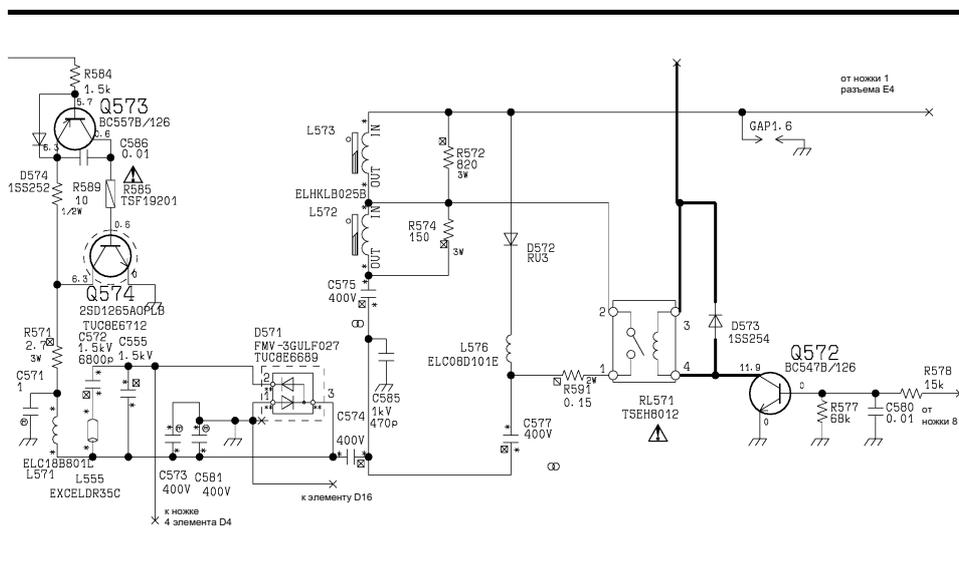
### 3.3.1. Усилитель EW.

В интегральной схеме TDA8350 (IC451) имеется также каскад усилителя E/W (коррекции искажений раstra, возникающих под влиянием магнитного поля в направлении восток-запад). На этот усилитель с ножки 6 контроллера системы отклонения IC401 поступает сигнал параболической формы.

Поскольку этот сигнал параболической формы содержит все результаты коррекции изображения, как по ширине, так и по искажениям, возникающим под влиянием магнитного поля в направлении восток-запад, то каскад внутреннего усилителя интегральной схемы IC451 имеет самую простую структуру, которая состоит из инвертирующего операционного усилителя.

Сигнал параболической формы поступает на вход инвертирующего усилителя через ножку 12. Ножка 13 не инвертированного входа определена как входная точка постоянного тока и поэтому представляет собой рабочую точку.

Сигнал параболической формы усиливается до величины приблизительно 15 В, на полном размахе, и затем подается на выход на ножку 11. Затем этот сигнал с ножки 11 подается на плату D и попадает на транзисторы Q573 и Q574, соединенные в комплементарную пару Дарлингтона, которая действует как мощный транзистор с высоким коэффициентом усиления. Отсюда сигнал E/W (коррекции искажений раstra, вызванных влиянием магнитного поля в направлении восток-запад) подается на опорный демодулирующий диод D571, где сигнал параболической формы затем накладывается на ток развертки, накладывая, тем самым, на него коррекцию E/W.



### 3.4. Настройка геометрии изображения.

Для телевизоров с электронно-лучевыми трубками 16:9 требуется дополнительная схема для настройки геометрии изображения. Эта дополнительная схема применяется для того, чтобы устранить влияние магнитного поля земли.

В модели Euro 3 эта дополнительная схема реализована в виде интегральной схемы IC1401, которая состоит из двух операционных усилителей. Эти операционные схемы соединены в устройство типа стека (магазина).

Интегральная схема IC1401 питается постоянным током, который пользователь может настраивать через дисплей OSD (в режиме "дисплей на экране"). При этом пользователь может проводить 53-х ступенчатую настройку геометрии изображения (+26/-27). При увеличении значения на дисплее OSD растет величина выходного постоянного тока с ножки 19 контроллера развертки IC401, делая его более положительным. Этот ток подается на ножки 3 и 6 интегральной схемы IC401.

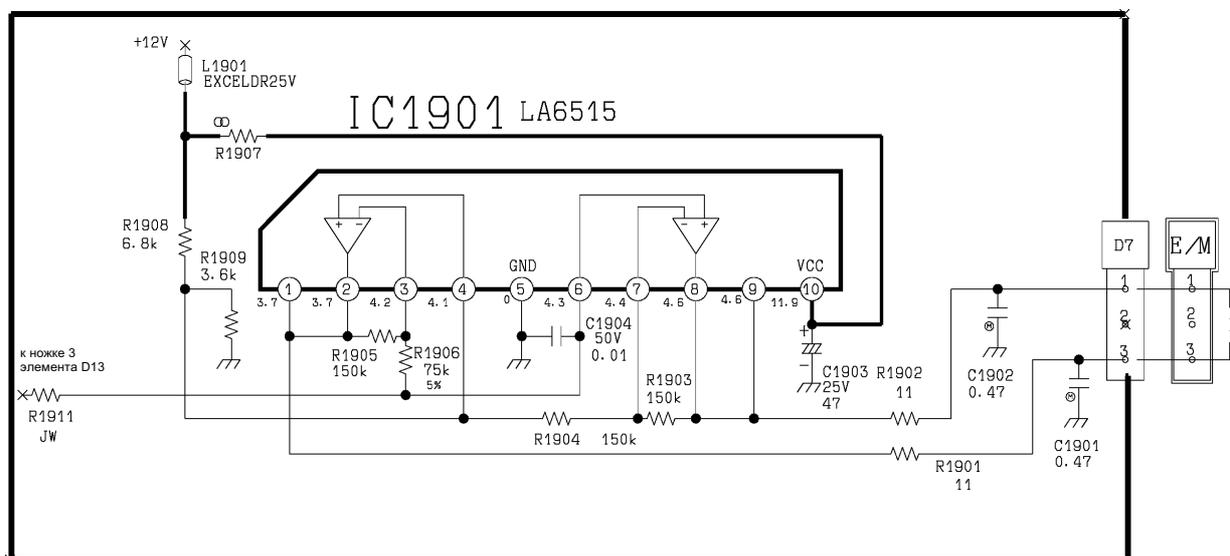
Сигнал с ножки 3 подается на инвертируемый вход внутреннего операционного усилителя 1, а выходной сигнал через ножку 6 подается на не

инвертируемый вход операционного усилителя 2.

В результате возрастания постоянного тока, который подается на инвертируемый вход операционного усилителя 1, сигнал на его выходе понижается, и в то же время выходной сигнал операционного усилителя 2 подвергается усилению, увеличивая выходное значение. В результате, это вызывает поворот изображения по часовой стрелке.

Таким же образом, при уменьшении постоянного тока выходной сигнал операционного усилителя 1 усиливается, увеличивая его выходное значение, в то время как выходной сигнал операционного усилителя 2 уменьшается. В результате, изображение поворачивается против часовой стрелки.

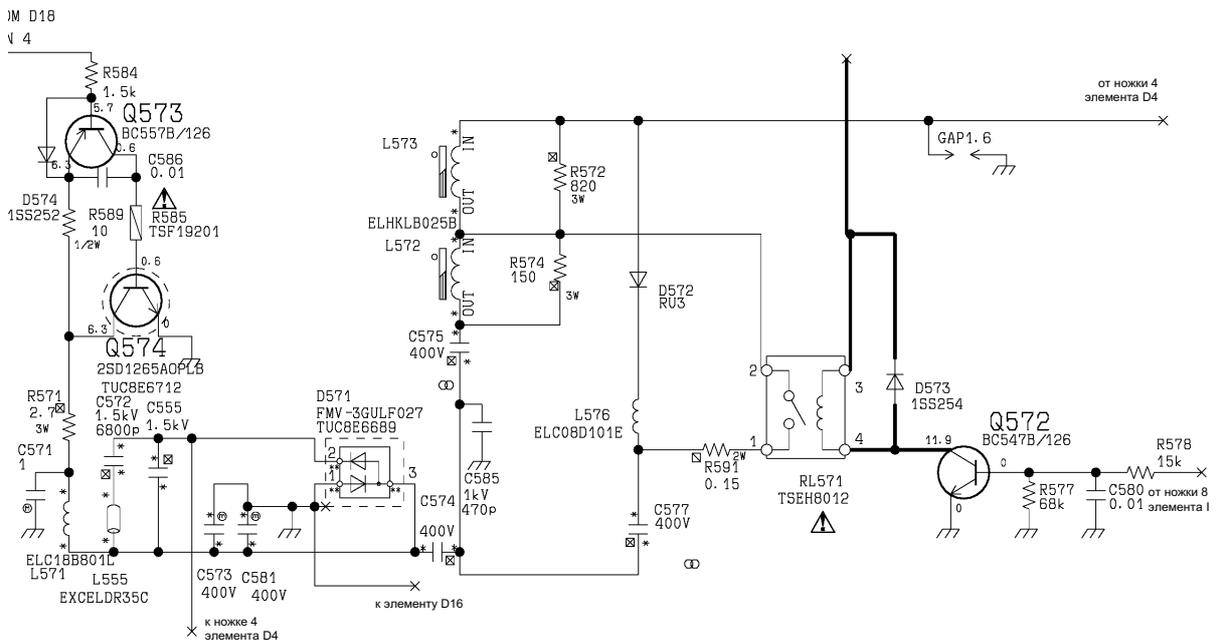
Петля обратной связи для 2-х операционных усилителей проходит через резистор R1407, а коэффициент усиления задается резисторами R1404 и R1407. В то же время для второго операционного усилителя петля отрицательной обратной связи проходит через резистор R1413, а коэффициент усиления устанавливается при помощи резисторов R1413, R1412, R1411.



### 3.5. Режим панорамы

В том случае, когда пользователем выбирается режим панорамы, ножка 35 микроконтроллера переключается в положение "Верхний" (High). Сигнал этого Верхнего (High) уровня подается через ножку 8 разъема D11 на базу транзистора Q572. Транзистор Q572 открывается. В результате ток начинает течь через обмотку реле

(RL571) и переход коллектор-эмиттер транзистора Q572, и под его действием замыкаются нормально разомкнутые контакты этого реле. При замыкании контактов реле шунтируется катушка индуктивности L572. В результате развертка изображения в области EW настраивается в начале и в конце периода развертки. Центральная область развертки, как показано ниже, остается неизменной.



#### 4. Секция тюнера.

Секция тюнера расположена на левой стороне блока E PCB и имеет следующие характеристики:

- (1) Высокий входной импеданс.
- (2) Низкий уровень излучения от тюнера.
- (3) Низкий уровень помех генератора.

Данный тюнер спроектирован для приема не только стандартных в настоящее время частот в диапазонах I, III, IV и V и на промежуточных частотах специальных каналов, но также и в "гипер" - диапазоне. Это название относится к диапазону частот от 300Мгц до 470Мгц. Кроме того, этот частотный диапазон представляет огромный интерес, учитывая растущее количество сетей кабельного телевидения и программ, которые они предлагают.

Для обработки такого широкого диапазона частот от 47Мгц до 681Мгц используется трехдиапазонный тюнер.

Такой чрезвычайно широкий диапазон настройки не позволяет осуществить полное переключение диапазонов при помощи переключающих диодов в пределах резонансных контуров. Их переключающая способность в VHF диапазоне имела бы следующие характеристики:

1. Слишком сильное ограничение диапазона настройки.
2. Излишнее ограничение эффективности работы схемы.

Из-за вышеупомянутых недостатков каждая полоса частот имеет свой собственный каскад смещения, схемы коррекции и полосовой фильтр с оптимизированными настроечными диодами. Таким образом, каждый "частичный тюнер" может быть смещен и установлен на свой собственный диапазон частот.

## 5. Секция промежуточной частоты (ПЧ).

Секция ПЧ содержит демодуляторы сигналов изображения и звука, которые предназначены для работы с большинством из широко применяемых телевизионных стандартов. Из этих соображений эту секцию называют мультистандартной секцией ПЧ.

Из соображений компактности и для того, чтобы удержать размеры схемы в целесообразных пределах, секция ПЧ ограничена и работает только с наиболее важными стандартами.

В таблице, приведенной на стр. 23, перечислены наиболее широко применяемые в мире стандарты вместе с параметрами систем.

Для того, чтобы обеспечить максимально возможную ясность описания приведенного ниже каскада ПЧ, это описание дается на базе стандарта ВG. Описание процессов обработки сигналов для других стандартов ограничено - приводятся только такие схемные элементы, которые отклоняются от базового стандарта.

Сигнал ПЧ, поступивший от тюнера, симметрично подается на разделительный ПАВ - фильтр X104 (ПАВ - на поверхностно-акустических волнах). Этот фильтр разделяет сигнал на несущие частоты изображения и звука в соответствии с различными телевизионными стандартами.

Проще говоря, фильтр ПЧ представляет собой селективный ключ, который разбивает сигнал ПЧ на составляющие сигнал ПЧ изображения и сигнал ПЧ звука, плюс сигнал несущей видео частоты.

ПАВ - фильтр состоит из пьезоэлектрического монокристалла, на который методом напыления нанесены входной и выходной трансформаторы. Он может запускаться как в симметричном, так и в асимметричном режимах. Запуск в симметричном режиме используется из-за того, что этот режим более устойчив по отношению к помехам.

В передней части характеристика разделительного ПАВ - фильтра соответствует аналогичной характеристике входной схемы обычного усилителя ПЧ. Однако дальше (за пределами 50 дБ), сигнал звуковой несущей частоты и смежное изображение значительно уменьшается. Это обеспечивает более высокую сопротивляемость помехе в виде муаровой окантовки. Кроме того, ПАВ - фильтр позволяет сохранить селективность смежного канала.

---

### 5.1. Каскад ПЧ.

В телевизоре на шасси Euro 3H используются два различных каскада ПЧ. Один используется для обработки при помощи интегральной схемы LA7577 сигналов стандартов В/G/I/D/K, а другой для обработки сигналов стандарта SECAM L при помощи интегральной схемы TDA9814.

В настоящее время обработка сигналов ПЧ как изображения, так и звука, осуществляются в пределах одной интегральной схемы - LA7577N либо TDA9814.

## 5.2. Интегральная схема LA7577N для обработки сигналов ПЧ изображения и звука.

Сигнал ПЧ, поступающий от тюнера, через ножку 1 разъема V1, подается через элемент X101 на ножку 1 ПАВ -фильтра X104. Этот фильтр используется для разделения сигналов ПЧ изображения и звука.

### 5.2.1. Звуковая промежуточная частота (ПЧ).

Сигнал звуковой ПЧ, который поступает с выхода фильтра X104, ножка 5, поступает на базу транзистора Q102, где этот сигнал буферизируется и, прежде чем попасть на ножку 8 интегральной схемы IC101, подается на усилитель Q104.

Затем сигнал звуковой ПЧ подается на предусилитель, который управляется детектором АРУ (устройство автоматического регулирования усилителя) звуковой ПЧ. Это устройство используется для того, чтобы обеспечить поддержание постоянной амплитуды сигнала звуковой ПЧ. С выхода усилителя звуковой ПЧ сигнал подается на каскад микшера звуковой ПЧ, где этот сигнал, под управлением генератора VCO (генератор, управляемый напряжением), подключенного к ножкам 15 и 16, преобразуется в сигнал внутренней несущей частоты. Затем сигнал проходит через фильтр высоких частот, который используется для ослабления оставшихся составляющих видео-сигнала, и после этого звуковой сигнал подается на выход через ножку 22 устройства LA7577N, интегральная схема IC101.

Выходной звуковой сигнал еще не демодулирован, поскольку эта функция выполняется в устройстве MSP3410, которое будет рассматриваться далее. Как и выходной модулированный по частоте звуковой сигнал, который имеет выход на ножку 22, сигнал NICAM (амплитудная модуляция преобразованием отрицательного сопротивления) также имеет выход на ножку 22. Звуковые сигналы, независимо от типа модуляции - частотная модуляция либо NICAM - подаются на базу транзистора Q103. Здесь сигнал усиливается перед его буферизацией транзистором Q105. Отсюда сигнал через ножку 13 разъема V1 подается на ножку 58 схемы MSP3410, интегральная схема IC2001.

### 5.2.2. Промежуточная частота (ПЧ) изображения.

Сигнал ПЧ изображение поступает с выходных ножек 6 и 7 ПАВ - фильтра X104 и подается на входную ножку 5 и 6 интегральной схемы IC101. Сигнал ПЧ изображения подается на каскад усиления ПЧ для того,

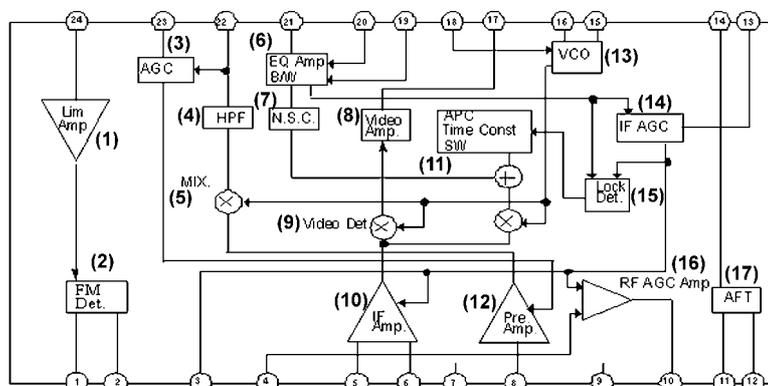
чтобы увеличить амплитуду сигнала и, в результате, повысить чувствительность. Управление этим усилителем осуществляется встроенной схемой АРУ (автоматическое регулирование усиления). При выходе диапазона управления за пределы 66дБ активизируется тюнер АРУ. Тюнер АРУ выдает сигнал управления "направленный на понижение", то есть, в тюнере происходит увеличение коэффициента усиления каскадов усиления при понижении напряжения АРУ.

Управляющий сигнал АРУ генерируется внутри схемы АРУ и подается на выход на ножку 10 интегральной схемы АРУ. Задание этого сигнала проводится при помощи потенциометра R160 на ножке 4 данной интегральной схемы. Эталонное значение и время запаздывания управляющего сигнала АРУ подстраиваются под выбранный телевизионный стандарт автоматически.

Генератор VCO (генератор, управляемый напряжением) на ножках 15 и 16 интегральной схемы IC101 отслеживает выбранный телевизионный стандарт.

Вышеуказанная интегральная схема совместно с катушкой индуктивности L107, подсоединенной к ножкам 11 и 12, генерирует напряжение автоматической точной подстройки частоты. Управляющее напряжение автоматической точной подстройки подается на выход с ножки 14 интегральной схемы IC101. Затем отсюда этот сигнал подается на контактный вывод тюнера АПЧ (автоматической подстройки частоты).

Сигнал изображения который выходит из интегральной схемы IC101 делает это через ножку 17. Отсюда этот сигнал подается дальше через режекторный фильтр звукового сигнала. А затем сигнал изображения подается назад на вход интегральной схемы IC101, ножка 19. Здесь видео сигнал усиливается и выводится через ножку 21, где этот сигнал буферизируется транзистором Q106 и через ножку 5 разъема V1 подается на переключающую схему AV (аудио-видео), которая расположена на плате Н. И как только этот сигнал проходит через переключающую схему AV (аудио-видео), то разделяется на две ветви. Первая ветвь направляется на интегральную схему IC1301, которая расположена на плате Е и предназначена для стандартной обработки сигнала изображения, а вторая ветвь снимает сигнал изображения и направляет его на плату Q для обработки сигналов PIP (дополнительное изображение в основном изображении).



(1) - усилитель-ограничитель; (2) - детектор частотной модуляции (ЧМ); (3) - АРУ (устройство автоматического регулирования усиления); (4) - фильтр высоких частот (HPF); (5) - микшер; (6) - уравнивающий усилитель ширины полосы частот; (7) - N.S.C.; (8) - усилитель сигнала изображения; (9) - детектор сигнала изображения; (10) - усилитель сигнала ПЧ; (11) - автоматическая регулировка фазы (АПФ), постоянная времени, SW; (12) - предусилитель; (13) - генератор, управляемый по напряжению (VCO); (14) - АРУ сигнала ПЧ; (15) - усилитель АРУ частоты повторения; (16) - автоматическая точная подстройка

### 5.3. Каскад ПЧ изображения/ звуковая ПЧ только для моделей SECAM (СЕКАМ) L

Этот каскад промежуточной частоты имеет очень много общего с только что описанной схемой. Однако, для того, чтобы можно было обрабатывать сигналы стандарта SECAM L в этом каскаде ПЧ используется интегральная схема IC101 TDA9814T, представляющая собой модуль с штырьками вместо интегральной схемы LA7577N, которая является модулем с 24 штырьками.

Сигнал ПЧ от тюнера поступает на вход через ножку 1 разъема В1. Затем сигнал разветвляется по 2 ветвям. Для обработки сигналов ПЧ изображения этот сигнал подается на ножку 1 ПАВ - фильтра Х104, а затем подается на вход интегральной схемы IC101, ножки 1 и 2.

Для обработки сигналов звуковой ПЧ, этот сигнал подается на транзистор Q106, где происходит усиление сигнала звуковой ПЧ, а затем сигнал подается на схему переключения стандартов телевидения. Схема переключения стандартов телевидения предназначена для того, чтобы осуществить выбор между стандартами В/Г и L/L'.

Схема переключения стандартов телевидения состоит из трех транзисторов Q104/Q105/Q106 и двух диодов D103/104. Управление этой схемой осуществляет интегральная схема микроконтроллера IC1101, которая смонтирована на плате - Е.

Сигналы управления подаются по каналам управления Р1/Р2. По этим каналам управления сигналы, которые поступают на плату В, затем подаются на ранее упомянутую схему переключения и на ножки 7 и 9 интегральной схемы IC101. При этом ножка 9 используется для выбора стандартов SECAM L/L'. В том случае, когда система обработки сигналов выбрана, сигнал звуковой ПЧ подается на элемент Х105 (ножки 1 и 2), а затем выходной сигнал с ножек 4 и 5 поступает на ножки 27 и 28 интегральной схемы IC101.

Для телевизионных стандартов В,Г,И,Д,К этот сигнал подается через диод D103 и поступает на ножку 1 ПАВ - фильтра. Для стандартов L,L' выбранный сигнал ПЧ проходит через транзистор Q105 и поступает на ножку 2 ПАВ - фильтра Х105.

#### 5.3.1. Обработка сигналов ПЧ изображения.

Сигналы ПЧ изображения подаются на вход через ножки 1 и 2 и подаются на усилитель, управляемый АРУ. Управляющие сигналы АРУ поступают из встроенной схемы.

Встроенная схема АРУ, кроме того, подает управляющие сигналы через ножку 16 на тюнер АРУ. Настройка АРУ осуществляется при помощи резистора R129 через ножку 4 интегральной схемы IC101.

Затем выходной сигнал с усилителя сигнала ПЧ изображения разветвляется на 2 ветви. По первой ветви сигнал подается на частотный фазовый детектор (FPLL), который используется для настройки генератора VCO (генератор, управляемый напряжением) на требуемую частоту, используя для этого управляющее напряжение. Схема задания эталонного значения для генератора VCO располагается на ножках 21 и 22.

Для того, чтобы достичь требуемого стандарта L, необходимо уменьшить частоту несущей генератора VCO. Это можно сделать, если использовать переключатель L - стандарта на ножке 9. Для установления частоты несущей генератора VCO используется переменное сопротивление Р122, установленное на ножке 9 интегральной схемы IC101.

Кроме того, внутренние управления генератора VCO, в составе интегральной схемы IC101, генерируют управляющее напряжение, которое подается на схему детектора АПЧ

(автоматической подстройки частоты). Затем это управляющее напряжение усиливается, преобразуется в ток и затем подается на выход, на ножку 20, выходную ножку схемы АПЧ. После этого этот сигнал направляется на контактный вывод тюнера АПЧ.

Вторая ветвь, выходящая от усилителя ПЧ изображения, направлена в схему демодулятора и усилителя сигнала изображения. Схема демодулятора сигнала изображения состоит из множительного устройства, которое специально спроектировано на малые искажения и широкую полосу частот. На этом каскаде демодулятора поляриность сигнала изображения может переключаться в соответствии с требуемым телевизионным стандартом.

Затем, этот сигнал с выхода демодулятора подается на усилитель сигнала изображения, а после этого сигнал подается на выход с ножки 18. А перед тем, как этот сигнал поступит обратно на вход, на ножку 19, он подается на режекторные фильтры звукового сигнала Х103 и Х102.

После такой обработки сигнал изображения буферизируется и подается на выход на ножку 8 с величиной полного размаха 2 В. Отсюда сигнал изображения подается на эмиттерный повторитель Q103, а затем подается на ножку 5 разъема В1. После этого сигнал изображения через разъем Е15 подается на схему переключения AV (аудио-видео), расположенную на плате - Е, где этот сигнал разбивается на 2 ветви.

Первая ветвь направляется на интегральную схему IC1301 для проведения стандартной обработки сигнала изображения. А вторая ветвь направляется на обработку сигнала PIP (Дополнительное изображение в основном изображении), которая выполняется на плате - Г.

### 5.3.2. Обработка сигналов звуковой ПЧ.

Выбранные стандарты звуковой ПЧ - В, G, D, K, L или L' - подаются на вход на ножках 27 и 28 интегральной схемы IC101. После этого сигнал подается на усилитель сигналов ПЧ, который состоит из двух спаренных дифференциальных усилителей переменного тока.

Детектор АРУ сигналов звуковой ПЧ подключается к сигналам звуковой ПЧ на ножках 27 и 28. Детектор сигнала звуковой ПЧ используется для управления усилителем сигнала звуковой ПЧ. Это обеспечивает постоянство сигнала звуковой ПЧ на входе QSS (квази стационарного) микшера и каскада демодуляции амплитудно-модулированного сигнала.

#### QSS (квази-стационарный) МИКШЕР

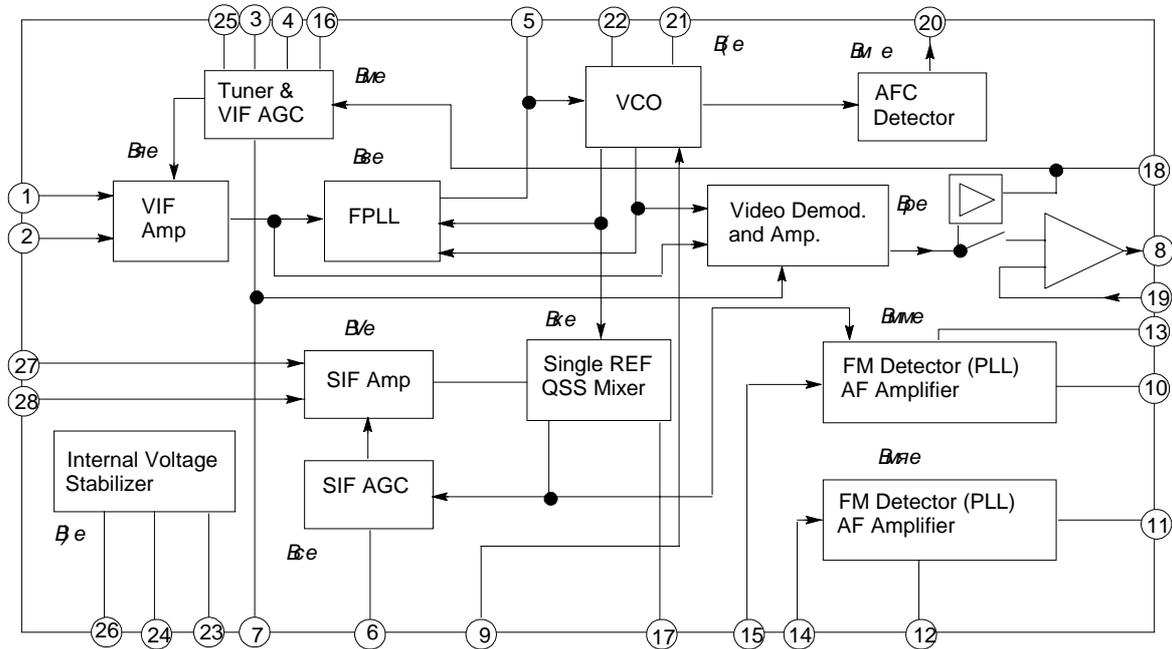
Сигналы звуковой ПЧ, выбранные для стандартов В, G, I или D, K, выходящие от усилителя сигналов звуковой ПЧ, подаются на QSS (квази-стационарный) микшер и при помощи генератора VCO преобразуется в сигналы внутренней несущей частоты. Затем выходной сигнал микшера для ослабления составляющих изображения проходит через фильтр верхних частот и после этого поступает на выход, ножка 17.

С этой точки сигнал разветвляется на две ветви. Первая ветвь направляет сигнал, относящийся к стандартам D/K, прямо на ножку 14 разъема В1 и на ножку 60 схемы MSP3410. А вторая ветвь направляет сигнал, относящийся к стандартам В/G/I, на усиление и буферизацию на транзисторах Q102 и Q101, после чего он подается на схему MSP3410 для дальнейшей обработки.

#### Демодулятор амплитудно - модулированных сигналов

Модулированные сигналы звуковой ПЧ для выбранных стандартов L, L' являются выходными сигналами усилителя сигналов звуковой ПЧ и подаются на демодулятор. Здесь удаляется амплитудная модуляция (AM) сигнала. После этого демодулированный выходной сигнал, подается на встроенный фильтр нижних частот, предназначенный для ослабления гармоник несущей частоты. После этого звуковой сигнал подается на усилитель звуковой частоты, который используется для того, чтобы обеспечить требуемый уровень выходного сигнала на ножке 10 интегральной схемы IC101.

Затем этот звуковой сигнал стандарта SECAM L подается на ножку 55 схемы MSP3410 для дальнейшей обработки.



(1) - тюнер и устройство автоматической регулировки усиления (АРУ) сигнала ПЧ изображения; (2) - усилитель сигнала ПЧ изображения; (3) - встроенный стабилизатор напряжения; (4) - частотный фазовый детектор (FPLL); 5 - усилитель сигналов звуковой ПЧ; (6) - АРУ сигналов звуковой ПЧ; (7) - VCO (генератор управляемый напряжением); (8) - QSS (квази-стационарный) микшер с одинарным эталонным значением; (9) - демодулятор сигнала изображения и усилитель; (10) - детектор автоматической подстройки частоты (АПЧ); (11) - детектор фазовой модуляции (PLL), усилитель звуковой частоты.

СИСТЕМА	В	D	G	Н	I	К	К1	L	М	N
Назначение системы	Система CCIR <sup>1)</sup> Западная Европа	Система OIRT <sup>2)</sup> Восточная Европа	Система CCIR <sup>1)</sup> Западная Европа	Система CCIR <sup>1)</sup> Западная Европа	Английская система	Система OIRT <sup>2)</sup> Восточная Европа	Система OIRT <sup>2)</sup> Восточная Европа	Французская система	Американская система Япония США	Американская система 625 Аргентина Уругвай
Число строк развертки	625 строк	625 строк	625 строк	625 строк	625 строк	625 строк	625 строк	625 строк	525 строк	625 строк
Частота кадровой развертки	50 гц	50 гц	50 гц	50 гц	50 гц	50 гц	50 гц	50 гц	60 гц	60 гц
Чередование	2/1	2/1	2/1	2/1	2/1	2/1	2/1	2/1	2/1	2/1
Число кадров	25	25	25	25	25	25	25	25	25	25
Частота горизонтальной развертки	15,625 кГц	15,625 кГц	15,625 кГц	15,625 кГц	15,625 кГц	15,625 кГц	15,625 кГц	15,625 кГц	15,750 кГц	15,625 кГц
Ширина частот видеосигнала	5 МГц	6 МГц	5 МГц	5 МГц	5,5 МГц	6 МГц	6 МГц	6 МГц	4,2 МГц	4,2 МГц
Ширина полосы частот канала	7 МГц	8 МГц	8 МГц	8 МГц	8 МГц	8 МГц	8 МГц	8 МГц	6 МГц	6 МГц
Несущая частота звукового сигнала	+5,5 МГц	+6,5 МГц	+5,5 МГц	+5,5 МГц	+6,0 МГц	+6,5 МГц	+6,5 МГц	+6,5 МГц	+4,5 МГц	+4,5 МГц
Граница следующего канала по отношению к дну ЭЛТ	-1,25 МГц	-1,25 МГц	-1,25 МГц	+/-2,83 МГц	-1,25 МГц	-1,25 МГц	-1,25 МГц	-1,25 МГц	-1,25 МГц	-1,25 МГц
Верхняя боковая полоса частот	5 МГц	6 МГц	5 МГц	5 МГц	5,5 МГц	6 МГц	6 МГц	6 МГц	4,2 МГц	4,2 МГц
Нижняя боковая полоса частот	0,75 МГц	0,75 МГц	0,75 МГц	1,25 МГц	1,25 МГц	0,75 МГц	1,25 МГц	1,25 МГц	0,75 МГц	0,75 МГц
Модуляция сигнала изображения / полярность	AM/отрицательная	AM /отрицательная	AM /отрицательная	AM /отрицательная	AM /отрицательная	AM /отрицательная	AM /отрицательная	AM /положительная	AM /отрицательная	AM /отрицательная
Модуляция звукового сигнала	FM +/- 50 кГц	FM +/- 50 кГц	FM +/- 50 кГц	FM +/- 50 кГц	FM +/- 50 кГц	FM +/- 50 кГц	FM +/- 50 кГц	AM	FM +/- 25 кГц	FM +/- 25 кГц
Коррекция предискажений звукового сигнала	50 мс	50 мс	50 мс	50 мс	50 мс	50 мс	50 мс	Отсутствует	75 мс	75 мс

<sup>1)</sup> Система Международного консультативного комитета по радио;

<sup>2)</sup> Система Международной организации радиовещания и телевидения

## 6. Выходной каскад звуковой частоты.

Оба сигнала звуковой частоты, управляемые по амплитуде, поступают с выхода интегральной схемы IC2001 (MSP3410) с ножки 28 (L - левая) и 29 (R - правая).

Эти сигналы подаются на базы транзисторов Q2003 и Q2004. Эти транзисторы используются для согласования импеданса с целью минимизации помех в звуковых каналах, возникающих из-за наводок между интегральной схемой IC2001 и выходными интегральными схемами.

И левый и правый звуковой сигнал разбивается на 2 тракта.

Первый тракт обеспечивает сложение левого и правого сигналов через резисторы R2317 и R2318. После этого объединенный сигнал подается на вход на ножку 3 интегральной схемы IC2302.

Схема IC2302, предназначенная для обработки этого сигнала для подачи на свернизкочастотный громкоговоритель, удаляет высокие частоты путем фильтрации аудиосигнала. Затем аудио сигнал, который подавался на вход на ножку 3, подается на выход на ножку 1. Отсюда этот аудио сигнал через резисторы R2320, R2313 подается обратно на вход на ножку 5 интегральной схемы IC2302. После этого аудио сигнал выдается на выход с ножки 7 и направляется на ножку 1 интегральной схемы IC2301.

Здесь этот аудио сигнал усиливается и подается на выход через ножку 4. После он подается на разъем E24 и на сверхвысокочастотный громкоговоритель объемного звучания.

По второму тракту левый и правый аудио сигналы подаются на интегральные схемы IC251 (правый) и IC252 (левый), на ножку 1 в обеих схемах. Обе эти интегральные схемы усиливают аудио сигналы перед тем как подать их на выход через ножку 4 схем IC251 и IC254. Сигналы подаются на разъем E26, где они направляются в левый и правый каналы.

Коэффициент усиления всех трех аудио сигналов обеспечивается модулем TDA2030, интегральными схемами IC2301, IC251, IC252, управление его величиной осуществляется по каналу отрицательной обратной связи, который, представленной цепью дистанционного управления R/C, подключенной между ножкой 4 (выход) и ножкой 2 (NFB - отрицательная обратная связь).

На входе этих трех интегральных схем (о которых только что говорилось) размещены транзисторы отключения звука Q251, Q252, Q2301. Управление транзисторами отключения звука осуществляется посредством выключателя питания Power ON/OFF питания.

### 6.1. Отключение звука, при выключении - выключении питания.

Для того, чтобы предотвратить воздействие скачков питания (POP) во время включения и выключения питания аудио сигналы отключаются. Это отключение обеспечивается через схему отключения звука при включении/отключении питания, выполненной на транзисторе Q2006.

При включении питания включается транзистор Q2006 в следствие нарастания напряжения в цепи 12 В, которое через диод D2006 подается на эмиттер транзистора Q2006. Поскольку база этого транзистора имеет более положительный потенциал, чем его эмиттер, то транзистор Q2006 проводит ток и подает сигнал высокого (HIGH) уровня со своего коллектора через диод D2008 на базу транзисторов Q251, Q252 и через диод D2304 на базу транзистора Q2301. Этот сигнал высокого уровня включает указанные транзисторы, что приводит к заземлению аудио входы, осуществляя, тем самым, отключение этих аудио сигналов.

Эти аудио сигналы отключены до тех пор, пока конденсатор C2054 заряжается через резистор R2020 до напряжения приблизительно 12 В, увеличивая смещение базы до уровня потенциала эмиттера.

При выключении напряжение в цепи 12 В быстро падает, и конденсатор C2054 разряжается через диод D2005. Конденсатор C2055 заряжается от цепи питания 5 В (5VSB) через диод D2007. Это вызывает установление более положительного по отношению к базе потенциала на эмиттере транзистора Q2006 и он начинает проводить ток. Заряд, удерживаемый на конденсаторе C2055, который был защищен от разряда в цепи питания, в который падало напряжение, при помощи диодов D2006 и D2007, разряжается через переход эмиттер/коллектор транзистора Q2006. И опять сигнал высокого (High) уровня попадает на базу вышеупомянутого транзистора отключения звука, который отключает звуковые сигналы и предотвращает воздействие скачков питания (POP).

Кроме вышеописанных схем данная схема отключения звука используется в следующих схемах для отключения аудио сигнала:

Выход для головных телефонов на плате M отключается через транзисторы Q2401, Q2421.

На плате H, включающей в себя аудио-видео коммутационные схемы применяются следующие цепи:

1. Выход аудио монитора отключается через транзисторы Q3103 / Q3104.
2. Аудио выход AV1/AV4 (21-штырьковый разъем) отключается через транзисторы Q3103/Q3104.
3. Аудио выход AV2 (21-штырьковый разъем) отключается через транзисторы Q3105/Q3106.

## 7. Выходной каскад цветности.

Плата - Y содержит не только выходной каскад цветности, но и каскад модуляции по скорости развертки.

Сигналы RGB (КЗС - красный, зеленый, синий), подаваемые на выходной каскад цветности, поступают от видеопроцессора RGB (интегральная схема IC603), расположенного на плате - E, с ножек 20, 22 и 24 через ножки 3, 4 и 5 разъема E4. Величина сигналов RGB в этой точке составляет приблизительно 5 В, в полном размахе.

Сигнал, модулированный по скорости (VM), который представляет собой комбинированный сигнал RGB, выдается с ножки 26 интегральной схемы IC603. Этот модулированный по скорости сигнал через ножку 7 разъема E4 затем подается на разъем Y2 на плате - Y.

### 7.1. Схема модуляции по скорости

Модулированный по скорости сигнал, который поступает через разъем Y2, далее подается на базу транзистора Q902, где этот сигнал, прежде всего, дифференцируется при помощи RC - цепочки, состоящей из конденсатора C901 и резистора R907. Поскольку схема модуляции по скорости сканирования (SVM) обрабатывает сигналы RGB (красный, зеленый, синий), то это дает дополнительные преимущества, заключающиеся в том, что эту схему можно также использовать при работе с телетекстом и при выполнении операций OSD (дисплей на экране).

Затем этот сигнал с буферного транзистора Q902 поступает на последующую комплементарную пару Дарлингтона или Жиклая, образованную транзисторами Q903 и Q904. Такая схема соединения транзисторов используется для того, чтобы увеличить коэффициент усиления по току, в данном случае приблизительно в 5 раз. Затем сигнал подается отсюда на транзистор Q905, где при помощи конденсатора C906 и резистора R914, проводится формирование сигнала. Далее сигнал подается на два симметричного двухтактного выхода, которые применяются для подачи требуемого тока на катушки модулирования по скорости. При этом транзисторы Q905 и Q906 соединены по схеме преобразователей импеданса, которые обеспечивают управление выходным каскадом без искажений при низком импедансе.

Транзисторы Q908 и Q909 выдают на выходе сигнал величиной 35 В полного размаха. Через ножку 1 и 3 разъема Y5 этот сигнал подается на катушки модуляции по скорости сканирования (SVM). При этом управление этими отклоняющими катушками осуществляется непосредственно с коллекторных выводов транзистор Q908 и Q909 через резистор R926, который подсоединен параллельно к отклоняющей обмотке.

И в завершение, для контроля и регулирования выходного тока катушек модулирования по скорости сканирования используется транзистор Q901 через эмиттер транзистора Q909. При возрастании выходного тока транзистор Q901, который при помощи конденсатора C905 и резистора R934 на-

строен на работу в линейном режиме, при возрастании выходного тока постепенно увеличивает проводимый ток, уменьшая, таким образом, ток, подаваемый на катушки модуляции по скорости сканирования (SVM). И наоборот, если выходной ток уменьшается, то проводимость транзистора Q901 также уменьшается.

### 7.2. Выходные каскады цветности

Во избежание отказов в следствие применения длинных катодных цепей и связанной с этим необходимости подстройки частотных характеристик, выходные каскады RGB, в данной модели были снова смонтированы на панели электронно-лучевой трубки.

Каждый цветовой канал имеет интегральную схему с полосой частот сигнала более 10 МГц, что гарантирует высокое разрешение даже в случае быстрого преобразования сигнала в обоих направлениях. Все схемы для трех каналов цветности идентичны, а применение интегральных схем свело количество элементов в выходных каскадах к минимуму.

Вышеупомянутые сигналы RGB (КЗС - красный, зеленый, синий) подаются через ножки 3, 4 и 5 разъема Y2 на 3 цепи задержки. Благодаря обработке ведущего сигнала, модулированного по скорости сканирования, для катушек модуляции по скорости, то образуется разность во времени между сигналами RGB и сигналом, модулированным по скорости развертки. Из-за наличия этой разницы во времени необходимо обеспечить задержку сигналов RGB, что и осуществляется при помощи вышеупомянутых цепей задержки, которые должны быть установлены в каждой цепи RGB (красный, зеленый, синий). Это катушки индуктивности L351, L361, L371.

Эти сигналы поступают на ножку 3 соответствующих интегральных схем, а затем через RC - цепочку на инвертируемый вход операционного усилителя. Не инвертируемый вход, а тем самым и рабочая точка, определяются как ножка 1 интегральной схемы. Для задания коэффициента усиления при помощи установки резистора между ножками 9 и 3 образуется цепь отрицательной обратной связи. Эти сигналы поступают на выход, имея максимальную величину полного размаха сигнала 160 В, и через ножки 7 и 8 поступают как ведущие импульсы на катод электронно-лучевой трубки.

Сигнал ведущего импульса выдается с ножки 8, а корректирующий сигнал - с ножки 7, что позволяет автоматически регулировать темновой ток. Эти интегральные схемы содержат еще один каскад, который используется для температурной компенсации, и схему для токов перегрузки. Данные о величине тока можно считать на ножке 5, создавая тем самым схему автоматического регулирования уровня черного (схема регулирования запирания луча) с дополнительной схемой регулирования сканирования.

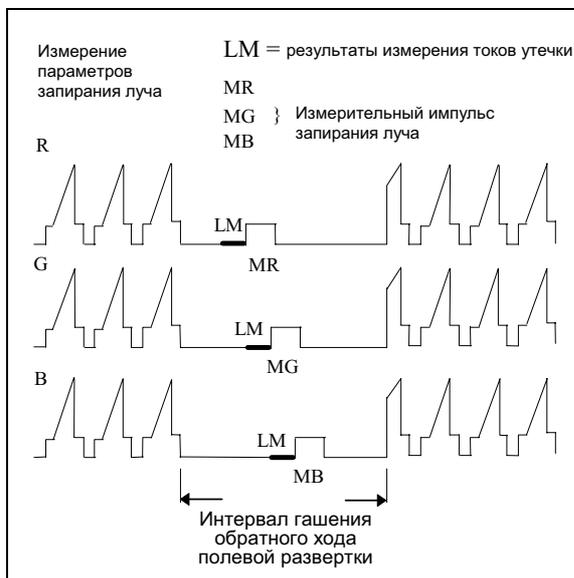
### 7.2.1. Схема управления запираем луча.

В основном, система управления запираем луча является системой регулирования сканирования. Она осуществляет электронное динамическое регулирование разброса характеристик элементов и компенсирует влияние процессов износа и старения электронно-лучевой трубки и т.д. Кроме того, она имеет следующие достоинства:

Автоматическая компенсация уровня черного

Предотвращение ошибок в чистоте цвета во время прогрева электронно-лучевой трубки и стабилизация процесса избыточного старения в начальные часы работы.

Благодаря этому отпала необходимость в использовании задающих регуляторов, которые когда-то широко применялись, и в схемах компенсации.



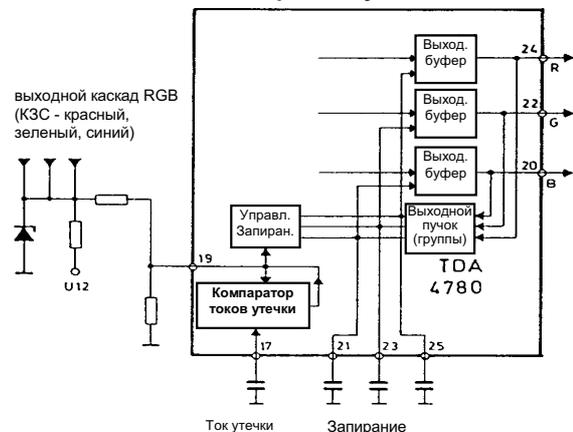
Сразу же после обратного хода луча кадра токи утечки системы электронно-лучевой трубки измеряются на ультрачерном уровне, а катодные токи для вышеупомянутых трех систем измеряются на заданном уровне черного.

Эти импульсы подаются в системы электронно-лучевой трубки при помощи сигналов RGB (КЗС - красный, зеленый, синий) через выходные каскады. Токи темного (dark) предназначены для схемы регулирования, расположенной на интегральной схеме IC603. Эти токи темного с выходного каскада соответствующих интегральных схем поступают на главную плату и на ножку 19 интегральной схемы IC603.

Сравнение фиксированного тока темного и эталонного значения, который представляет требуемую величину тока, дает разность, которая в качестве корректирующей переменной управляет катодным током через каскады изображения.

Таким образом, эта величина стабилизируется в допустимых пределах регулирования, на уровне несколько превышающем напряжение записания ЭЛТ. Значения корректирующих переменных для трех вышеупомянутых систем ЭЛТ хранятся на отдельных для каждого канала конденсаторах. Они запоминаются после каждого поля кадра в соответствии с величиной тока темного. Конденсаторы для хранения - C639, C640 и C641 - подсоединены к ножкам 21, 23 и 25 интегральной схемы IC603.

Главная схема записания луча



Поскольку даже небольшие токи утечки с выходных каскадов ЭЛТ могут вызвать искажение результатов управления запираем луча, во время обратного хода перед тем, как измерять три тока темного, проводится измерение тока утечки. Полученная в результате измерения величина сохраняется на конденсаторе C637, ножка 17 интегральной схемы IC603. Затем определенная таким образом величина тока утечки вычитается из измеренного тока темного.

При изменении напряжения UG2 схема управления запираем луча реагирует в сторону, направленную против этого изменения. Его воздействие на экран, если нет выхода за допустимый диапазон управления, очень краткосрочное. Это обстоятельство исключает возможность оптической настройки напряжения сетки 2 (grid 2). Настройка при помощи вольтметра также не надежна, поскольку источник напряжения имеет очень высокий импеданс в 500 Мом. Поэтому настройка напряжения сетки 2 возможна только в режиме технического обслуживания.

### 7.2.2. Подавление флуоресценции при выключении

Если заряд ЭЛТ при выключении уменьшается не достаточно быстро, то появляются пятна послесвечения, которые подавляются при помощи транзисторов Q3351 и Q3352. В момент включения и во время работы телевизора эти транзисторы не действуют, поскольку база и эмиттер транзистора Q3352, также как и Q3351, находятся на одном и том же уровне потенциала и транзистор не проводит ток.

При выключении аппарата транзистор Q3352 выключается скачкообразным падением его напряжения питания. В результате, из-за заряда, сохраняющегося на электролитическом конденсаторе C3351, диод D335 получает обратное смещение. При этом транзистор Q3352 переходит в состояние проводимости и происходит разрядка конденсатора C3351 через переход эмиттер-коллектор транзистора Q3352. Разрядка конденсатора C3351 переводит в состояние проводимости транзистор Q3351, который соединяет неинвертированный вывод с землей. В результате выходной сигнал операционных усилителей падает до нуля и, тем самым, предотвращает послесвечение. К моменту, когда электролитический конденсатор C3351 полностью разрядится, эта схема перестает работать и ЭЛТ разрядится.

### 7.2.3. Ограничение тока луча

В модели на шасси Euro 3 имеется управляющая схема усреднения, которая применяется для ограничения тока луча. Эта ограничивающая схема является частью интегральной схемы IC603 TDA4780.

Данная схема ограничивает контрастность и яркость. Управление схемой осуществляется путем изменения напряжения постоянного тока через ножку 15. Схема спроектирована таким образом, что при напряжении  $> 4$  В контрастность и яркость не ограничиваются.

При напряжении в диапазоне от 4 В до 2,5 В контрастность уменьшается пропорционально этому напряжению, при падении напряжения ниже 2,5 В яркость уменьшается также как и контрастность. При достижении напряжением на ножке 15 величины приблизительно 2 В как яркость, так и контрастность, уменьшаются на 100% и экран становится темным.

Для того, чтобы получить на ножке 15 схемы IC603 напряжение  $> 4$  В при нулевом токе луча, база трансформатора подключается к цепи 200 В.

При нормальных условиях работы диод D707 не проводит ток, и поэтому конденсатор C635 заряжается через резистор R717, и на ножку 15 интегральной схемы IC603 поступает напряжение  $> 4$  В, что предотвращает ограничение тока луча.

Поскольку обмотка высокого напряжения в диодном расщепляющем трансформаторе работает с виртуальной землей, при повышении тока луча база становится отрицательной. В результате, диод D707 так же начинает проводить ток, что вызывает разрядку конденсатора C635 и уменьшает напряжение, подаваемое к ножке 15 интегральной схемы IC603, активизируя, тем самым, работу схемы ограничения тока луча, входящую в состав IC603.

### 7.2.4. Защита тока луча

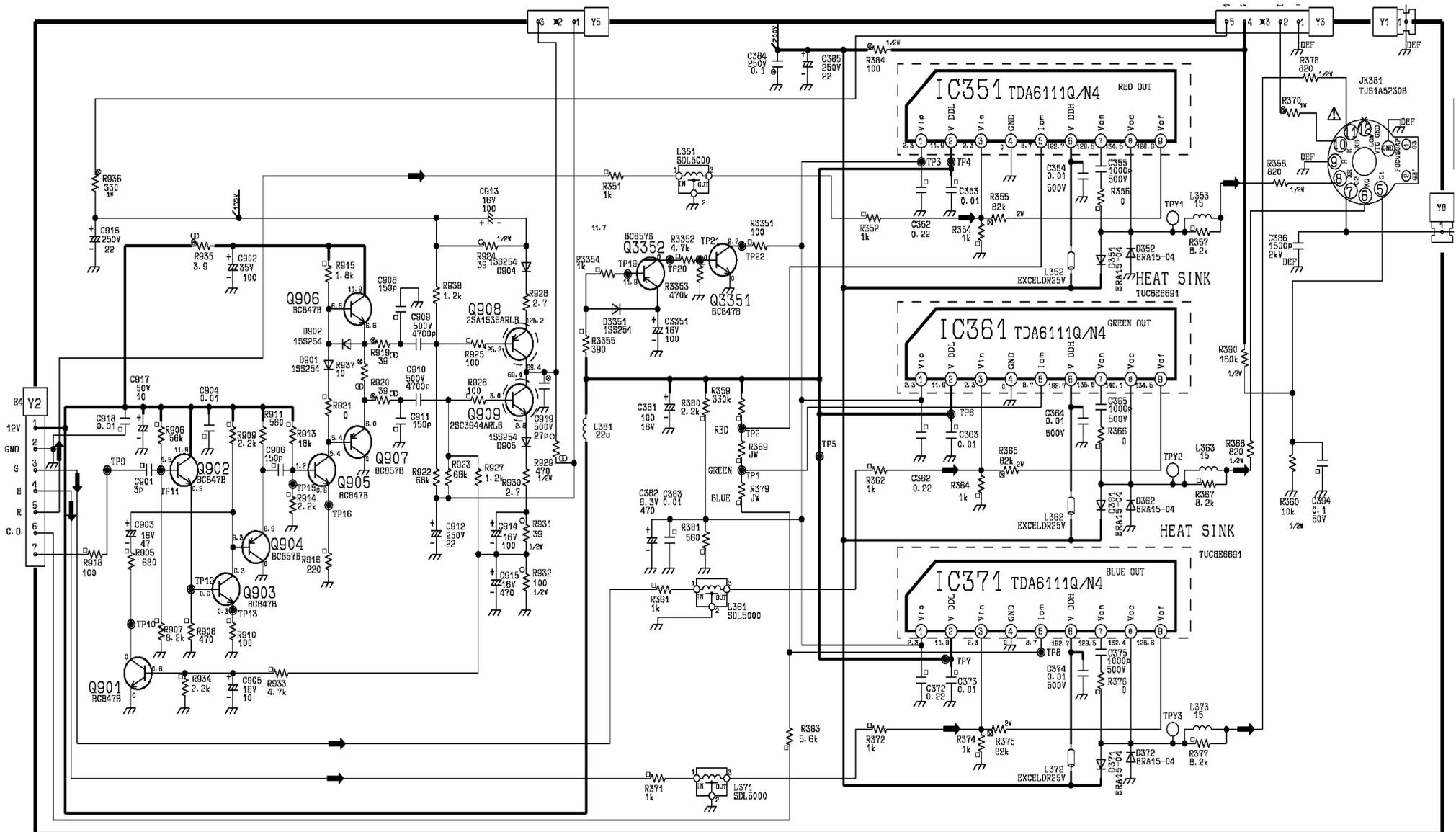
При нормальных условиях работы уровень напряжения постоянного тока на входе датчика тока луча, ножка 15 интегральной схемы IC603, находится в диапазоне от 3 В до 5 В. В зависимости от величины этого уровня напряжения постоянного тока выходные усилители RGB (КЗС - красный, зеленый, синий), расположенные на этой интегральной схеме, в большей или меньшей степени имеют пониженное усиление, что, говорит о том, что ограничение тока луча действует.

При сбоях в работе, например, таких, когда ЭЛТ смещена в область полной проводимости, несмотря даже на то, что вышеуказанные усилители полностью выключены, что может произойти при сбое в выходных каскадах ЭЛТ или в их цепях питания, может произойти повреждение ЭЛТ, если не принимать каких-либо мер защиты.

Для предотвращения таких сбоев используется транзистор Q849. При нормальной работе транзистор Q849, а также транзистор Q831, находится в непроводящем состоянии и на ножке 40 микропроцессора IC1101 через резистор R531 поддерживается сигнал высокого уровня. Поэтому данная схема не работает.

При возникновении вышеописанного сбоя ток луча становится чрезмерно большим. В результате, из-за увеличения тока повышается падение напряжения на резисторе R886. В свою очередь, это увеличение падения напряжения на резисторе R886 делает потенциал на базе транзистора Q849 более отрицательным по отношению к его эмиттеру, и транзистор Q849 смещается в состояние ВКЛЮЧЕНО (ON). При нахождении транзистора Q849 в открытом состоянии через его переход эмиттер-коллектор проходит сигнал высокого уровня, что в результате, переводит транзистор Q531 в открытое состояние (ON). При проводящем транзисторе Q531 сигнал на ножке 40 микропроцессора переходит на уровень НИЗКИЙ (Low). А при низком (Low) уровне сигнала на ножке 40 микропроцессора телевизионный приемник переходит в режим ожидания.

Для сглаживания любых неожиданных скачков сигнала используются резистор R890 и конденсатор C866. Это обеспечивает защиту данной схемы во время ее работы.

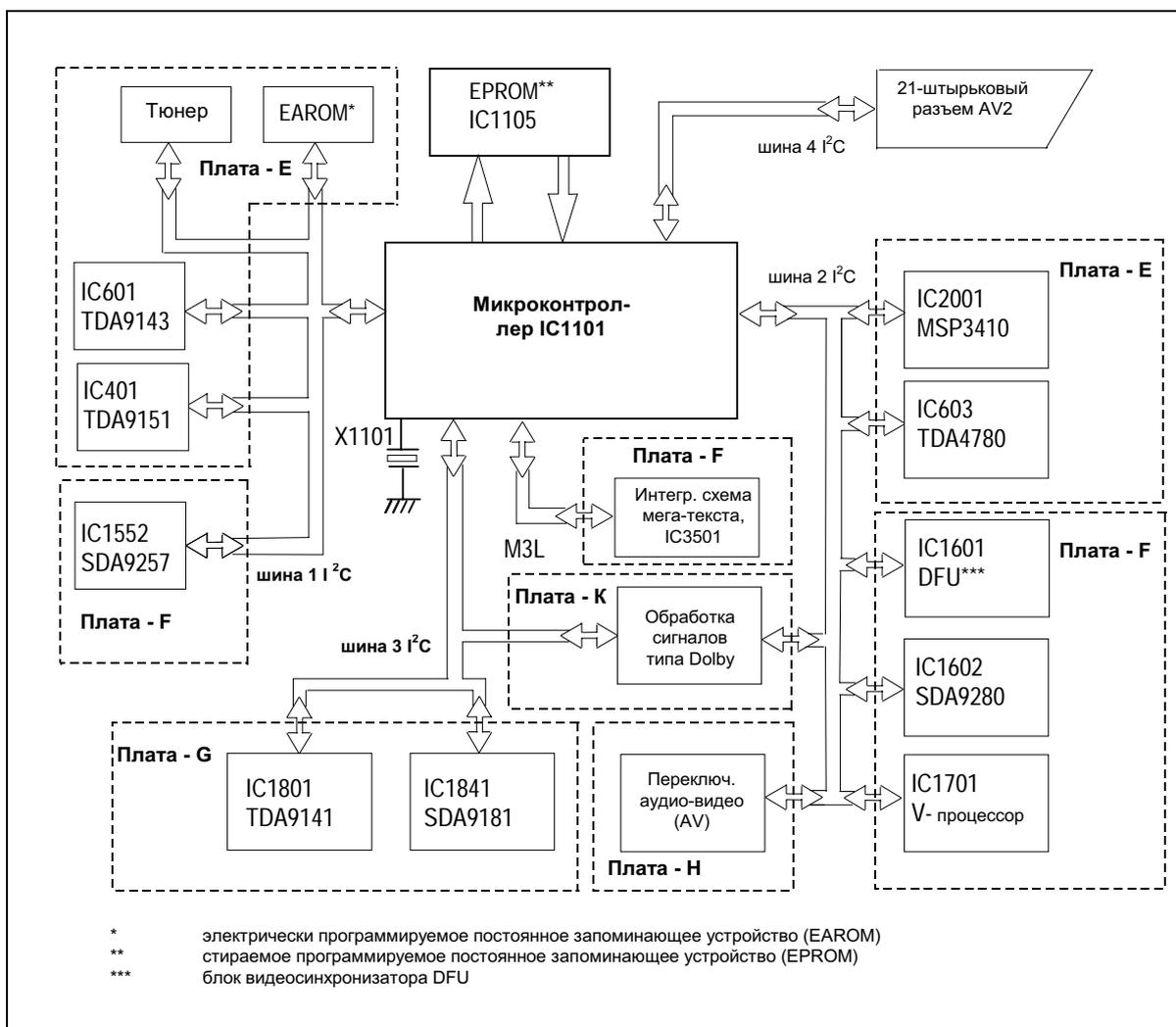


## 8. Схема управления аппаратом.

Контроль и управление всеми логическими операциями по обработке сигналов осуществляется встроенным микрокомпьютером, который смонтирован в микроконтроллере. Кроме того, в соответствии с принципом синтеза частот, этот микрокомпьютер поддерживает работу схем телевизора, систему синхронизации и систему памяти. Сейчас в модели Euro 3 имеется 100 (0-99) адресов хранения для программ.

Аппаратно задаваемая программа хранится во внешнем стираемом программируемом постоянном запоминающем устройстве (EPROM). Электрически программируемое постоянное запоминающее устройство (EAROM) образует часть этого устройства управления, которая предназначена для хранения данных трубки и системно задаваемой информации.

Все три модуля, CCU, EPROM, AEROM, находятся на основной плате (E PCB).



Управление телевизионным приемником можно осуществлять при помощи блока дистанционного управления.

Операции настройки в модели Euro 3 также могут выполняться при помощи дистанционного управления.

В интегральной схеме передатчика генерируется последовательное слово данных (код) для каждой команды, которое затем передается на приемник инфракрасного сигнала на телевизионном приемнике. Этот сигнал демодулируется и обрабатывается таким образом, чтобы его можно было подать непосредственно на микроконтроллер в виде сигнала ДИСТАНЦИОННОГО УПРАВЛЕНИЯ (REMOTE). Эти функциональные локальные команды через ключевую матричную схему подаются на микроконтроллер.

Этот микроконтроллер работает в качестве центрального блока управления и обработки информации. Аппаратно определяемое программа хра-

нится во внешнем стираемом программируемом постоянном запоминающем устройстве (EPROM).

В состав этой программы входят данные, которые требуются для управления обработкой сигналов в интегральных схемах, для настройки работы в режиме OSD (On screen Displays - дисплеи на экране телевизора) и т.д.

Операции микширования для режима OSD (дисплеи на экране телевизора) выполняются процессором телетекста на базе цифрового сигнала RGB (КЗС - красный,зеленый, синий) вместе с соответствующей информацией управления.

Для того, чтобы полностью обеспечить выполнение логических операций в телевизоре, микроконтроллер формирует следующие 5 систем шин.

1. Шина 1 I<sup>2</sup> C
2. Шина 2 I<sup>2</sup> C
3. Шина 3 I<sup>2</sup> C
4. Шина 4 I<sup>2</sup> C
5. Шина M3L.

## 9. Инфракрасный передатчик

Управление практически всеми функциями телевизионного приемника, за исключением небольшого числа, можно осуществлять с передатчика инфракрасного сигнала. При этом охватывается диапазон функций, начиная от функции включения/выключения (ON/OFF) и вплоть до функций управления, например, регулировка громкости/контрастности.

Для того, чтобы предложить пользователю четко и ясно организованное дистанционное управление, в его состав включены кнопки с двойными функциями или функцией передачи.

Кроме того, редко используемые клавиши спроектированы как скрытые.

Такие рабочие команды формируются на клавиатуре передатчика путем соединения входа типа D (D0 - D7) с входом типа X (X0 - X7).

Для каждой команды интегральная схема передатчика генерирует кодированное слово.

Кодированное слово в интегральной схеме передатчика модулируется несущей частотой 36 кГц и испускается в виде излучения. Эта цифровая информация усиливается и излучается через диод передачи инфракрасного излучения.

При помощи кварцевого керамического генератора - элемента, который задает частоту генератора тактовых импульсов для системы синхронизации и проводит генерирование несущей частоты (несущая частота = 1/12 частоты тактовых импульсов) - этот составляющий элемент подключается к интегральной схеме передатчика. Использование такого генератора тактовых импульсов устраняет необходимость настройки частоты тактовых импульсов. Эта схема переходит в рабочее состояние при напряжении между 2 В и 3 В, воспринимает нулевой ток сигнала величиной 1 мкА и имеет рабочий ток величиной 35 мА. Благодаря этому передатчик имеет рабочую зону до 10м. Питание этого устройства обеспечивается при помощи двух батарей.

Кроме того, после переключения в режим технического обслуживания блок дистанционного управления может осуществлять настройки установочных значений телевизионного приемника.

Основное достоинство заключается в том, что путем активизации клавиши памяти данные подаются в главную память микроконтроллера и заносятся в память.

## 10. Приемник инфракрасного излучения.

Приемник инфракрасного излучения реализован в виде схемы на толстых пленках и помещен в защитный корпус, для того, чтобы избежать присущей этой схеме нестабильности.

Принимаемый сигнал преобразуется в электронный сигнал при помощи принимающего диода. После этого сигнал демодулируется и обрабаты-

вается точно также, как если бы он поступил с выхода в 1 В в полном размахе. Этот сигнал ДИСТАНЦИОННОГО УПРАВЛЕНИЯ (REMOTE), который поступает с приемника инфракрасного излучения, подается на вход на ножку 39 микроконтроллера.

## 11. Микроконтроллер (SDA30C164).

### Введение.

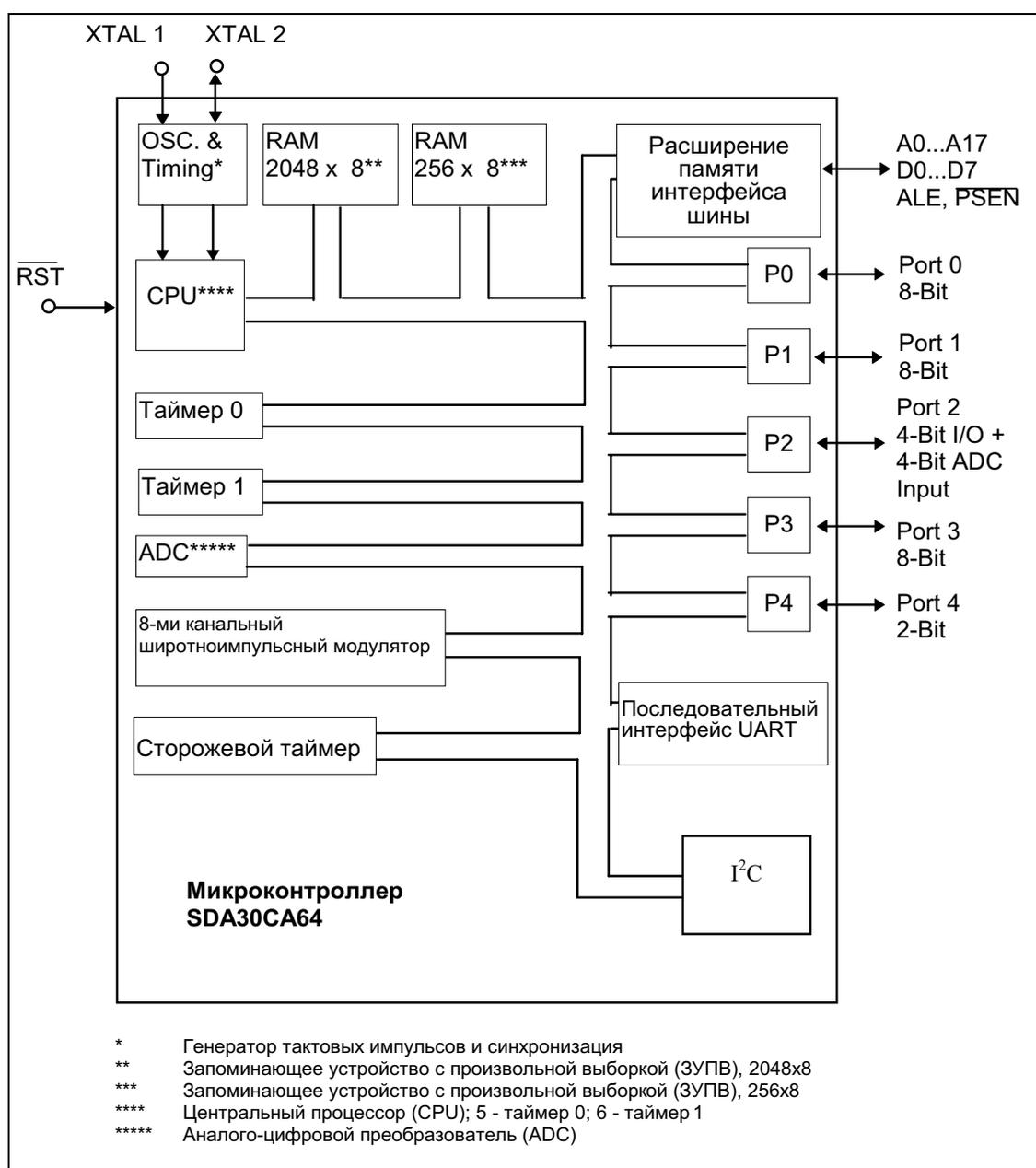
В шасси типа Euro 3 используется микроконтроллер SDA30C164 (интегральная схема IC1101). Сердцевина этого микроконтроллера состоит из центрального процессора CPU8051 и внутреннего ПЗУ, используемого как рабочая память.

Микроконтроллер SDA30C164 содержит два запоминающих устройства с произвольной выборкой (ЗУПВ), а именно:

- ЗУПВ емкостью 256 байт, является главным рабочим ПЗУ, которое содержит необходимые регистры и флаги (признаки).

- ЗУПВ емкостью 2048 байт, которое используется в том случае, когда для ЗУПВ емкостью в 256 байт требуется дополнительный объем памяти для выполнения больших программ.

Программное обеспечение для данного микроконтроллера хранится в постоянном запоминающем устройстве (ПЗУ) емкостью 2 Мбайт вместе с информацией о частотах генераторов принимающих каналов и адресами соответствующих интегральных схем. Наряду с интерфейсами для систем шин и интерфейсами для внешних ПЗУ имеются 34 штырька ввода/вывода, обеспечивающих ввод и вывод информации и управляющих команд.



---

### 11.1 Функции микроконтроллера

- (1) Генератор тактовой частоты центрального процессора (CPU)
- (2) Генерация тактовой частоты для систем шин передачи информации.
- (3) Обработка сигналов дистанционного управления и локальных (с панели телевизора) команд управления.
- (4) Управление цифровыми интегральными схемами, каскадами радиочастоты и промежуточной частоты, коммуникацией с интегральной схемой памяти и схемами аудио-видео (AV) через систему шин I<sup>2</sup> C.
- (5) Управление светоизлучающим диодом режима ожидания.
- (6) Генерация последовательных процессов переключения, например, таких как: включение/выключение (ON/OFF), переключение аудио-видео (AV) и т.д.
- (7) Функции таймера для программирования времени выключения.

Для выполнения приведенных выше функций в состав единственного чипа микроконтроллера встроены следующие переключающие элементы:

- (1) Микропроцессор CPU8051.
- (2) Рабочие запоминающие устройства с произвольной выборкой (RAM) емкостью в 256 и 2048 байт.
- (3) Интерфейс для внешнего ПЗУ.
- (4) Генератор тактовых импульсов, управляемый кварцевым кристаллическим генератором колебаний.
- (5) Интерфейс шины I<sup>2</sup> C.
- (6) Аналого-цифровой (A/D).
- (7) 2 схемы синхронизации.
- (8) 8-ми канальный широтно-импульсный модулятор (ШИМ) PWM.
- (9) Таймер системы безопасности
- (10) Порты P0, P1, P2, P3 и P4 с общим количеством ножек ввода и вывода 34.

---

### 11.2 Генерация тактовой частоты

Внутренний генератор микроконтроллера синхронизован с внешним кварцевым кристаллическим генератором частотой 12 МГц на ножках 26 и 27.

Тактовая частота для систем шин I<sup>2</sup> C и M3L также получается из этой частоты при помощи внутреннего деления частоты. Управление переключением тактовых частот осуществляется при помощи программного обеспечения в зависимости от функции тока.

---

### 11.3. КОМАНДЫ УПРАВЛЕНИЯ

Микроконтроллер получает команды управления в виде информационной последовательности данных в виде двоичного кода на ножку 39.

Локальные команды управления также подаются на микроконтроллер в виде последовательности данных. Эти данные подаются на вход через ножку 50. Эта ножка, имеет, как и все другие переключаемые входы и выходы, напряжение на уровне 5 в благодаря наличию поддерживающих резисторов. Этот ВЫСОКИЙ (HIGH) уровень поддерживается и в режиме ожидания. Команды управления, поступающие с панели телевизора и с пульта дистанционного управления, обрабатываются как команды, обладающие одинаковым статусом.

---

### 11.4. Выбор стандартов промежуточной частоты

Для управления выбором стандарта в каскаде промежуточной частоты на плате-В используются ножки 29 и 34. Сигналы с ножек 29 и 34 микропроцессора подаются на ножки 16 и 17 разъема E22.

Ножка 29 используется для выбора стандарта SECAM (SECAM), а ножка 34 используется для выбора между стандартами L и L'.

---

### 11.5. Схема АРУ (Автоматическое регулирование усиления) (AGC)

Работа схемы АРУ на шасси EURO 3 задается через программное обеспечение. Её управляющий сигнал подается через ножку 30 микроконтроллера.

---

### 11.6. ВКЛЮЧЕНИЕ/ВЫКЛЮЧЕНИЕ (ON/OFF) сверхнизкочастотного громкоговорителя

Телевизоры на шасси Euro 3 поступают в комплекте с дополнительным сверхнизкочастотным громкоговорителем. Этот дополнительный сверхнизкочастотный громкоговорителем может включаться и выключаться пользователем. Сигнал управления на выключатель (ON/OFF) подается с ножки 47 и через диод D2303 поступает на базу транзистора отключения звука Q2301. При включенном сверхнизкочастотном громкоговорителе, сигнал на ножке 47 находится на НИЗКОМ (LOW) уровне. При выключении (OFF) сверхнизкочастотного громкоговорителя сигнал на ножке 47 переходит на ВЫСОКИЙ (HIGH) уровень, что переводит транзистор Q2301 в состояние проводимости. В результате аудио-выход заземляется и выключает (OFF) подсистему громкоговорителя на низких частотах.

---

### 11.7. ИНДИКАЦИЯ НА СВЕТОДИОДЕ

Управление светодиодом режима ожидания осуществляется через ножку 53 микроконтроллера. В режиме ожидания сигнал на этой ножке устанавливается на НИЗКИЙ (LOW) уровень и светодиод начинает светиться.

---

### 11.8. Режим форматов 16:9/4:3

Управляющий сигнал этого режима, который подается через ножку 36 микроконтроллера, поступает на плату D через ножку 9 разъема D11. Этот сигнал управления подается на базу транзистора Q551.

При переключении изображения на формат 4:3 на электронно-лучевой трубке, предназначенной для формата 16:9, происходит увеличение тока луча, вызванное уменьшением площади изображения. Такое увеличение тока луча при переходе в режим 4:3 может вызвать активизацию схемы ABL (автоматического ограничения тока луча) на некоторых кадрах изображения. Для того, чтобы этого не случилось, транзистор Q551 переводится в состояние ВКЛЮЧЕНО (ON), смещая транзистор Q553 также в состояние ВКЛЮЧЕНО (ON). Благодаря открытию транзистора Q553, ток луча, который контролируется видеопроцессором RGB (K3C - красный, зеленый, синий), интегральная схема IC603, уменьшается.

---

### 11.9. ФУНКЦИЯ ВКЛЮЧЕНО/ВЫКЛЮЧЕНО (ON/OFF)

При приеме команды ВКЛЮЧЕНО ('ON') выходной сигнал ВКЛЮЧЕНО/ВЫКЛЮЧЕНО (ON/OFF) на ножке 52 микроконтроллера устанавливается на НИЗКИЙ (LOW) уровень. Этот сигнал низкого уровня подается на переключающие транзисторы, расположенные на плате E. При этом сетевое напряжение питания подается на схему блока питания телевизионного приемника.

Затем происходит включение телевизора на выбранной программе, адрес которой хранится в памяти.

Ножка 52 сбрасывается на ВЫСОКИЙ (HIGH) уровень только в том случае, когда принимается команда ВЫКЛЮЧЕНО ('OFF').

---

### 11.10. Режим полного изображения (панорамный план)

Управление панорамным планом осуществляется с ножки 35 микроконтроллера. Этот управляющий сигнал подается на транзистор Q572, размещенный на плате D, который используется для изменения изображения по горизонтали. Для получения более подробной информации обращайтесь к описанию каскада горизонтальной развертки.

---

### 11.11. СБРОС ПРИ ВКЛЮЧЕНИИ

Для того, чтобы обеспечить правильную обработку сигналов, схемы обработки на отдельных интегральных схемах должны запускаться в определенное время. Это достигается при помощи импульса сброса, подаваемого с ножки 54 микроконтроллера. Когда устанавливается напряжение питания микроконтроллер устанавливает цепь сброса на ВЫСОКИЙ (HIGH) уровень. Интегральные схемы запускаются по положительному фронту сигнала. Все цифровые интегральные схемы подключены к данной цепи сброса.

#### Микроконтроллер

Поскольку микроконтроллер должен полностью выполнять свои функции даже в режиме ожидания, то он подсоединен к отдельной цепи сброса, реализованной в виде интегральной схемы IC1101. Эта интегральная схема сброса подсоединена к ножке 28 микроконтроллера. Во время включения (ON) она переводит сигнал на этой ножке на НИЗКИЙ (LOW) уровень. После этого операции обработки сигналов начинаются с положительного фланга (фронта) импульса сброса. И только после этого микроконтроллер выдает вышеописанный сигнал сброса с ножки 54.

При работе телевизора в режиме ожидания микроконтроллер, для определения факта включения телевизора, использует другую интегральную схему сброса - IC1103. Эта дополнительная интегральная схема сброса используется для контроля за цепью питания 5 В. При включении телевизора на эту интегральную схему сброса подается напряжение питания 5 В. При достижении этим напряжением величины 4,5 В с ножки 1 интегральной схемы IC1103 на ножку 55 микроконтроллера выдается импульс сброса. Этот импульс используется для того, чтобы дать микроконтроллеру информацию - когда выдавать с ножки 54, как было описано выше, импульс сброса на цифровые интегральные схемы.

---

### 11.12. Импульс останова при включении-выключении (ON/OFF)

Во время операций включения и выключения телевизора прекращается подача горизонтального ведущего импульса на выходной каскад горизонтальной развертки. Для этого при включении (ON) сигнал на ножке 41 микроконтроллера устанавливается на ВЫСОКОМ (HIGH) уровне. Затем этот сигнал высокого уровня подается на базу транзистора Q401. При открытии (проводимости) транзистора Q401 ведущий импульс горизонтальной

развертки заземляется через его переход коллектор-эмиттер.

Во время нормальной работы сигнал на ножке 41 микроконтроллера находится на НИЗКОМ (LOW) уровне и запирает транзистор Q401.

При выключении (OFF) телевизора транзистор Q401 снова проводит ток, в результате чего прекращается подача ведущего импульса горизонтальной развертки на выходной каскад горизонтальной развертки.

---

### 11.13. Дополнительные функции переключения

Поскольку все выходные порты микроконтроллера уже задействованы, то для этой цели используется ножка 5 схемы MSP3410. В этой точке микроконтроллер через цепь шины 2 I<sup>2</sup>C информирует схему MSP3410 в отношении того, до какого уровня сигнала на ножке 5 схемы MSP3410 должен находиться в состоянии ВЫСОКИЙ (HIGH) или НИЗКИЙ (LOW).

Ножка 5 схемы MSP3410 используется для управления двумя схемами. Первая схема используется для изменения развязывающей емкости в цепи яркости между гребенчатым фильтром на ножке 14 интегральной схемы IC1301 и декодером телевизионного цветного изображения на ножке 16 интегральной схемы IC601. Эта схема состоит из транзисторов Q609/Q610 (схема соединения с хорошим импедансом) и конденсаторов C655/C654.

В нормальном телевизионном (TV) режиме оба транзистора Q609/Q610 открыты (ON) а конденсаторы C655/C654 соединены параллельно. В результате, развязывающая емкость составляет 0,95 мкФ. Однако, в режиме видеомагнитофона сигнал на ножке 5 схемы MSP3410 переходит на НИЗКИЙ (LOW) уровень и, в результате, используется только конденсатор C654.

Вторая схема состоит из транзисторов Q611 и Q608/Q612. Обе эти схемы подсоединены к ножке 24 интегральной схемы IC601 и используются для настройки фазы HPLL (контур фазовой синхронизации (подстройки) горизонтальной развертки).

При работе в режиме телевизора (TV) используется транзистор Q611. Его выбор осуществляется путем подачи сигнала ВЫСОКОГО (HIGH) уровня с ножки 5 схемы MSP3410. А в режиме аудио-видео (AV) транзистор Q611 выключается (OFF), но открывается (ON) транзистор Q612, обеспечивая подстройку контура фазовой синхронизации (PLL). Эта подстройка используется для улучшения качества изображения в случае коробления верхней части магнитных лент, защищенных от копирования.

#### 11.14. РЕЖИМ АУДИО/ВИДЕО (AV)

Эта схема предназначена для того, чтобы обеспечить переключение в режим аудио-видео (AV) с любых точек программы.

В этом режиме можно выбрать желаемый интерфейс.

Для режима аудио-видео имеются следующие точки входа:

- Как полный видеосигнал, так и сигнал Y/C, могут быть поданы на видеоманитофонный разъем S-VHS, расположенный на передней панели телевизора, (AV3) и через разъем AV1 (21-штырьковый)
- Полный видеосигнал и сигнал RGB (КЗС - красный, зеленый, синий) могут быть поданы на телевизионный вход (T.V.) через разъем AV1 (21-штырьковый)
- Как полный видеосигнал, так и сигнал Y/C, могут быть поданы на видеоманитофонный разъем S-VHS, расположенный на передней панели телевизора, (AV3) и через разъем AV1 (21-штырьковый)

Полный видеосигнал (и только он один) может быть подан через разъем AV4 (количество ножек - 21)

Контроль за внутренним переключением телевизора осуществляется микроконтроллером через шину 2<sup>12</sup>C. Работа в режиме аудио-видео (AV) может быть автоматически переключена на соответствующий разъем путем подачи напряжения включения режима аудио-видео (AV) на ножку 8 разъемов AV (21 штырек).

Этот сигнал передается на микроконтроллер через следующие ножки:

- ножка 48 для разъема AV1
- ножка 49 для разъема AV3
- ножка 33 для разъема AV4

С ножки 8 разъема AV4 сигнал высокого уровня поступает на базу транзистора Q1107. Это вызывает включение (ON) транзистора Q1106. В результате, на ножке 33 устанавливается сигнал низкого (Low) уровня.

Для того, чтобы микроконтроллер имел возможность выполнять автоматическое переключение на соответствующий аудио-видео (AV) разъем, используется также ножка 8 разъемов AV1 и AV2. Кроме того, эта ножка используется для автоматического переключения формата кадра во время работы в режиме аудио-видео при переходе от формата 4:3 к формату 16:9, и обратно.

Однако, для работы в этом режиме необходимо выполнить некоторые предварительные требования, например, необходимо наличие видеоманитофона. Кроме того, было установлено, что записывающий видеоплеер с форматом кадра 4:3 выдает напряжение включения режима аудио-видео (AV) в 12 В, а такое же устройство с форматом кадра 16:9 - 6 в. Это переключающее напряжение подается на ножку 8 разъемов AV (имеющих по 21 ножке). Затем оно подается: через схему, состоящую из диода D111, конденсатора C1115 и резистора R1112 - для выбора AV2; и через схему, состоящую из диода D1102, конденсатора C1114 и резистора R1138 - для выбора AV1.

При выборе AV2, для задания уровня напряжения на ножке 49 используется резистор R1142. Аналогичным образом, для выбора AV1 используется резистор R1138. В приведенной ниже таблице показаны значения напряжения, требуемые для выбора формата кадра. Для защиты входов микроконтроллера от случаев превышения напряжением величины в 5 в используются стабилитроны.

Напряжение (В)	Функция
0,00 - 1,235	Нет сигнала
1,2544 - 3, 1948	Сигнал 16:9
3,2144 - 5,0000	Сигнал 4:3

---

### 11.15. РАБОТА ПРОГРАММАТОРА ПАМЯТИ

Программатор памяти, который применялся в модулях Euro 1 и 2, может также применяться и на шасси EURO-3. Как и прежде, это позволяет считывать данные с одного, уже запрограммированного, телевизионного приемника и затем записывать их на другие телевизионные приемники.

Программатор, в основном, состоит из электрически программируемого ПЗУ (постоянного запоминающего устройства) (EAROM), которое подключено к разъему AV2 и может через шину 4 I<sup>2</sup>C, которая является здесь интерфейсом, работать в прямом диалоговом режиме с микроконтроллером. Поскольку для шины 4 I<sup>2</sup>C, которая должна иметь высокий импеданс, на разъеме AV2, имеющего 21 ножку, предназначены только ножки 10 и 12, то данный программатор может применяться только в режиме технического обслуживания ('Service') (специальная управляющая программа). Во всех других режимах работа шина 4 I<sup>2</sup>C должна быть отключена от разъема AV (с числом ножек 21). Это осуществляется при помощи двух транзисторов Q1102 и Q1103, которые включаются от ножки 31 микроконтроллера. Если в режиме технического обслуживания ('Service') вызывается функция Программатор ('Programmer'), то эти транзисторы включаются (ON) путем подачи сигнала ВЫСОКОГО (HIGH) уровня. После этого данные программирования могут быть переданы из программатора в микроконтроллер, либо из микроконтроллера в программатор. Во всех других режимах работы эти транзисторы выключены путем подачи сигнала НИЗКОГО (LOW) уровня. При этом на ножки 10 и 12 разъема AV2 устанавливается высокое сопротивление.

---

### 11.16. Входные схемы защиты

На входе микроконтроллера имеются схемы защиты, которые используются для перевода телевизора в режим ожидания. В состав схем защиты входят три аппаратно реализованные схемы защиты, а именно:

- Защита по ограничению тока луча (ABL).
- Защита вертикальной развертки,
- Защита по цепи питания 12 В.

#### 11.16.1. Защита по ограничению тока луча (ABL)

Во время нормальной работы результаты измерения тока луча подаются на вход через вход BCL (ограничение тока луча) интегральной схемы IC603 видео-процессора RGB (КЗС - красный, зеленый, синий), о чем сказано ниже. Эта схема ограничения тока луча, которое осуществляется при помощи программного обеспечения, использует результаты этих измерений для уменьшения контрастности и яркости в том случае, когда превышает допустимое значение. Таким образом ток луча ограничивается.

Если ток луча превышает допустимые пределы регулирования даже в том случае, когда яркость и контрастность понижены, ЭЛТ может получить повреждения, если не будут предприняты специальные меры защиты.

Для того, чтобы избежать такие повреждения, в состав схемы включены транзисторы Q849 и Q531.

Во время нормальной работы как транзистор Q843, так и транзистор Q531, выключены (OFF). Через резистор R531 на ножке 40 микроконтроллера поддерживается ВЫСОКИЙ (HIGH) уровень сигнала и схема защиты не работает.

При возникновении вышеописанного сбоя ток луча продолжает расти. Тогда транзистор Q849 открывается (ON) и сигнал ВЫСОКОГО уровня поступает на транзистор Q531. В результате состояния проводимости транзистора Q531 сигнал на ножке 40 микроконтроллера переводится на НИЗКИЙ (LOW) уровень.

После небольшого времени запаздывания микроконтроллер переключает телевизор в режим ожидания.

#### 11.16.2. Защита цепи 15 В

Данная схема защиты используется в случае сбоя питания в цепи 15 В. Она применяется как защитная мера для выходной интегральной схемы вертикальной развертки. Эта схема защиты состоит из транзисторов Q533/Q531.

В нормальных условиях работы транзистор Q533 включен (ON), что обеспечивает НИЗКИЙ (LOW) уровень сигнала на его коллекторе.

В случае возникновения неисправности, например, короткого замыкания, напряжение на ножке 3 трансформатора строчной развертки, в котором импульсы обратного хода используются для получения высокого напряжения (FBT), и на диоде D557 начнет падать. Это, в свою очередь, вызовет уменьшение падения напряжения на резисторе R540, вызывая выключение (OFF) транзистора Q533. При выключении транзистора Q533 сигнал высокого уровня через резистор R539 и диод D532 подается на транзистор Q531 и включает его. В результате, сигнал на ножке 40 микроконтроллера устанавливается на НИЗКИЙ (LOW) уровень.

После небольшого времени запаздывания микроконтроллер переключает телевизор в режим ожидания.

#### 11.16.3. Защита цепи питания 12 В

Транзистор Q532 осуществляет контроль за цепью питания 12 В с случае ее неисправности. При падении напряжения питания 12 В яркость будет возрастать. Для предотвращения выхода ЭЛТ из строя используются транзисторы Q532 и Q531.

Во время нормальной работы транзистор Q532 включен (ON), в результате чего сигнал на его коллекторе удерживается на низком уровне. Однако транзистор Q531 выключен (OFF) и через резистор R536 и диод D531 на базу транзистора Q531 подается сигнал ВЫСОКОГО (HIGH) уровня. Транзистор Q531 включается (ON) и сигнал на ножке 40 микроконтроллера устанавливается на НИЗКИЙ (LOW) уровень.

После небольшого времени запаздывания микроконтроллер переключает телевизор в режим ожидания.

В модели Euro 3 для того, чтобы, в пределах приемлемого периода времени, выполнить большое количество переключений и управляющих функций и обеспечить правильную реакцию интегральных схем, используется несколько систем ШИН.

Для того, чтобы выполнить вышеуказанные функции управления, в модели Euro 3 применяются системы шин I<sup>2</sup>C (I<sup>2</sup>C - схемы с инжекционной интегральной логикой).

Для управления многочисленными применяемыми здесь интегральными схемами для обработки сигналов микроконтроллер формирует (генерирует) четыре системы шин I<sup>2</sup>C.

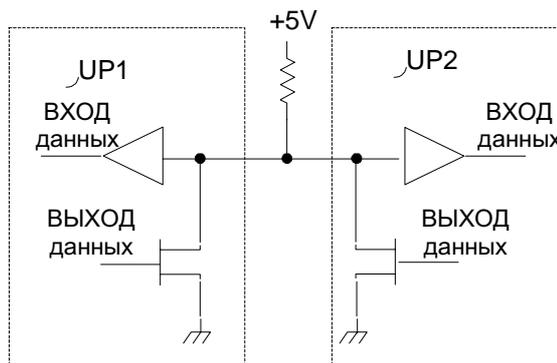
Шина I<sup>2</sup>C состоит из двунаправленной цепи данных и однонаправленной цепи тактовых импульсов. В выключенном состоянии (OFF), то есть, при ВЫСОКОМ (HIGH) уровне, цепь тактовых импульсов не требуется.

Кроме того, системы шин I<sup>2</sup>C осуществляют управление интегральной схемой памяти, интегральной схемой управления каскадом радиочастоты/ промежуточной частоты и каскадом обработки сигналов Dolby.

Система шины 4 I<sup>2</sup>C через разъем AV может осуществлять программирование телевизора, либо считывать программные данные.

## 11.17. ШИНА I<sup>2</sup>C

Шина I<sup>2</sup>C представляет собой двухпроводную шину, которая состоит из цепи данных и цепи тактовых импульсов. Такая система ШИНЫ позволяет осуществлять последовательный двунаправленный обмен информацией между различными микропроцессорами и интегральными схемами, в состав которых входит интерфейс шины I<sup>2</sup>C. Тем самым, значительно сокращается количество соединений, что, в результате, позволяет упростить схемы и повысить их надежность (меньше паяных соединений и контактов).

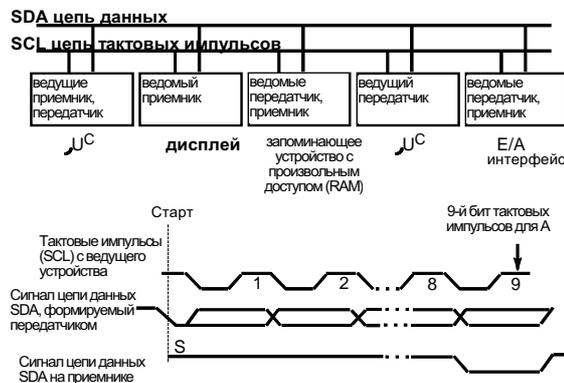


Когда падение напряжения на резисторе отбора напряжения находится на ВЫСОКОМ (HIGH) уровне обе цепи находятся в выключенном состоянии (то есть, нет никакой передачи данных).

Передача данных инициируется в тот момент, когда сигнал в цепи тактовых импульсов находится на ВЫСОКОМ уровне и в цепи данных появляется отрицательный фронт сигнала (H-L = ВЫСОКИЙ-НИЗКИЙ) (условие старта).

Передача данных осуществляется в то время, когда тактовый импульс находится на ВЫСОКОМ (HIGH) уровне.

Конец передачи данных (условие останова) достигается при появлении положительного фронта сигнала (L-H = НИЗКИЙ-ВЫСОКИЙ) в цепи данных одновременно с ВЫСОКИМ уровнем сигнала в цепи тактовых импульсов.



---

### 11.18. СИСТЕМА ШИН I<sup>2</sup>C

Система шин I<sup>2</sup>C генерируется микроконтроллером. Выходы цепей данных SDA осуществляются через следующие ножки:

- (1) SDA1 имеет выход на ножке 23
- (2) SDA2 имеет выход на ножке 21
- (3) SDA3 имеет выход на ножке 19
- (4) SDA4 имеет выход на ножке 17

Выходы цепей тактовых импульсов систем ШИН располагаются на следующих ножках микропроцессора:

- (1) SCL1 имеет выход на ножке 22
  - (2) SCL2 имеет выход на ножке 20
  - (3) SCL3 имеет выход на ножке 18
  - (4) SCL4 имеет выход на ножке 16
- 

### 11.19. ШИНА 1 I<sup>2</sup>C С ЦЕПЯМИ SDA1 И SCL1

К шине 1 I<sup>2</sup>C подключены следующие элементы:

- (1) Тюнер
  - (2) Электрически программируемое ПЗУ (EAROM) Память для системных данных, адресов телепрограмм и значения специальных настроечных параметров, номинальных уровней и т.д.
  - (3) Декодер цветного изображения IC603 (плата E).
  - (4) Процессор отклоняющей системы IC401 (плата E).
  - (5) Системный генератор тактовых импульсов IC1552 (плата F).
  - (6) Электрически программируемое ПЗУ (EAROM)
- 

### 11.20. ШИНА 2 I<sup>2</sup>C С ЦЕПЯМИ SDA2 И SCL2

- (1) Мультистандартный звуковой процессор MSP3410 для обработки звуковых сигналов (плата E).
- (2) Видеопроцессор RGB IC603 (плата E).
- (3) Интегральные схемы переключения аудио-видео (AV) (плата H).
- (4) Интегральная схема DFU IC601 (плата F).
- (5) Обработка сигналов Dolby (плата K).
- (6) Процессор дисплея IC602 (плата F).
- (7) V-процессор IC1701 (плата F).

---

### 11.21. ШИНА 3 I<sup>2</sup>C С ЦЕПЯМИ SDA3 И SCL3

- (1) Процессор PIP (дополнительное изображение в основном изображении) IC1841 (плата G).
  - (2) Декодер цветного изображения PIP (плата G).
  - (3) Обработка сигналов Dolby (плата K).
- 

### 11.22. ШИНА 4 I<sup>2</sup>C С ЦЕПЯМИ SDA4 И SCL4

- (1) Разъем AV (количество ножек 21). Сигнал шины 4 I<sup>2</sup>C поступает на ножки 10 и 12 разъема AV2 (количество ножек 21) через транзисторы Q1102 и Q1103.

Поэтому в режиме технического обслуживания программирование телевизора можно осуществлять с пульта дистанционного управления.

---

### 11.23. ШИНА M3L

Шина M3L используется для управления обработкой сигналов телетекста, которая выполняется интегральной схемой Megatext, IC3501.

Шина M3L является трехпроводной шиной и установлена на следующие ножки:

- I<sup>2</sup>Cep на ножке 42
- SDA на ножке 43
- SCL на ножке 44

Шина M3L выбирается тогда, когда сигнал на ножке I<sup>2</sup>Cep находится на низком уровне. Передача данных осуществляется по цепи данных (SDA), которая синхронизируется цепи тактовых импульсов (SCL).

Данные упакованы в пакет, размер которого определяется началом и концом кадра.

Сигнал о начале кадра поступает по цепи I<sup>2</sup>Cep в виде перехода сигнала с высокого на низкий уровень. А переход с низкого на высокий уровень сигнализирует о конце кадра. Данные передаются при высоком уровне сигнала в цепи тактовых импульсов. Информация, которая передается в пределах кадра, передается в виде 8-ми битового слова.

## 12. Интегральная схема памяти (EARAM - электрически программируемое ПЗУ)

В электрически программируемом ПЗУ наряду с системными данными хранится также и пользовательская информация.

В состав хранимых данных входят: адресные данные телепрограмм, такие как канал, диапазон приема, стандарт а также значения пользовательских настроек на яркость, громкость и контрастность.

Электрически программируемое ПЗУ имеет объем памяти 163884 слов, по 8 бит каждое слово. Время хранения информации равно, как минимум, 10 годам, а количество операций считывания не ограничено.

Управление операциями записи и считывания данных осуществляется микроконтроллером через шину 1 I<sup>2</sup>C. Для этой цели микроконтроллер генерирует адресное слово, которому предшествует стартовый бит. Это 8-ми битовое слово состоит из 7-ми битового слова, которое содержит адрес, и 1 бита, который содержит команду считывания.

Затем, адресное слово, при помощи интегральных схем подсоединенных к системе ШИН, проверяется на совместимость с адресом, содержащимся в этих интегральных схемах, что подтверждается

через соответствующую интегральную схему выдачей бита подтверждения. После этого на главную (ведущую) интегральную схему (в данном случае это микроконтроллер) передается адрес памяти. Этот адрес также состоит из 8-ми битового слова, прием которого также подтверждается битом подтверждения. Затем, в этом случае, 8-ми битовое слово данных передается в (или выбирается из) интегральной схемы памяти и его прием (выборка) снова подтверждается соответствующей интегральной схемой. Вся вышеописанная передача данных выполняется при помощи цепи данных SDA и синхронизируется при помощи тактовых импульсов цепи SCL.

После передачи последнего бита подтверждения инициализируется процесс работы с памятью по команде ввода в память ('read in'). Для того, чтобы исключить любое внешнее влияние на память во время записи информации, входные цепи SDA и SCL

электрически программируемого ПЗУ находятся в защелкнутом состоянии.

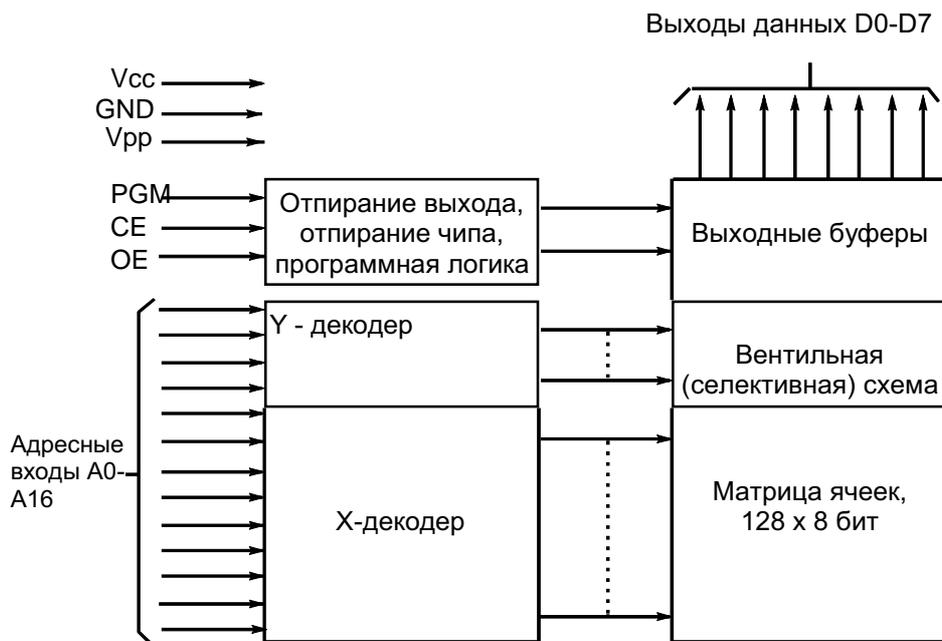
После процесса включения при помощи микроконтроллера производится считывание системной информации из памяти через шину 1 I<sup>2</sup>C.

### 13. EPROM (Стираемое программируемое ПЗУ)

В модели EURO 3 программное обеспечение телевизора хранится в энергонезависимом (не зависящем от питания) виде на стираемом программируемом ПЗУ (EPROM) IC1105.

Эта интегральная схема имеет память емкостью 2 Мегабайта. Она состоит из 262144 (256 К) слов, по 8 бит слово.

Передача данных из стираемого программируемого ПЗУ в микроконтроллер осуществляется через 24-х штырьковый разъем (G). После чего данные идут через разъемы Q0-Q7, ножки номер 13-15 и 17-21. Адреса в памяти, с которых будут считываться данные, подаются заблаговременно через цепи A0-A17, ножки 2-12, 25-30 и 23.





## 14.1. Демонстрация работы SAA4961

Пункт

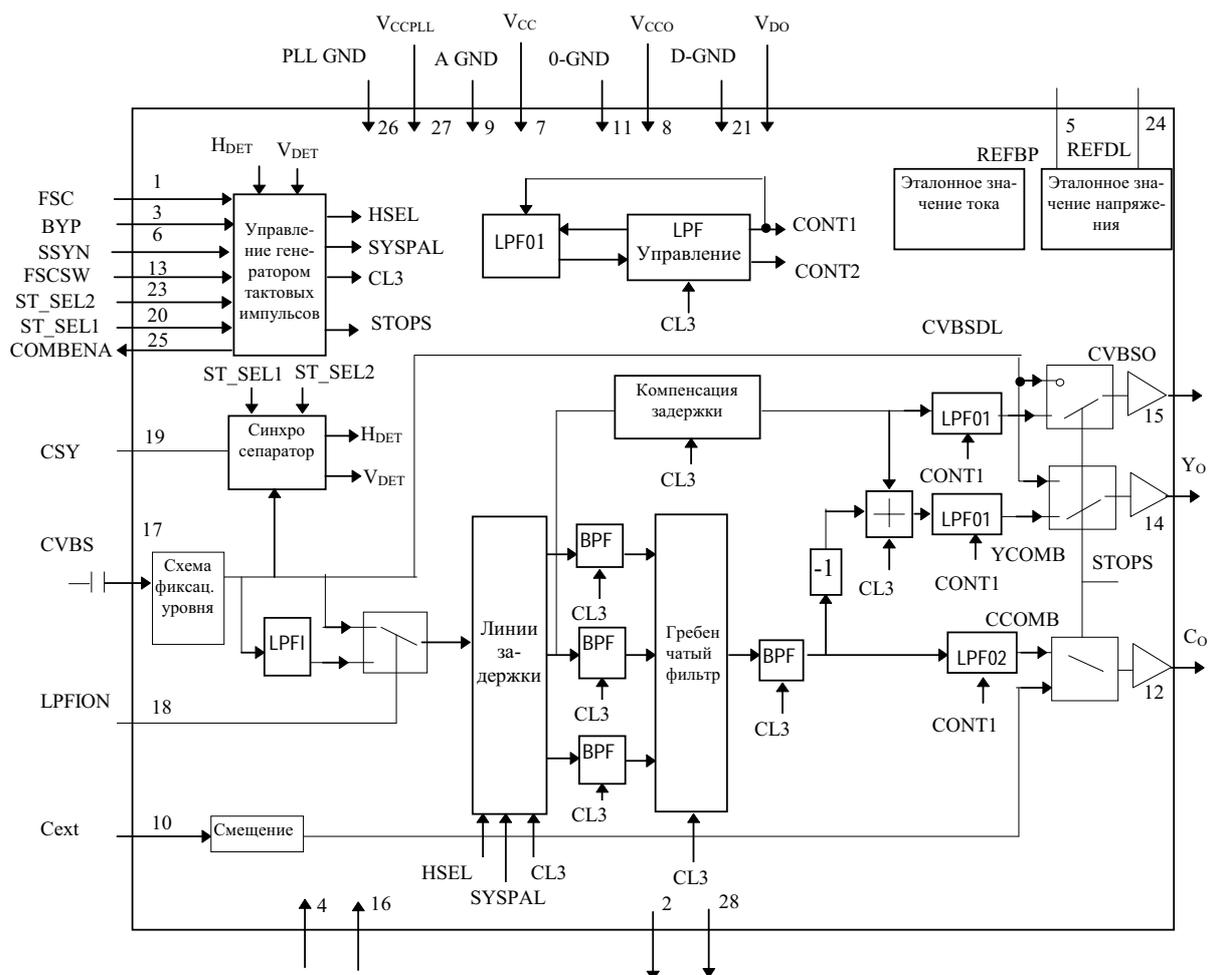
В настоящее время в телевизорах высокого класса гребенчатый фильтр стал стандартным элементом при обработке телевизионных сигналов. Гребенчатый фильтр выделяет сигналы цветности и яркости из полного видеосигнала CVBS без влияния перекрестного искажения "цветность-яркость" и перекрестного искажения "яркость-цветность".

Фильтр SAA4961 является адаптивным, не нуждающимся в настройке, гребенчатым фильтром, реализованным на одном чипе. Это - мультистандартное устройство, которое способно обрабатывать следующие телевизионные стандарты:

- PAL B, D, G, H, I, M, N
- NTSC(HTCЦ)

Для сигналов системы SECAM и сигналов видеоманускрипта SVHS имеются внутренние схемы обхода, которые направляют эти сигналы цветности на выход через ножки 14 и 12.

Кроме того, в фильтре SAA4961 имеется встроенная схема синхросепаратора, который генерирует сигналы управления для обработки внутренних тактовых сигналов.



#### 14.2. Это так как дпрме жжудрОкто , неря вург нкпрме жжуэ

Полный видеосигнал CVBS, подаваемый с каскада Тюнер/Промежуточная частота (IF), сначала проходит через схему переключения аудио-видео (AV), расположенную на плате - Н. Затем, отсюда полный видеосигнал подается через ножку 8 разъема E15 на плату - Е. Потом этот сигнал через транзистор Q1301, где он подпитывается, поступает на гребенчатый фильтр SAA4961, интегральная схема IC1301.

Здесь полный видеосигнал CVBS вводится через конденсатор связи на ножку 17 (YEXT/CVBS) видеовхода, где при помощи внутренней схемы фиксируется на уровне черного. Этот уровень фиксации равен напряжению в точке REF DL (ножка 24). Отсюда видеосигнал, прежде чем попасть на селекторный переключатель, управление которым осуществляется извне - ножкой 18 (LPF-ON), попадает на фильтр (LPF) нижних частот. При действительном переключении фильтра LPF из режима включено в режим выключено можно допустить обход входного фильтра. Однако сигнал на ножке 18 при помощи подпорного резистора R1320 зафиксирован на уровне Высокий (High). В результате чего фильтр нижних частот LPF остается активным все время.

Затем этот видеосигнал выходит из селекторного переключателя и подается на каскад линии задержки. Эталонное (опорное) напряжение линии задержки задается при помощи конденсатора C1315. Здесь сигнал квантуется и последовательно заносится на хранение в память. Три выходных сигнала этой схемы имеют, для системы PAL, задержки величиной 0Н, 2Н, 4Н (NTSC (HTCЦ): 0Н, 1Н и 2Н) (1Н - задержка на одну строку). Эти три сигнала выводятся с выхода линии задержки и, прежде чем попасть на логический гребенчатый фильтр, подаются на полосной фильтр. Эталонное напряжение полосного фильтра задается конденсатором C1305 на ножке 5. Один из вышеупомянутых трех сигналом разводится по двум ветвям, где вторая ветвь подает сигнал на каскад компенсации задержки. Этот каскад компенсирует разность в значениях времени обработки для двух вышеупомянутых ветвей.

Действие гребенчатого фильтра заключается в сложении сигналов 0Н и 2Н (система NTSC (HTCЦ): 0Н и 1Н) и в сложении, аналогичным образом, сигналов 2Н и 4Н (NTSC (HTCЦ): 1Н и 2Н), что освобождает сигналы цветности от нежелательных составляющих сигналов яркости. В том же самом блоке логическая схема принятия решения выбирает сигнал цветности, который будет подан на выход. Тем самым, предотвращается высвечивание на экране зависающих точечных элементов изображения и неправильных вертикальных цветовых переходов.

Выходной сигнал блока гребенчатого фильтра проходит фильтрацию на полосовом фильтре и затем подается на каскад смешения (сложения). Здесь складываются сигнал, компенсированный по задержке и сигнал цветности, прошедший через гребенчатый фильтр. В результате такого сложения полностью подавляется сигнал цветности в канале сигнала яркости, без какого-либо влияния на высокочастотные составляющие сигнала яркости.

После прохождения фильтра выходные сигналы яркости и цветности проходят через фильтр нижних частот (LPF) и дискретные по времени сигналы снова преобразуются в аналоговые. Отсюда эти сигналы подаются на выходные буферы. Далее сигнал яркости подается в точку YOUT (ножка 14), а сигнал цветности в точку COUT (ножка 12).

##### 14.2.1. О е ждрме ж дтВжг

В том случае, когда входной сигнал интегральной схемы IC1301 не является полным видеосигналом CVBS систем PAL или NTSC (HTCЦ) (например, сигнал системы SECAM), этот сигнал не подходит для обработки гребенчатым фильтром и поэтому эта функция обходится. В приведенном примере SECAM сигнал напрямую переключается на буфер YOUT на ножке 14.

Если на вход поступает сигнал с видеомagneфона SVHS, то опять осуществляется обход гребенчатого фильтра. При этом входной сигнал яркости через ножку 17 (YEXT/CVBS) напрямую подается в буфер YOUT на ножке 14, как было упомянуто выше. Однако в тоже время входной контакт сигнала цветности (ножка 10) переключен на выходной буфер COUT (ножка 12).

Эти каналы применяются для обработки сигнала видеомagneфона SVHS так, как если бы эти сигналы яркости и цветности были бы уже разделены.

##### 14.2.2. - реВокеекндр О нжнерн

Кроме всего прочего, в интегральной схеме SAA4961 имеется каскад синхросепаратора, который получает сигнал управления ST\_SEL1/ST\_SEL2 от каскада управления генератора тактовых импульсов. На этот синхросепаратор поступает видеосигнал, который приходит с выхода каскада фиксации уровня. После этого видео сигнал подвергается синхронной фиксации. Уровень фиксации задается при помощи конденсатора C1313, подсоединенного к ножке 19. Выходящий их каскада синхросепаратора результирующий сигнал дополнен двумя сигналами:

- HDET
- VDET

Эти сигналы используются для указания периодов строчной (H) и полевой (V) развертки, которые необходимы для обработки сигналов в схеме SAA496.

### 14.3. фчо ужнерн

Схема SAA4961 управляется через пять ножек, которые являются входными для каскада управления генератора тактовых импульсов. Отсюда осуществляется, в случае выбора режима гребенчатого фильтра, выход тактовых сигналов и управляющей информации.

Вход управляющей информации на каскад управления генератором тактовых импульсов состоит из следующего:

- Точка ВУР (ножка 3), сигнал с которой заставляет интегральную схему перейти в режим обхода (BYPASS), которая управляется с ножки 25 гребенчатого фильтра.

Хе лнерндрме ж дф уб укндр Q3	Пб то ееб щдрн, рТ
НИЗКИЙ (LOW)	режим гребенчатого фильтра (COMB)
ВЫСОКИЙ (HIGH)	режим обхода (BYPASS)

- Для того чтобы выбрать видеостандарт используются выходы ST\_SEL 1 (ножка 20) и ST\_SEL 2 (ножка 23), под управлением, поступающим с ножки 15 интегральной схемы IC601. Управляющий сигнал на ножку ST\_SEL 1 подается через транзистор Q1304, который действует как инвертор.

- рме жд S62 й Вдм	- рме жд S62 й Вдс	- а ег оа
Низкий	Низкий	PAL M
Низкий	Высокий	PAL B,G,H,D,I Задание по умолчанию
Высокий	Низкий	NTSC (HTCC) M
Высокий	Высокий	PAL N

- Сигнал в точке FSCSW (ножка 13) используется для выбора частоты в точке FCW (ножка 1), которая может быть равна либо Fsc (частота системных тактовых импульсов) либо 2 x Fsc. Однако вывод сигнала FSCSW (ножка 13) зафиксирован на уровень сигнала в точке GND (земля), поэтому через перемычку R1313 про-

ходит сигнал низкого уровня. В результате, частота входного сигнала через вывод FCW (ножка 1) фиксируется на частоте Fsc, которая отбирается с декодера цветного изображения IC601, TDA9141.

При только что описанной входной информации, подаваемой на каскад управления тактовыми импульсами, на выходе появляются следующие управляющие сигналы:

- Сигнал HSEL, который предназначен для того, чтобы обеспечить нахождение в рабочем состоянии линий задержки во время работы гребенчатого фильтра.
- Сигнал CL3, предназначенный для того, чтобы обеспечить работу интегральной схемы с внутренней частотой тактовых импульсов, составляющей 3 x Fsc (частота системных тактовых импульсов), которая используется для внутренней обработки сигналов.
- Сигнал Stops, который через три выходных переключателя, расположенных на ножках 12, 14 и 15, переводит гребенчатый фильтр либо в режим гребенчатого фильтра, либо в режим обхода этого фильтра.

Для того чтобы декодер цветного изображения TDA9141 знал о том - какую функцию выполняет гребенчатый фильтр (то есть, находится в режиме гребенчатого фильтра или в режиме обхода) - используется выходной сигнал Comb\_en на ножке 25:

- к пак яерндрме ж д5 G	Пб то ееб щдрн, рТ
НИЗКИЙ (LOW)	Гребенчатый фильтр
ВЫСОКИЙ (HIGH)	Обход

#### 14.3.1. фчо ужнерндх ржъаок Тдер, ерВдл пака (LPF)

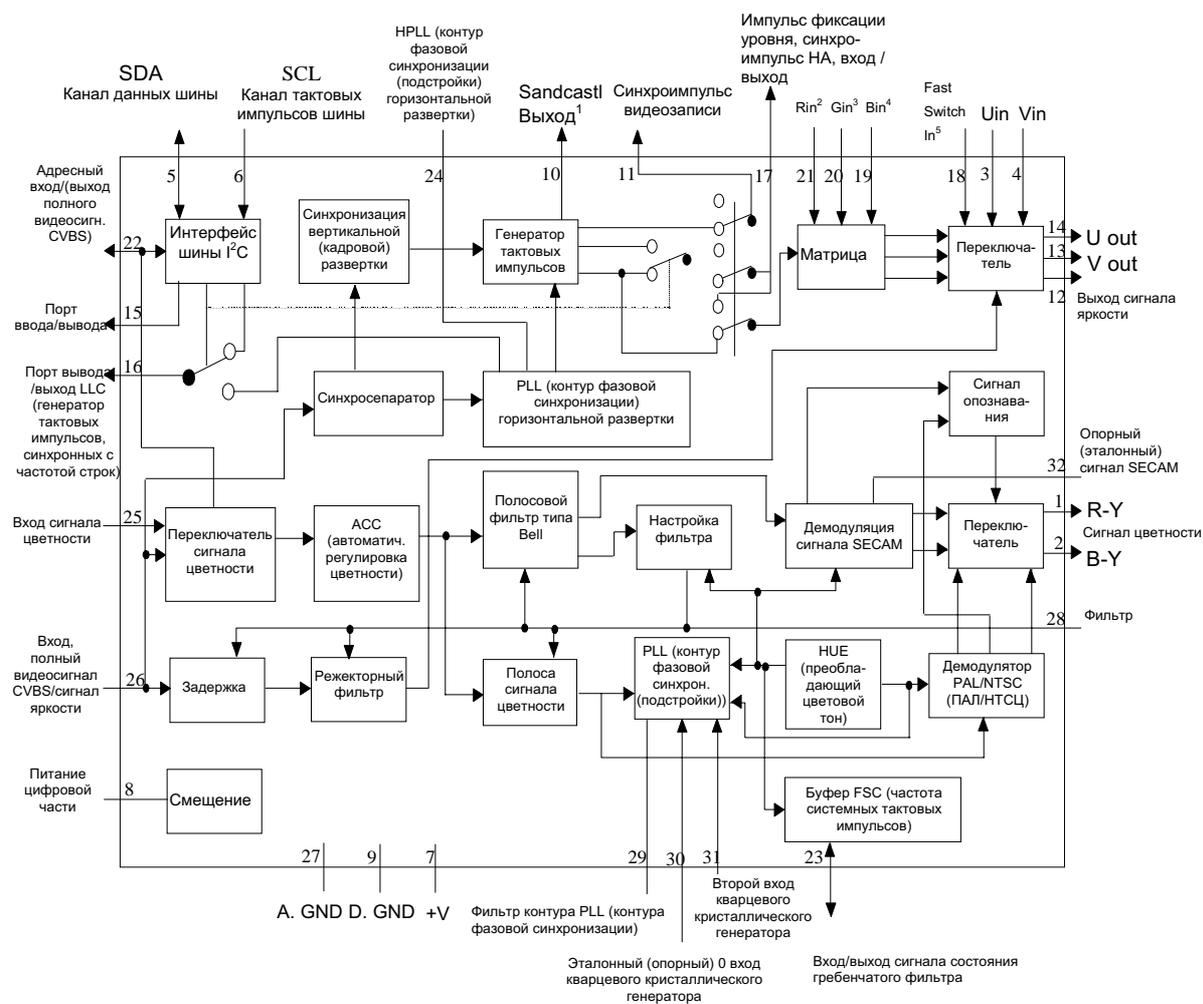
Автоматическая настройка фильтра нижних частот осуществляется при помощи управляющей информации, которая поступает через каналы управления CONT1 и CONT2 и исходит с каскада управления LPF.

#### 14.4. Звук и видеосигнал, декодер SECAM

Пункт 14.4

Декодер TDA9141 представляет собой, не подлежащий настройке, декодер сигналов PAL / NTSC / SECAM (ПАЛ/НТЦЦ/СЕКАМ)/синхропроцессор, который

был специально спроектирован для работы с линиями задержки сигнала цветности основной полосы частот. Для сигналов системы PAL<sup>plus</sup> EDTV-2 в состав декодера включены средства гашения экрана.



- 1 Выход Sandcastl (зубчатый сигнал со сглаженной вершиной типа "песчаный замок")
- 2 Вход R, красный
- 3 Вход G, зеленый
- 4 Вход B, синий
- 5 Вход, быстродействующий переключатель

## 14.5.1. Это ткас дпрме жку

Сигнал яркости/полный видеосигнал CVBS и сигналы цветности, поступающие с гребенчатого фильтра, подаются на декодер цветного изображения TDA9194 (IC601). Сигнал цветности подается непосредственно на вход на ножку 25 (C). А сигнал яркости/CVBS в режиме телевизора (TV) подается на ножку 26(Y) через конденсаторы C654, C655, а в режиме видеомагнитофона только через конденсатор C654.

Входной сигнал Y, поступивший через ножку 26, разветвляется на два маршрута. По первому маршруту он подается на синхросепаратор, а по второму - на линию задержки сигнала Y.

Входной сигнал C, поступающий на ножку 25, пропускается через переключатель сигнала цветности. Этот переключатель сигнала цветности используется для выбора сигнала из следующего набора сигналов: полный видеосигнал CVBS, подаваемый затем на интегральную схему IC601 для обработки сигналов цветности; входной сигнал цветности, поступающий либо с видеомагнитофонного (SVHS) входа, либо составляющая цветности из сигнала, прошедшего через гребенчатый фильтр, поступающая с гребенчатого фильтра IC1301. Управляет работой этого переключателя шина I<sup>2</sup>C.

### 14.5.1. Это ткас дпрме жкудоскпар

Каскад задержки сигнала яркости, на который подается сигнал яркости, предназначен для компенсации разницы во времени обработки, возникающей между процессами обработки сигналов яркости и цветности.

После прохождения каскада задержки сигнал яркости подается на каскад режекторного фильтра. Однако, поскольку этот сигнал уже разделен на сигналы яркости и цветности, то каскад режекторного фильтра выключен (OFF). С выхода каскада режекторного фильтра сигнал яркости поступает на выходной каскад переключения. Здесь осуществляется выбор между внутренними сигналами яркости и цветности, с одной стороны, и внешними сигналами RGB (КЗС - красный, зеленый, синий), поступающими на вход на ножки 19/20/21. Этот выбор проводится при помощи быстрого гасящего импульса, который поступает на вход на ножку 12 и который управляет выходным каскадом переключения. Полученный в результате этого сигнал яркости подается на выход в ножке 12 и, через транзисторы Q603, Q604, где сигнал яркости усиливается до величины 1,5 В, в полном размахе, и где коэффициент усиления задается при помощи резистора R639, буферизируется транзистором Q606. После этого, сигнал яркости через ножку 6 разъема E17 передается на плату - F для дальнейшей обработки.

### 14.5.2. Это ткас дпрме жкуд унаек пардпрпант дСВэ

В маршруте обработки сигналов цветности, сигнал цветности, как было описано выше, подается через переключатель цветности. Этот сигнал, прежде чем попасть на полосовой фильтр (BPF), проходит через каскад автоматической регулировки цветности (ACC).

В системах PAL/NTSC сигнал цветовой синхронизации используется в качестве опорного (эталонного) сигнала для цветного сигнала. Этот опорный сигнал выделяется из сигнала цветности в демодуляторе и используется в качестве управляющего импульса, который заводится как сигнал обратной связи назад на каскад автоматической регулировки цветности ACC.

Поскольку сигналы яркости и цветности уже разделены на отдельные составляющие, то полосной фильтр BPF обходится. С выхода полосного фильтра BPF составляющая цветности подается на схему PLL (контур фазовой синхронизации) сигнала цветности. Схема PLL (контур фазовой синхронизации) сигнала цветности имеет также встроенную стандартную схему распознавания. Здесь, из частот подаваемых извне от кварцевых кристаллических генераторов X601/X602, подключаемых к ножкам 30,31, могут быть выбраны частоты, требуемые для обработки видеосигналов.

От этих кварцевых генераторов зависит, какие стандарты может декодировать схема TDA9141. Если используются кристаллы с частотой 4,4 МГц и 3,6 МГц, то могут декодироваться сигналы PAL, SECAM и NTSC (4,4/3,6 МГц). При применении телевизора в условиях, где не требуются все стандарты, будет достаточно одного кварцевого генератора. В случае подключения только одного кристалла этот кварцевый генератор должен подсоединяться к ножке 30 (REF\_CRYSTAL).

В том случае, когда подключены два кристалла, они затем используются для внутренних фильтров и для схемы PLL (контур фазовой синхронизации) горизонтальной развертки. Однако только в том случае, когда эталонный кварцевый генератор подключен к ножке 30, обеспечивается опорная частота для демодулятора системы SECAM.

Затем сигнал цветности с выхода схемы PLL (контур фазовой синхронизации) сигнала цветности подается на каскад преобладающего цветового тона (HUE). Этот каскад используется только при обработке сигналов системы NTSC(HTCL). При обработке сигналов систем PAL и SECAM этот каскад не действует.

С каскада преобладающего цветового тона (HUE) сигнал цветности подается на каскад демодулятора сигналов PAL/NTSC. Здесь на выходе образуются сигналы R-Y и B-Y, которые подаются на схему переключения, управляемую схемой системы опознания.

Сигналы R-Y и B-Y, выходящие со схемы переключения, через ножки 1 и 2 подаются на внешнюю линию задержки интегральной схемы IC602 TDA4665. Операции, выполняемые этой интегральной схемой, будут рассмотрены далее. Сигналы R-Y, B-Y с линии задержки интегральной схемы IC602 подаются назад на вход интегральной схемы IC601 через ножки 3 и 4 и попадают на другой внутренний переключатель, который используется для выбора между сигналами RGB (КЗС - красный, зеленый, синий), как было описано в пункте 4.1.1. Здесь сигналы R-Y/B-Y подаются на выход через ножки 13 и 14. Затем сигнал R-Y усиливается и буферизируется при помощи транзисторов Q601, Q602 и Q607. А сигнал B-Y буферизируется транзистором Q605. После этого сигналы через ножки 7 и 8 разъема E17 подаются на плату - F для дальнейшей обработки.

---

#### 14.6. Это ткас д прме жжуд прпантб ES2Pд (8- ) э

Обработка сигналов системы NTSC(HTCЦ) осуществляется аналогичным образом. В цепи сигнала Y нет никаких изменений при переключении на систему NTSC(HTCЦ). Во время обработки сигналов NTSC включение требуемых при этом каскадов, например, схемы HUE (преобладающий цветовой тон), в цепи обработки сигналов цветности, осуществляется микропроцессором через шину I<sup>2</sup>C.

---

#### 14.7. Это ткас д прме жжуд прпантб SECAM

При помощи схемы TDA9141 можно также обрабатывать и сигналы системы SECAM. Полный видеосигнал CVBS системы SECAM, который поступает с гребенчатого фильтра, но не подвергается обработке этим фильтром, предоставляет отдельные сигналы яркости и цветности. Входом для этого сигнала служит вывод Y/CVBS, на ножке 26. С этого входа на ножке 26 полный видеосигнал разветвляется на три ветви.

Первая ветвь отслеживает подачу видеосигнала на линию задержки, предназначенную для обработки сигнала яркости.

На второй ветви видеосигнал подается на каскад синхросепаратора для синхронной обработки.

Третья ветвь направляется на переключатель цветности и отсюда в цепь обработки сигналов цветности.

##### 14.7.1. Это ткас дпрме ж джоскар

Для проведения обработки сигнала яркости полный видеосигнал CVBS подается на линию задержки. Отсюда сигнал CVBS поступает на схему режекторного фильтра.

Этот каскад режекторного фильтра предназначен для того, чтобы удалить составляющую сигнала цветности из составляющей сигнала яркости. После этого выходной сигнал режекторного фильтра попадает на выходной переключатель и затем направляется через ножку 12 на плату - F.

##### 14.7.2. Это ткас дпрме жжуд унаекпар

Для обработки сигналов цветности системы SECAM полный видеосигнал CVBS берется с выхода каскада переключения сигналов цветности. Здесь полный видеосигнал CVBS для того, чтобы отделить компоненту сигнала цветности от сигнала яркости, подается на фильтр типа bell системы SECAM.

Затем этот сигнал цветности проходит через каскад фильтра, который предназначен для компенсации любых искажений, возникающих в полосном фильтре. После этого сигнал подается на демодулятор сигналов системы SECAM.

Этот демодулятор предназначен для формирования сигналов R-Y/ B-Y, которые выдаются отсюда на каскад переключения, после чего через ножки 1 и 2 поступают на интегральную схему линии задержки TDA4665, как было описано ранее. Сигналы R-Y/ B-Y далее следуют по тому же маршруту, что и сигналы R-Y, B-Y для системы PAL. Здесь эти сигналы через ножки 3 и 4 подаются назад на интегральную схему IC601 и попадают на внутренний переключатель выходных сигналов. А отсюда, через ножки 13 и 14 направляются на плату F.

---

#### 14.8. Пвжгеб ндрме жб джн9 доХ- ддо п- еб шдо жнеб шдрерщ

Кроме всего прочего, схема TDA9141 имеет, кратко упомянутый выше, входной интерфейс сигналов RGB. Сигналы RGB, под управлением импульса быстрого гашения, поступающего на вход через ножку 18, подаются на вход через ножки 19/20/21.

Сигнал RGB, который поступает на вход схемы TDA9141, поступает на матрицу RGB. Эта матрица применяется для преобразования сигналов RGB в сигналы YUV, которые подаются на переключатель выходных сигналов, управляемый импульсом быстрого гашения, поступающим на вход через ножку 18. Эти сигналы YUV выводятся через ножки 12/13/14, вслед за чем направляются по ранее описанному маршруту на плату - F.

#### 14.9. Это такс д прме жжуд преВокерО - . pp

Для осуществления обработки сигналов синхронизации на сигнальный вход CVBS/Y с ножки 26 подается сигнал синхронизации. Синхросепаратор срезает (ограничивает) середину импульса синхронизации (при этом уровень среза не зависит от уровня черного). После такого выделения сигнала синхронизации выходной сигнал разветвляется на две ветви:

- Синхросепаратор вертикальной развертки
- Схема PLL (контур фазовой синхронизации) горизонтальной развертки

##### 14.9.1. - реВокпнч о акод уноарс жьекщд о О уноарс

Каскад синхронизатора вертикальной развертки предназначен для формирования синхроимпульса, используя для этого систему вертикального делителя частоты.

- Вертикальный делитель частоты может работать на частотах как 50, так 60 Гц. Каскад делителя может определять частоту полей как автоматически, так и путем принудительного задания для желаемой системы через шину I<sup>2</sup>C.

В основную часть схемы синхронизации входит генератор колебаний, который работает на частоте 6,875 МГц. Если поделить эту частоту (6,875 МГц) на 440, то это даст в результате 15,625 кГц. Это та частота, которая требуется для синхронизации делителя и входящего сигнала.

- Делитель имеет 3 режима работы:
- Не нормальный режим работы (NO-NORM) (большое окно)

Этот режим активизируется в том случае, когда данная схема не синхронизирована (при включении) либо, когда получен нестандартный сигнал (например, сигнал от видеоплеера). Каждый вертикальный синхроимпульс, который проходит в пределах окна (между 488-м и 722-м тактовыми импульсами) будет сбрасывать делитель для незамедлительного захвата сигнала. Если генератор импульсов горизонтальной развертки не синхронизирован, то на 628-м тактовом импульсе генерируется выходной импульс вертикальной развертки.

- Режим близкий к нормальному NEAR-NORM (узкое окно)

Входящие синхроимпульсы вертикальной развертки, которые детектируются (выявляются) в

пределах узкого окна (для сигнала частотой 50 Гц между 622-м и 620-м тактовыми импульсами) подаются на счетчик полупериодов (числа переходов вверх-вниз). Система переключается в режим близкий к нормальному NEAR-NORM, когда этот счетчик достигает значения 14.

Однако когда делитель находится в режиме близком к нормальному NEAR-NORM и имеет место потеря вертикального синхроимпульса, то в конце окна автоматически генерируется выходной импульс (автоматическая вставка потерянных вертикальных синхроимпульсов). В результате этого, схема переключается назад в ненормальный режим (NO-NORM) (когда счетчик полупериодов достигает значения 10, то он автоматически сбрасывается на 0).

Для входного сигнала, у которого такой вертикальный синхроимпульс, который был определен как правильный для первого поля и как неправильный для второго поля, будет выбран ненормальный режим NO-NORM. Это достигается либо путем повышения данных счетчика на 1 для каждого синхроимпульса, выявленного в данном окне, или понижением счетчика на 2 для каждого потерянного синхроимпульса. В режиме близком к нормальному NEAR-NORM во время действия уравнивающего импульса прекращается работа схемы PLL (контур фазовой синхронизации) горизонтальной развертки.

- НОРМАЛЬНЫЙ (NORM) режим

Когда система находится в режиме близком к нормальному NEAR-NORM, проводится проверка входного вертикального синхросигнала - соответствуют ли эти импульсы данному телевизионному стандарту.

Когда счетчик достигает величины 26, система делителя переключается на стандартный коэффициент делителя (525 или 625 тактовых импульсов на один кадр). В этом нормальном NORM режиме делитель всегда сбрасывается при стандартном значении. В этот момент, даже если вертикальный синхроимпульс потерян, происходит генерация вертикального синхроимпульса.

Также как и в режиме близком к нормальному NEAR-NORM работа схемы PLL (контур фазовой синхронизации) горизонтальной развертки во время действия уравнивающего импульса запрещена. Этот импульс, в случае достижения счетчиком значения 22, переключает схему назад в ненормальный режим NO-NORM. Состояние счетчика считывается через шину I<sup>2</sup>C.

#### 14.9.2. Океаиодх ОкукщпреВокерО . ррдвнг-паокщрэд жорОеа жьекщд о Оуноаср (HPLL)

Выходной сигнал Y/CVBS с синхросепаратора проходит через схему PLL (контур фазовой синхронизации) горизонтальной развертки. Выходной сигнал с этой схемы используется для стробирования синхроимпульсов горизонтальной развертки, поступающих с фазового детектора.

Опорный, эталонный, сигнал для фазового детектора поступает от генератора тактовых импульсов горизонтальной развертки и через схему делителя подается на каскад синхронизации. Здесь происходит сравнение этого сигнала с входящим синхроимпульсом. В результате этого сравнения создается управляющий сигнал по напряжению, при помощи которого генератор настраивается на правильную частоту.

Постоянная времени схемы PLL может быть задана через шину I<sup>2</sup>C. Однако ее можно получить и в автоматическом режиме, при котором выбор оптимального значения постоянной времени проводится в зависимости от условий, в которых находится входной сигнал. Это могут быть следующие условия:

- Сильный видеосигнал (детектор шума не обнаружил никаких шумов). В этих условиях постоянная времени схемы PLL (контур фазовой синхронизации) имеет среднее значение, такое, которое обеспечивает хорошие рабочие характеристики во время проигрывания видеомагнитофона VCR.
- При выявлении слабого видеосигнала (детектор шума не выявил шумов) схема PLL для того, чтобы получить более стабильное положение изображения по фазе, переключается в медленный режим.

Более того, для лучшего подавления шумов фазовый детектор также стробируется.

Точно таким же образом, как и эти настройки, вертикальная синхронизация настраивает также и фазовый детектор при соблюдении следующих условий:

- Фазовый детектор (ток) выключается во время интервала между импульсами вертикальной синхронизации либо во время одновременного действия уравнивающего импульса и вертикального синхроимпульса. Это предотвращает искажения фазы горизонтальной развертки в верхней части изображения (импульс, действующий против дрожания верхней части изображения).
- Сразу же после прохождения импульса, действующего против дрожания верхней части изображения, фазовый детектор (ток) переключается на сигнал высокого уровня. Таким образом, фазовые ошибки входного сигнала видеомагнитофона (VCR) оказываются скорректированными до того, как изображение станет видимым (подъем поля). Такие условия имеют место только в автоматическом и медленном режимах.
- Когда детектор совпадения обнаруживает отсутствие условий синхронизации, ток переводится

на высокий уровень, для того, чтобы получить короткое время захвата.

- Схема PLL может быть открыта при помощи управляющих сигналов, поступающих из программного обеспечения через шину I<sup>2</sup>C (режим свободной работы). Такое условие работы можно использовать для того, чтобы во время приема плохого сигнала получать стабильное изображение на дисплее (режим OSD - дисплей на экране).
- Для того чтобы улучшить рабочие характеристики схемы PLL (контур фазовой синхронизации) по отношению к нежелательным искажениям, вызванным действием псевдосинхроимпульсов в сигналах защиты от копирования видеокассет, проводится стробирование фазового детектора (ток). Это стробирование начинается через 11 строк после выявления вертикального синхроимпульса и заканчивается при начале развертки. Такое синхронное стробирование может иметь место только в том случае, когда постоянная времени схемы HPLL находится в автоматическом режиме.

#### 14.9.3. Днено акодпреВокерО . рр

Схема синхронизации горизонтальной развертки генерирует и выдает со своей ножки 17 различные импульсы, например, H<sub>A</sub>, CLP. А с ножки 10 выдаются зубчатые импульсы со сглаженными вершинами (типа "песчаного замка" - sandcastle). Фаза и ширина этих импульсов могут быть получены с очень высокой точностью, так как они определяются путем подсчета числа тактовых импульсов при помощи схемы PLL горизонтальной развертки. Кроме того, данная схема синхронизации генерирует импульс управления фиксацией для схемы переключателя RGB (КЗС-красный, зеленый, синий). Этот импульс фиксации синхронизирован точно так же, как зубчатый импульс со сглаженной вершиной (типа "песчаный замок"). Однако в том случае, когда входные сигналы RGB не синхронизированы, имеется возможность подать внешний импульс фиксации на переключатель RGB. Этот внешний импульс, в таком случае, подается на вывод clamp/H<sub>A</sub> (ножка 17).

#### 14.9.4. ЗнансакодF иТку

В схеме TDA9141 имеется встроенный детектор шумов, который переключает постоянную времени схемы PLL горизонтальной развертки. Вход этого детектора соединен с входом полного видеосигнала CVBS. Уровень шума выявляется путем измерения среднеквадратической (RMS) величины шума во время части синхроимпульса и в течение специально определенного окна (длиной около 20 строк) во время вертикальной развертки. Для проверки гистерезиса используется счетчик полей, который после двух последовательных полей выдает решение - выявлены ли шумовы.

Если шумовы выявлены, то постоянная времени схемы PLL горизонтальной развертки переключается на медленный режим.

### 14.10. ПрерядО гно, срдМде Ддаоксиз (TDA4665)

Схема TDA4665 IC601 представляет собой встроенную схему линии задержки основной полосы частот с величиной задержки в 1 строку (1H). Это весьма удобно для декодеров с цветоразностными выходными сигналами (R-Y, B-Y).

- Цветоразностные сигналы входят в интегральную схему IC602 через ножки 14 и 16. Сразу же после входа в интегральную схему IC602 эти цветоразностные сигналы попадают на две схемы фиксации уровня сигнала (по одной в каждой цепи). Выходной сигнал схемы фиксации расходится затем по двум ветвям:

1. Без задержки
2. С задержкой

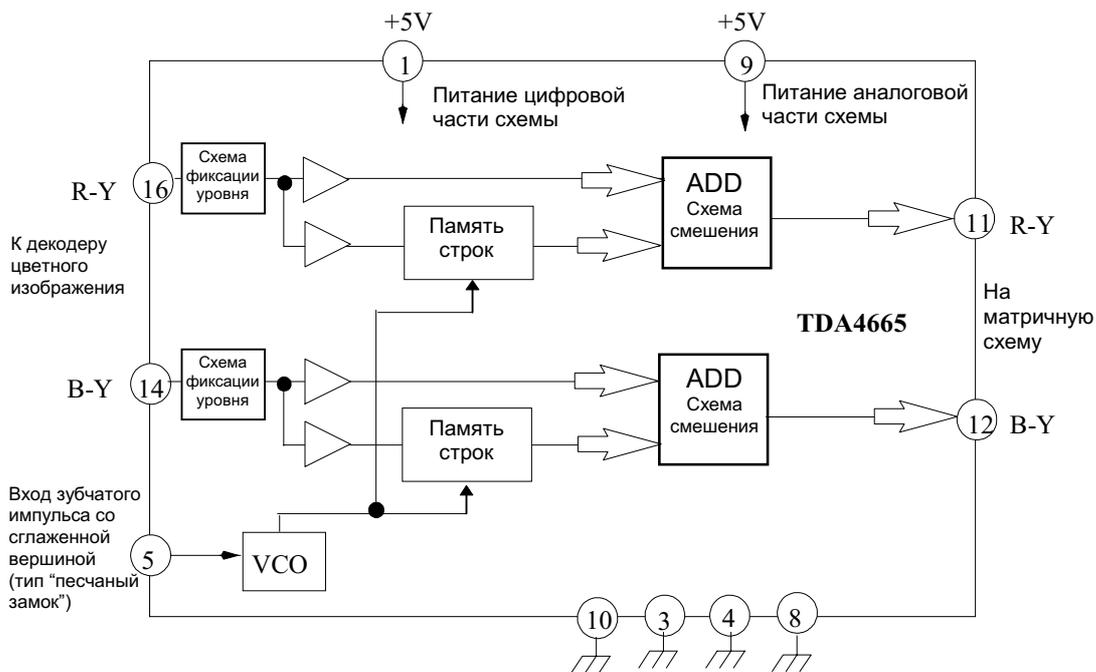
Сигнал без задержки проходит через каскад предусилителя, а затем подается прямо на каскад

смешения. А сигнал с задержкой подается на каскад предусилителя, а затем передается в память строк.

Эта память строк синхронизируется через входную ножку 5 зубчатым импульсом со сглаженной вершиной (типа "песчаный замок") и относится к каскаду управления внутренним генератором тактовых импульсов.

Каскад смещения предназначен для коррекции фазовых ошибок. Его выходные сигналы выдаются через ножки 11 и 12 интегральной схемы IC602. Отсюда эти сигналы возвращаются назад на схему TDA9141.

Данная интегральная схема состоит из цифровой схемной части (память строк) и аналоговой схемной части. Поэтому их питание +5 В осуществляется через два контактных вывода. Для цифровой части таким выводом напряжения питания является ножка 1, а для аналоговой части - ножка 9.



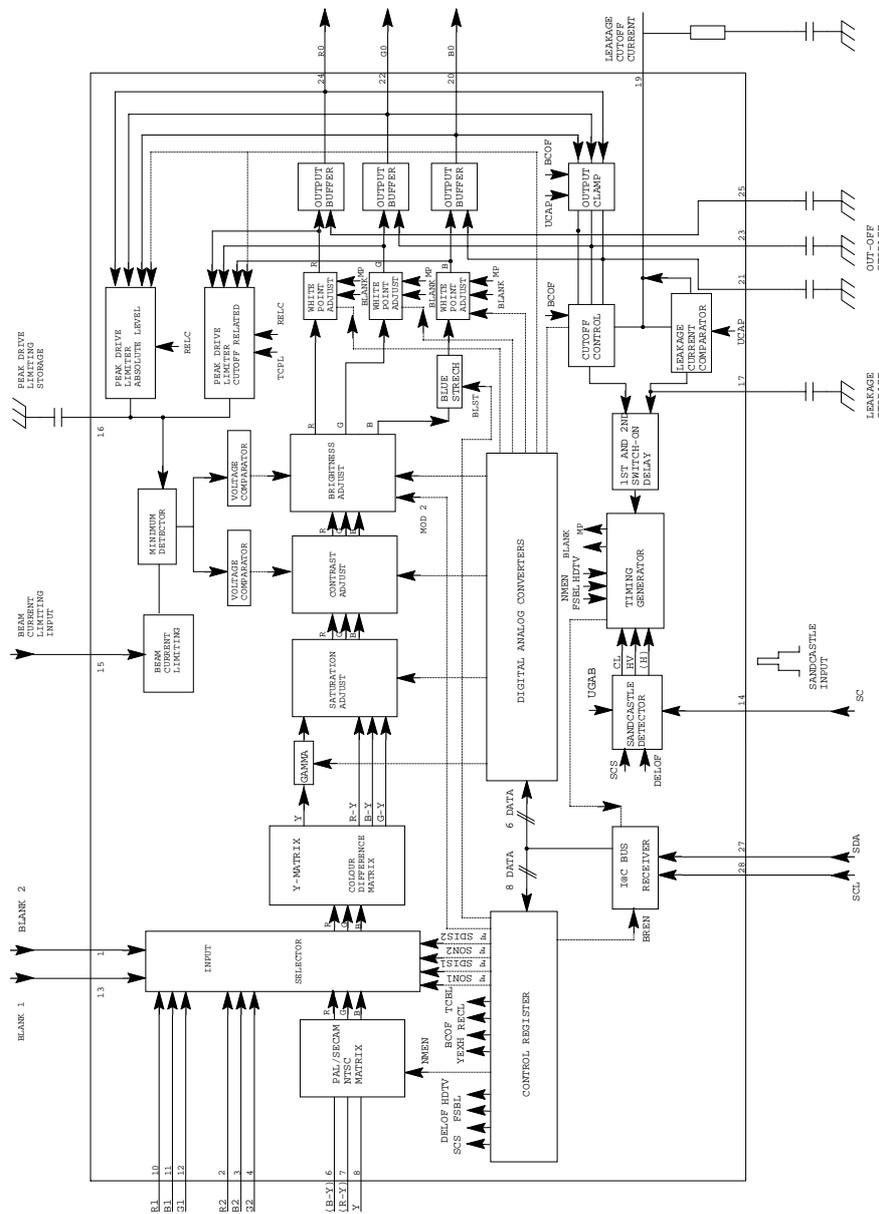
### 14.11. Прогноз. нпкдЖН9ДОХ-э TDA4780

В каскаде обработки сигналов изображения это последняя интегральная схема TDA4780, IC603, в состав которой не входят выходные каскады RGB. Это чисто аналоговый модуль, предназначенный для выполнения следующих функций:

- Обеспечить входы для аналоговых сигналов R-Y, B-Y и Y
- Обеспечить два входа RGB для аналоговых сигналов, поступающих от текстового процессора и со схемы генерации "изображения в изображении"
- Матричные схемы для генерации сигналов RGB из разностных сигналов
- Схема селекции сигнала для выбора желаемых сигналов RGB

Y-матрица и разностная матрица цветов для генерации из выбранного сигнала RGB Y-сигнала и разностных сигналов

- Управление схемой преобладающего цветового тона (HUE) при обработке сигналов системы NTSC(HTCЦ) и гамма-коррекция для Y-ветви
- Управление насыщенностью цвета, контрастностью и яркостью
- Управление точкой белого и автоматическое управление уровнем черного
- Каскады драйвера RGB (КЗС - красный, зеленый, синий)
- Схема ограничения тока луча
- Схема автоматического запираия луча
- Интерфейс шины и контрольный регистр
- Матричные схемы и селекция сигнала



Сигналы R-Y, B-Y и Y после прохождения дальнейшей обработки на плате - F возвращаются на плату - E через ножки 3, 4 и 6 разъема E19. Теперь эти сигналы, имеющие удвоенную частоту, равную 100 Гц, подаются на интегральную схему IC603 через ножки 6, 7 и 8 на последний этап обработки видеосигналов, в который не входит выходной каскад RGB (КЗС - красный, зеленый, синий).

С входных ножек 6, 7 и 8 эти сигналы подаются на две последовательно соединенные матричные схемы, которые предназначены для восстановления зеленой составляющей и для генерации сигналов RGB.

Затем сигналы RGB подаются на схему селекции, которая кроме этих сигналов получает сигналы от процессора телетекста, через ножки 2, 3 и 4, а также от схемы генерации сигналов PIP (дополнительное изображение в основном изображении), через ножки 10, 11 и 12. Эта схема либо выбирает желаемый сигнал, либо смешивает два сигнала.

В зависимости от режима, этот выбор осуществляется либо при высоком уровне сигнала в цепях гашения на ножках 1 или 13, либо под управлением микропроцессора через шину I<sup>2</sup>C.

Следующая часть этой схемы регенерирует сигнал Y и цветоразностные сигналы из сигналов RGB.

- 0 пс г б дичо ужнеряУ

Первым элементом в цепи Y является схема гамма коррекции, а первым элементом в цепи цветовой дифференциации является каскад настройки цветовой насыщенности.

После регенерации сигналов RGB из разностных сигналов и Y - сигнала, эти сигналы с выхода каскада настройки цветовой насыщенности поступают на каскады управления контрастностью и яркостью.

Дополнительно к этому, каждый канал содержит каскад настройки точки белого. А следующий за таким каскадом каскад усиления применяется для задания уровня черного.

Установочные значения точки белого и основного уровня черного определяются в соответствующих пунктах меню в режиме технического обслуживания. А при нормальном режиме работы уровень черного определяется схемой управления запирающим лучом.

Сигналы RGB выдаются на выход через ножки 20, 22 и 24 при их максимальном значении с полным размахом 5,5 В.

Величины токов запирающего луча и утечки подаются на ножку 19 интегральной схемы IC603. Эти значения хранятся следующим образом:

- ток утечки на конденсаторе C637 на ножке 17,
- уровень черного для красного на конденсаторе C641 на ножке 25,
- уровень черного для зеленого на конденсаторе C640 на ножке 23,
- уровень черного для синего на конденсаторе C639 на ножке 21.

Для того чтобы изображение не зависело от старения элементов телевизора, для перенастройки используются схемы оценки тока утечки и тока запирающего луча вместе с микропроцессором. Ножка 15 подсоединена к основанию строчного трансформатора (FBT), в котором импульсы обратного хода используются для получения высокого напряжения. Таким образом, данная схема, встроенная в интегральную схему, получает информацию о токе луча в тот момент, когда он поступает в электронно-лучевую трубку.

Если максимально допустимое значение превышено, то при помощи соответствующих каскадов управления производится понижение контрастности и яркости.

## 15. Это ткас дпрме жкуде джж андоу

ЭтК нндчрп ернУ

Плата F или плата детальных характеристик имеет целый ряд функций, основные из которых следующие:

- преобразование частоты от 50/60 Гц к 100/120 Гц для обработки изображения и воспроизведения его на экране без мерцаний.
- автоматическое определение рамки с сообщением для передач в формате 16:9.
- многократная цифровая фильтрация и улучшение качества изображения, получаемое при помощи блока цифровых характеристик (DFU2) и процессора дисплея (SDA9280).
- функции увеличения и сжатия (масштабирования) изображения.

### 15.1.1. ЭтК одреанмо жьеб ВдпВнТУ

Плата детальных характеристик включает в себя следующие интегральные схемы:

- Тройной аналого-цифровой преобразователь IC1581 (SDA9205).

Это устройство применяется для преобразования аналоговых сигналов Y, U и V (сигнал яркости и цветоразностные сигналы) в цифровые сигналы Y, U и V для их последующего использования в V-процессоре.

- Блок DFU2 (блок цифровых характеристик), IC1601 ( $\mu$ PD93193GF).

Это устройство выполняет следующие операции по улучшению изображения:

1. Высококачественная коррекция сигнала яркости (Y)
2. LTI (Улучшение переходных характеристик по сигналу яркости).
3. CTI (Улучшение переходных характеристик по сигналу цветности).

4. AI (Искусственный интеллект).

5. ALBD (Автоматическое определение рамки с сообщением).

- Процессор дисплея (SDA9280).

Это устройство также имеет функций цифрового улучшения изображения и обрабатывает цифровой видеосигнал. Устройство имеет следующие характеристики:

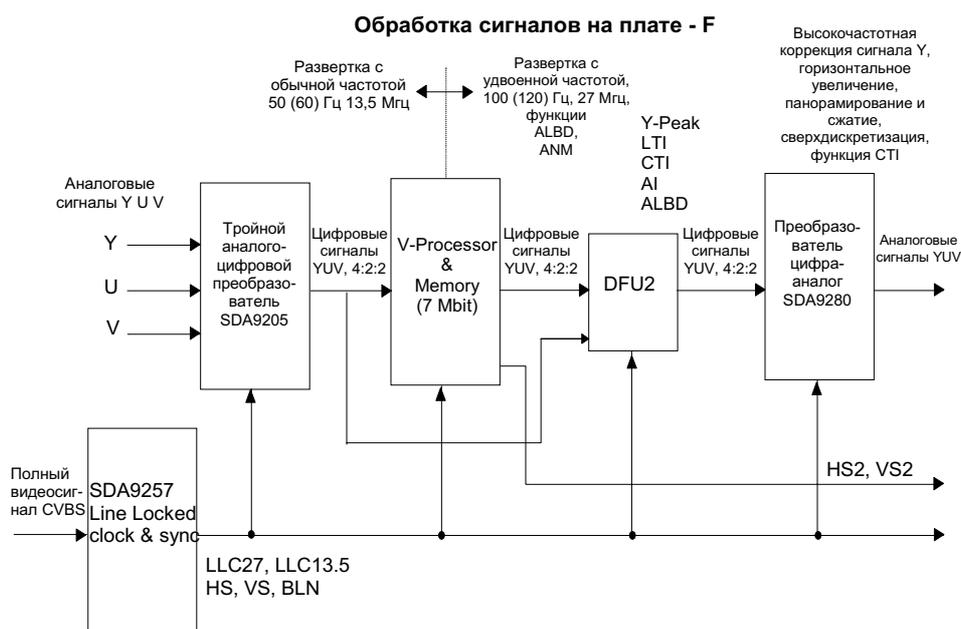
1. Регулировка фазы между сигналами яркости и цветности.
2. Функция преобразователя цифра-аналог для преобразования цифровых сигналов яркости и цветности в аналоговые.

- V-процессор (MB87D202).

V - процессор - это сердце платы F - представляет собой интегральную схему, разработанную фирмой "Мацусита", которая обеспечивает следующее:

1. Полная совместимость с системой PAL Plus (цифровая вертикальная интерполяция).
2. 100 -герцовая технология, исключающая мерцание изображения.
3. Уменьшение мерцания строк.
4. Понижение шумов на основе кадра изображения.
5. Полная автоматическая настройка (ALBD - автоматическое определение рамки с сообщением, ANM - автоматическое измерение уровня шума).
6. Разделение сигналов Y/C.
7. Полное студийное качество сигналов цветности (обработка сигналов в формате 4:2:2), то есть ширина полосы частот цветности составляет половину от ширины полосы частот яркости.
8. Режимы масштабирования.

Выходные сигналы платы F в виде сигналов Y, U и V (4:2:2) возвращаются на плату E для их последующей обработки на видеопроцессоре TDA4780.



### 15.1. Эпекубндчоре. рчб диТнеьФ неря Тно. ерцдткжьФ рВдил паскуддрОхто , н еряУ

Пунг нернУ

- V- процессор является частью данного преобразователя с повышением частоты. Этот процессор был спроектирован для того, чтобы при помощи удвоения частоты сканирования раstra с 50 Гц до 100 Гц (с 60 Гц до 120 Гц) добиться улучшения качества изображения для сигналов систем PAL/SECAM и NTSC.

После получения требуемого результата выходной сигнал V- процессора, уже без больших участков мерцания, нормально связывается с дисплеем 50 Гц (60 Гц).

### 15.2. ЭтК рндунг неряУ

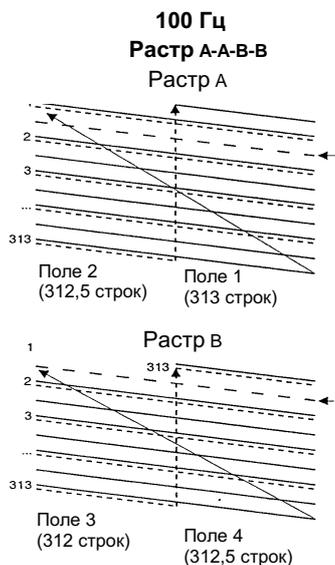
Большие участки мерцания, возникновение которых обычно связано с чересстрочной разверткой при 50/60 Гц, могут быть уменьшены путем удвоения частоты полевой развертки до 100/120 Гц. Это реализуется путем занесения сигнала в соответствующие модули памяти (интегральные схемы), а затем считывания этих сигналов из памяти с удвоенной скоростью.

В результате входные поля А и В преобразуются из 2-х полей в 4 поля, увеличивая тем самым частоту кадров до 100/120 Гц.

Порядок, в котором поля могут считываться обратно, один из приведенных ниже:

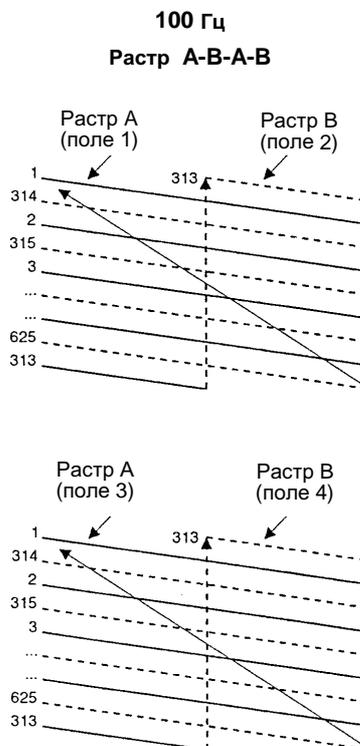
- Поля ААВВ.

При таком порядке выдачи поля на выходе формируются так, как это удобно для нормального телевизионного приема, который устраняет мерцание больших участков изображения.



- Поля АВАВ.

Такой тип выдачи полей на выход дает наилучшее разрешение. Однако он подходит только для неподвижных изображений и кинофильмов (25 Гц). Это объясняется тем, что такой режим вызывает при нормальной передаче движущегося изображения мерцание строк.



Несмотря на то, что мерцание больших участков изображения уменьшается при помощи удвоения частоты развертки, мерцание строк также необходимо уменьшить. При чересстрочной развертке на частоте 50/60 Гц мерцание строк возникает из-за черно-белых переходов. Если не принять специальных мер предупреждения такое мерцание строк возникает и на частоте 100/120 Гц.

В шасси Euro 3 для минимизации мерцания строк применяется обработка сигналов на основе кадров. При этом, по сравнению с обработкой сигналов на основе поля, повышается четкость изображения.

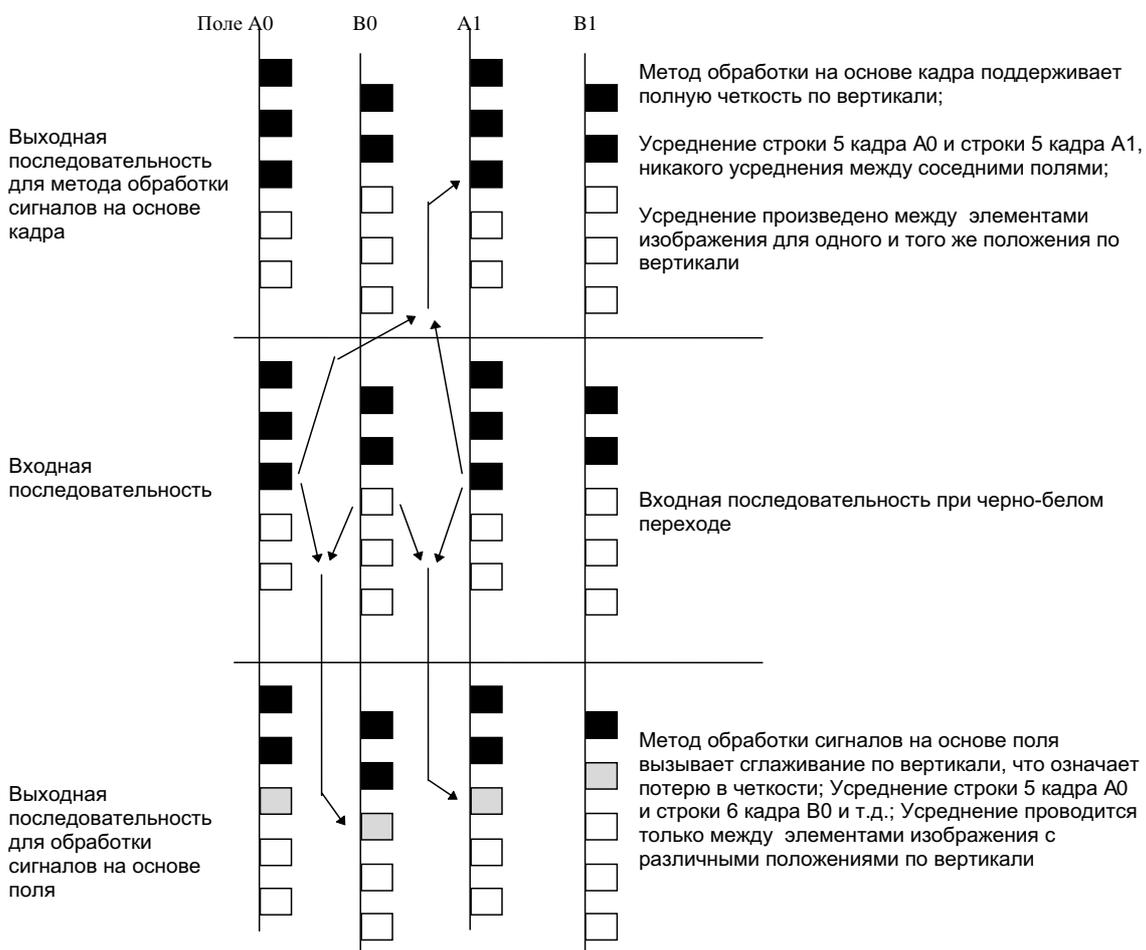
При методе обработки сигналов на основе кадров проводится усреднение только строки 5 кадров A0 и кадра A1. Это означает, что усреднение происходит между элементами изображения (пикселями) того же самого положения по вертикали в отличие от метода обработки сигналов на основании поля, где имеет место усреднение строки 5 кадра A0 и строки 6 кадра B0, что означает усреднение элементов изображения из различных по-

ложений по вертикали, в результате чего происходит сглаживание по вертикали, приводящее к понижению четкости изображения.

При проведении вышеописанного усреднения в дополнение к полям A и B формируются также поля A\* и B\*. Управление обработкой сигналов на основе кадров осуществляется при помощи детектора движения, входящего в состав V-процессора.

В результате чересстрочной развертки при частоте 100/120 Гц происходит уменьшение мерцания как больших участков изображения, так и мерцания строк.

- о уенернд на кг ку д то т кас рдрме жку де д пекундд го дрдкжя



Фирма WIDE DIGITAL PLUS применяет метод обработки сигналов на основе кадров, как для понижения шумов, так и для уменьшения мерцания строк.

МССМВ оимрндчн. р жь еб нд о санорпарсрУ

Элементы памяти на кадр, поскольку они являются весьма дорогостоящими элементами для преобразования с повышением частоты, используются также и для реализации других специальных функций, таких как:

- Режим масштабирования.
- Замораживание (остановка) кадра.
- Снижение шумов.

### 15.3. Блок SDA9205

Блок SDA9205 представляет собой монолитную интегральную схему, содержащую три отдельных 8-ми битовых аналого-цифровых преобразователя (A/D), и предназначен для обработки видеосигнала (YUV). Блок имеет частоту дискретизации 30 МГц. Внутренний процесс обработки синхронизируется при помощи тактовых импульсов, поступающих на ножку 57.

Сигналы YUV поступают на вход SDA9205 (интегральная схема IC1581) через ножки 24, 21 и 15 соответственно. Здесь происходит фиксация уровня сигнала при помощи импульсов фиксации уровня, поступающих на вход через ножку 30 интегральной схемы IC1581. После того, как сигналы подверглись фиксации, эти сигналы YUV подаются на три аналого-цифровых преобразователя A/D.

Точки входа для этих трех преобразователей A/D следующие:

- Аналого-цифровой преобразователь А
 

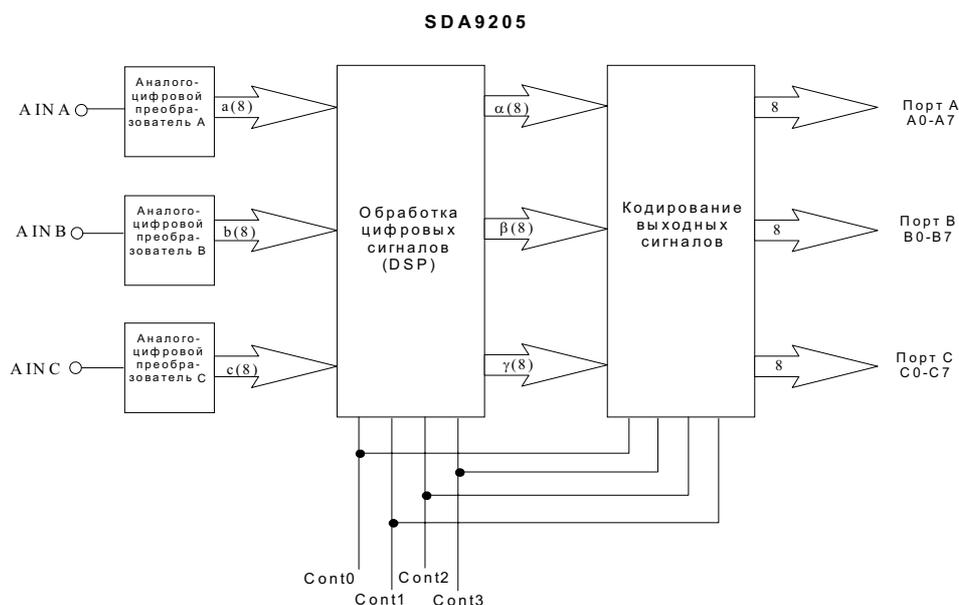
Входной сигнал	Yin	=ножка 25
Напряжение питания	+V	=ножка 23
	GND	=ножка 24
Опорный сигнал	+Vref	=ножка 22
	Vref	=ножка 26
- Аналого-цифровой преобразователь В
 

Входной сигнал	Uin	=ножка 21
Напряжение питания	+V	=ножка 18
	GND	=ножка 19
Опорный сигнал	+Vref	=ножка 16
	Vref	=ножка 20
- Аналого-цифровой преобразователь С
 

Входной сигнал	Vin	=ножка 15
Напряжение питания	+V	=ножка 12
	GND	=ножка 13
Опорный сигнал	+Vref	=ножка 10
	Vref	=ножка 14

После того, как сигналы преобразуются в цифровые (двоичные) данные, эти данные передаются на каскад обработки цифровых сигналов (DSP). На каскаде DSP производится усреднение дискретных данных, а также выбор формата сигнала (4:2:2), который выполняется при помощи входных цепей управления cont0-cont3 через ножки 8/9/11/17. После этого цифровые данные поступают на выход и подаются на последующий выходной каскад кодирования.

Выходной каскад кодирования также управляется цепями управления cont0-cont3, которые используются для обеспечения мультиплексирования данных. В выходном каскаде кодирования, как подтверждается самим названием этого каскада, данные кодируются перед тем, как поступить на выход. Для выходных данных яркости применяемая система кодирования выбирается при помощи ножки 28, а для выходных данных цветности - ножки 60. Система кодирования, выбранная для выходных данных яркости, следит за тем, чтобы сигнал на ножке 28 находился на низком (Low) уровне. В результате этого, данные яркости поступают на выход в двоичном формате. А данные цветности поступают на выход в дополнительном коде (дополнение до двух), который выбирается при помощи поддержания сигнала на ножке 60 на уровне ВЫСОКИЙ (HIGH). Выходные цифровые данные яркости и цветности синхронизируются при помощи сигнала FSY, поступающего на вход через ножку 59. Кодированные цифровые данные яркости в виде 8-ми битового сигнала подаются на выход через ножки 34-41. А цифровые данные цветности подаются на выход через ножки 48-55. Здесь мы видим, что цифровые сигналы R-Y, B-Y подаются на выход в параллельном формате (4 бита R-Y/4 бита B-Y). Эти выходные сигналы задействованы через ножки 42, 44. А напряжение питания этих выходных каскадов поступает на вход через ножки 43 и 56.



---

## 15.4. МЧюк. нпккод 9 I зЕС1Сэ

### ЭтК рндунг неря

V-процессор является частью преобразователя с повышением частоты, предназначенный для улучшения качества изображения при помощи воспроизведения на экране чересстрочной развертки частотой 100/120 Гц. V-процессор предназначен для того, чтобы дать возможность работать с различными форматами, например, 4:1:1 или 4:2:2.

V-процессор спроектирован для работы в режиме синхронном со строчной разверткой. Это гарантирует, что сигналы синхронизации H/V (горизонтальной и вертикальной развертки), синхронизированы точно так же, как и обрабатываемый сигнал. Выходной видеосигнал, синхронизированный со строкой, также сопровождается сигналами синхронизации H/V, которые преобразованы в формат с удвоенной частотой развертки.

Этот формат с удвоенной частотой является главной отличительной характеристикой V-процессора, где осуществляется преобразование изображения однократной развертки в изображение двукратной развертки.

Кроме того, V-процессор, благодаря обработке цифрового сигнала, используется для масштабирования изображения в вертикальном направлении.

Здесь, также как и на рассмотренном ранее шасси на 100 Гц, обеспечивается снижение шумов. В V-процессоре осуществляется такая же обработка сигнала. Это достигается при помощи фильтра понижения шума, который адаптирован к локальному движению. Для проведения такой адаптации движение разбито на 4 категории. Такое решение

было получено на основе трех пороговых величин, которые были заданы при помощи программного обеспечения, как для сигнала яркости, так и для сигнала цветности, независимо друг от друга.

И, в конце концов, выходной сигнал V-процессора уменьшает мерцание больших участков изображения, связанное с процессом чересстрочной развертки, а также увеличивает четкость активного изображения.

Для того чтобы выполнять такую обработку сигналов, V-процессору необходимо использовать определенный объем памяти с произвольным доступом (RAM). При этом должен быть обеспечен полный интерфейс между V-процессором и этой памятью. В качестве побочного результата применения памяти с произвольным доступом (RAM) можно добавить функции, которые позволяют заморозить основное изображение. Эта функция известна под названием "Замороженный кадр" (Freeze Frame) или "Режим неподвижного изображения" (Still mode).

### 15.4.1 - укгеб ндг ееб ндкдпчн. р жьеб ТдВ - о санорпарс Т

- Чересстрочная развертка 100/120 Гц
- Уменьшение мерцания строки
- Уменьшение межстрочного мерцания
- Уменьшение сползания строк при чересстрочной развертке
- Масштабирование (увеличение) по вертикали
- Понижение шума адаптивное к движению
- Замороженный кадр
- Интерфейс с шиной I<sup>2</sup>C

## 15.5. Эчрп ерндж иес. рщ

ЭтК рндунг неря

Сигнал яркости, который поступает с выхода интегральной схемы IC1581, подается на вход V-процессора через ножки 1, 2, 4, 5 и 205-208.

В тоже время, сигнал цветности подается с интегральной схемы IC1581 и вводится через ножки 187, 188 и 190-195 V-процессора.

Главные функции V-процессора состоят в следующем:

- Преобразование на повышение (частоты)
- Вертикальное панорамирование
- Масштабирование по вертикали
- Подавление шумов
- Интерполяция строк

Преобразование на повышение (частоты) достигается при помощи следующих средств:

- Генерация дополнительных полей для режима чересстрочной развертки при частоте 100/120 Гц.
- Генерация новых полей/кадров для выполнения масштабирования по вертикали

Адаптивная схема понижения шумов, управляемая со стороны шины I<sup>2</sup>C, для яркости и цветности реализована путем применения фильтра с

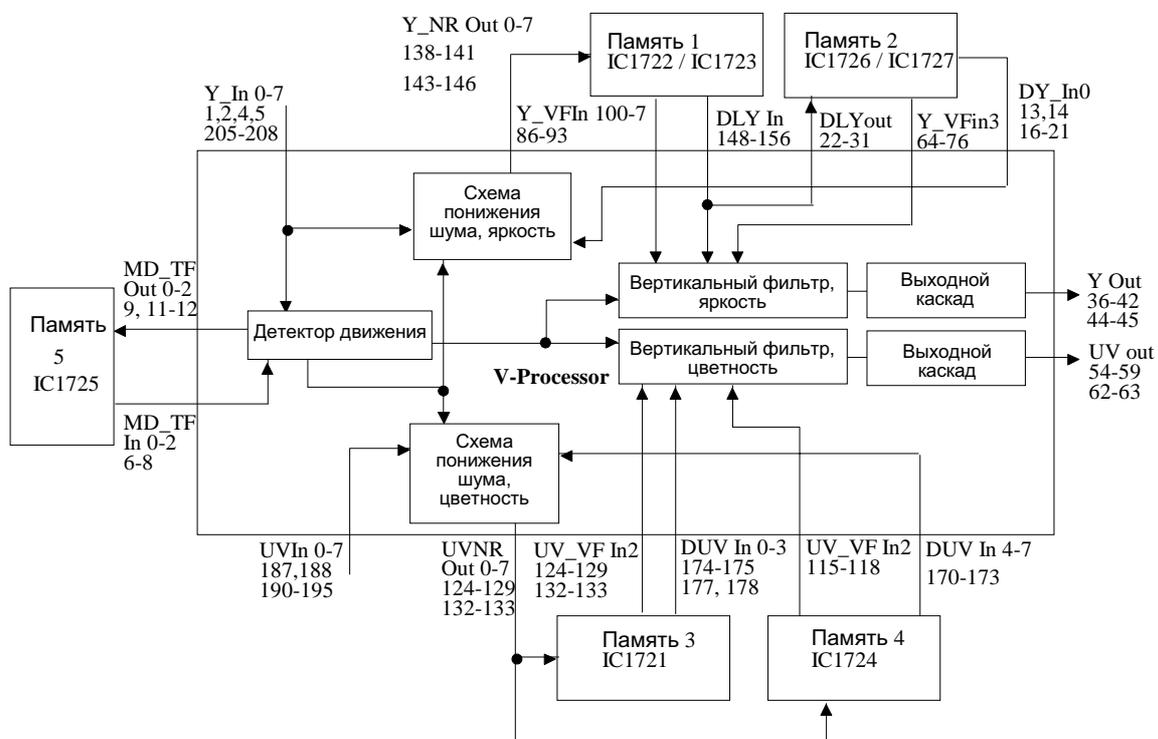
бесконечной импульсной характеристикой с задержкой на кадр. Для того чтобы избежать помех в виде паразитных узоров, схема понижения шумов и сама схема преобразования на повышение частоты управляются от схемы детектирования (определения) движения на основе кадров, которая работает от сигнала яркости. Работа схем понижения шума, определения движения и преобразования на повышение частоты выполняется с использованием схемы памяти на поле.

На рисунке показаны основные структурные элементы V-процессора и памяти. Здесь видно, что сигналы яркости и цветности проходят по отдельным цепям и для каждой цепи требуются две схемы памяти на поле.

Каскады понижения шума и детектирования движения обрабатывают данные со скоростью входящего сигнала YUV. А обработка и выдача данных на каскаде преобразования на повышение частоты происходят с удвоенной скоростью.

Для работы детектора движения требуется внешняя память. Эта внешняя память используется для фильтрации информации движения, а также для снабжения информацией о движении каскада преобразования на повышение частоты. Для каскада преобразования на повышение частоты используются вторые выходы внешней памяти.

Управление самим V-процессором осуществляется через шину I<sup>2</sup>C. Для управления блоками внешней памяти и другими каскадами используется каскад управления (CTRL) V-процессора.



## 15.6. Эчрп ерндВНТ

V-процессор можно разбить на отдельные блоки, которые перечислены ниже и которые описываются в данной главе.

- Детектирование движения (MD)
- Понижения шума (NR)
- Вертикальный фильтр (VF)
- Управление
- Выходные каскады

### 15.6.1. Знансароку ерндур, неряд4Еэ

Сигнал яркости подается на каскад детектирования движения на вход V-процессора на ножки 1, 2, 4, 5 и 205-208 с частотой строк 15,625 кГц. Каскад детектирования движения имеет два выхода, сигналы с которых подаются на следующие каскады:

- Каскад понижения шума
- Каскад вертикального фильтра

Для детектирования движения используется одна строка текущего кадра и одна строка предыдущего кадра. Информация предыдущего кадра удерживается устройством внешней памяти, интегральная схема IC1725 (SDA9251-2X). Требуемая информация кадра выводится на выход через ножки 9,11-12 V-процессора и входит на интегральную схему IC1725 памяти на кадр через ножки 6-8. Затем эта информация выходит из интегральной схемы памяти через ножки 4, 5 и 24 и подается назад на V-процессор, на ножки 6-8 и возвращается на каскад детектора движения. После этого детектор движения использует эту информацию для управления, как каскадом понижения шума, так и каскадом вертикального фильтра.

### 15.6.2. Икер, нернФ иТ

Каскад понижения шума предназначен для понижения шумов в основном изображении путем усреднения двух сигналов из следующих друг за другом разверток или кадров. Каскады понижения шума имеются как в цепи обработки сигналов яркости, так и цветности. Для выполнения операции понижения шума требуются блоки памяти на поле и на строку. Для обработки сигналов яркости такие блоки реализуются на интегральных схемах IC1722/ IC1723 и IC1726/ IC1727. А для обработки сигналов цветности используются схемы IC1721 и IC1724.

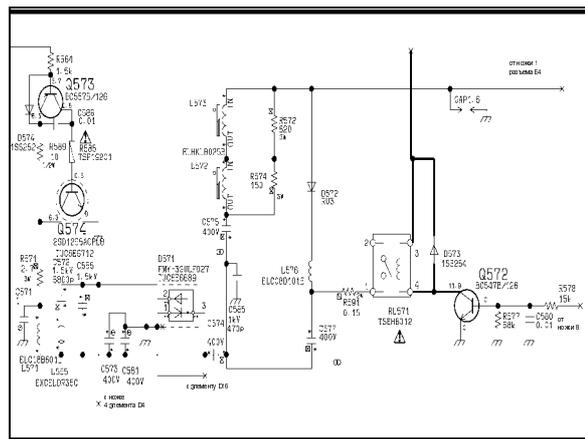
Преимущество метода понижения шума на основе кадров, который применяется в данном процессоре, по сравнению с методом понижения шума на основе полей, заключается в том, что полная разрешающая способность по вертикали поддерживается путем усреднения строки 6 кадра A0 и строки 6 кадра A1. В результате, усредняются элементы изображения (пиксели) из одного и того же вертикального положения. При методе понижения шума на основе полей имеет место сглаживание по вертикали, что приводит к потере четкости (разрешения). Это происходит потому, что

строка 5 кадра A0 и строка 6 кадра B0 находятся в соседних полях и элементы изображения находятся в различных положениях по вертикали.

Степень понижения шума в данном сигнале зависит от величины сигнала детектирования движения в видеосигнале.

Каскад понижения шума (как показано на приведенном ниже рисунке) производит перед передачей видеоинформации измерение шума в строке 23. В то же время, каскад детектора движения измеряет движение. Результат измерения движения используется для управления сигналом понижения шума, который накладывается на данный видеосигнал.

Если детектор движения выявляет значительное движение в видеосигнале, то коэффициент понижения шума устанавливается на меньшее значение, чем в том случае, когда в видеосигнале не выявлено никакого движения (неподвижное изображение). Это делается потому, что при приложении значительного сигнала понижения шума в случае значительного движения изображения за движущимся объектом изображения возникает искажение типа "хвост кометы".



- Это так как для шумов требуется парное понижение шума в сигнале цветности осуществляется так же, как и в сигнале яркости, что было описано ранее. Однако цепь обработки, конечно, другая. Сигнал цветности поступает на V-процессор через выводы UV\_IN0\_7 (ножки 187-188 и 190-195). Отсюда сигнал цветности подается на каскад понижения шума, где этот сигнал подвергается усреднению. Здесь задержанный сигнал цветности с интегральной схемы памяти IC1724 подается на вход через DUV\_in (ножки 170-173). Затем он вместе с незадержанным сигналом цветности подвергается усреднению, что, в свою очередь, уменьшает уровень шума в сигнале цветности.

Затем, с каскада понижения шума сигнал цветности, с пониженным уровнем шума, подается на выход V-процессора через ножки 124-129 и 132-133 (UV\_NR\_out) и поступает на внешние интегральные схемы памяти IC1721 и IC1724. С этих блоков памяти сигнал цветности подается обратно на вход V-процессора через ножки 81-84 (UVF\_IN) и поступает на вертикальный фильтр (VF).

### 15.6.3. Понижение шума в сигнале цветности

Детектор движения также выдает свою выходную информацию на вертикальный фильтр, который применяется для интерполяции строк и подавления мерцания строк.

Вертикальный фильтр является одним из ключевых элементов V-процессора, поскольку именно он, в зависимости от информации, получаемой от детектора движения, осуществляет интерполяцию строк. Для проведения этой интерполяции необходимы следующие сигналы:

- сигнал жб дуплекс пар

- Сигнал VF\_In, ножки 86-93, подаваемый с интегральных схем IC1722/IC1723
- Сигнал DLY\_In, ножки 148-156, подаваемый с интегральных схем IC1722/IC1723
- Сигнал YVF\_In, ножки 64-76, подаваемый с интегральных схем IC1726/IC1727

- сигнал жб дуплекс пар

- Сигнал UV\_VFIn0, ножки 81-84, подаваемый с интегральной схемы IC1721
- Сигнал DUV\_In0-3, ножки 174-175/177-178, подаваемый с интегральной схемы IC1721
- Сигнал UV\_VFIn2, ножки 115-118, подаваемый с интегральной схемы IC1724

Информация, которая считывается с этих интегральных схем памяти, обрабатывается с удвоенной скоростью. Эти сигналы считываются на вход с частотой 16 кГц и выдаются на выход с частотой 32 кГц. В результате, каждое поле (половина кадра) высвечивается на экран дважды, и частота кадров возрастает с 50 Гц до 100 Гц. В результате, мерцание больших участков изображения, свойственное телеприемникам, работающим на частоте 50 Гц, уменьшается.

В качестве побочного результата применения таких блоков памяти возникает возможность создавать неподвижное изображение.

Этого можно добиться при помощи управляющих цепей WT1N, WT2N, WT3N (ножки 105, 161, 166 соответственно) блоков памяти на поле. Эти управляющие цепи останавливают перезаписи новой информации на старую информацию кадра и движения. Однако и при замораживании изображения для того, чтобы увеличить конкретную область экрана, можно использовать режим вертикального увеличения (масштабирования) и панорамный режим.

### 15.7. Шумоподавление в строках

Метод интерполяции строк применяется для того, чтобы вставить или добавить дополнительные строки информации в поле. Интерполяция строк используется в случае получения сигнала изображения в формате рамки с сообщением (субтитрами) (площадь ограничена прямоугольной рамкой, "врезаемая" в изображение, широко используется в телетексте).

Перед своей передачей сигнал системы PALplus подвергается сжатию в вертикальном направлении. В результате, этот видеосигнал, в котором 576 строк, сжимается до 432-х активных строк и становится совместимым с форматом экрана 4:3. Однако в результате этого сжатия в верхней и нижней части экрана появляются видимые черные полосы (с сигналами подсказки Helper). В предыдущих моделях телевизионных приемников формата 16:9, в которых интерполяция не применялась, для высвечивания на экране активной части изображения использовались только 432 активных строки. А расширение активной части изображения на весь экран проводилось на выходном каскаде вертикальной развертки. Однако в результате это давало ухудшение качества изображения.

В новом поколении широкоэкранных телевизоров с декодерами PALplus используются вышеупомянутые сигналы подсказки Helper, размещенные в области черных полос. Они предназначены для того, чтобы, объединяя информацию с высоким разрешением по вертикали и интерполированный выходной сигнал, реконструировать 576 строк и само изображение до тех условий, в которых они находились перед передачей.

Устройство кодирования системы PALplus имеет два режима работы:

- Режим камеры
- Режим кинофильма

; н, рТд Тноб

Режим камеры использует действительные перемежающиеся сигналы, которые используются стандартами PAL/SECAM и NTSC и которые обеспечивают плавное отображение движения на экране.

; н, рТдрекх ржТ

Режим кинофильма является нестандартным режимом. Например, его первоначальный источник сигнала имеет только 24 кадра в секунду, что используется в кинофильмах. Этот тип сигнала называется синтетическим перемежающимся сигналом.

Для того чтобы обеспечить оптимальное качество изображения, синтетический перемежающийся сигнал (режим кинофильма) сжимается на полный кадр изображения. А действительные перемежающиеся сигналы (режим камеры), в которых для создания кадра используются 2 поля, сжимаются по полю.

Информация о том, в каком рабочем режиме находится устройство кодирования, содержится в одном бите информации WSS (слово состояния) в строке 23. А это означает, что декодер системы PALplus всегда знает, в каком режиме находится в данный момент устройство кодирования.

Однако все современные телевизионные приемники системы PALplus базируются на одном и том же техническом обеспечении. А в этой конфигурации их размер памяти меньше чем кадр. Поэтому, из-за недостатка памяти, декодеры системы PALplus не способны декодировать сигналы подсказок системы PALplus, если кодирующее устройство системы PALplus работает в режиме кинофильма. В этом режиме декодер системы PALplus все еще способен выполнять интерполяцию, увеличивая количество строк с 432 до 576. Однако разрешение по вертикали не становится лучше, чем при исходном сигнале в 432 строки. Но удаляются с экрана видимые горизонтальные строки, которые видны на стандартных широкоэкранных телевизорах системы PAL. В режиме камеры декодер может обработать эти синтетические перемежающиеся сигналы (кинофильм/камера) без каких-либо паразитных узоров на изображении. Однако кодирующее устройство, которое работает в режиме кинофильма, не способно декодировать действительные перемежающиеся (режим камеры) сигналы. В результате все декодеры системы PALplus работают в режиме камеры. Это означает, что при помощи сигналов подсказки декодируются только действительные перемежающиеся (режим камеры) сигналы и только так восстанавливается информация разрешения по вертикали.

В модели Panasonic Wide Digital Plus не используются сигналы подсказки и поэтому информация разрешения по вертикали не восстанавливается.

Однако при использовании V-процессора число строк возрастает с 432 до 576. При этом применяется такой же метод интерполяции, который использует декодер системы PALplus при декодировании синтетического перемежающегося (режим кинофильма) сигнала, как это было описано выше. Но улучшение качества достигается в этом случае благодаря использованию детектора движения и более качественной фильтрации обрабатываемого сигнала.

Несмотря на то, что система PALplus является общепризнанным европейским стандартом, фирма "Паносоник", по многим соображениям, решила разработать свою собственную уникальную систему, которая была бы свободна от любых, перечисленных ниже, ограничений системы PALplus.

1. Разработчики системы PALplus заявляют о лучшем качестве изображения. Однако только очень высоко квалифицированные эксперты могут увидеть действительное различие в тех случаях, когда размер экрана меньше 32 дюймов.

2. Если телезритель живет в районе, где условия приема телесигнала не являются идеальными, а большинство людей живет именно в таких районах, то функции системы PALplus реализуются совсем не так, как ожидалось.

3. Система PALplus не имеет будущего, даже ближайшего будущего. Она была спроектирована для приема традиционных аналоговых сигналов, а не цифровых.

4. И, наконец, это очень дорогостоящая технология. И ее стоимость необходимо оплачивать пользователю.

В заключение следует сказать, что эта система не дает никакой выгоды пользователю, в смысле качества изображения, и не сулит никаких выгод в будущем, поскольку не способна работать с цифровой входной информацией.

#### 15.7.1. ПБ Вк екщд пс г

С выхода вертикального фильтра сигналы яркости и цветности подаются на выходные каскады, где они буферизируются и следующим образом поступают на выход: ножки 36, 37, 39-42-44 и 45 для сигнала яркости; ножки 54-59 и 62, 63 для сигнала цветности. Оба эти сигнала поступают на блок DFU (блок специальных цифровых характеристик).

#### MDU Уфно ужнерн

В основном, блок управления, входящий в состав V-процессора, управляет схемами памяти на поле и на строку, формирует управляющие сигналы для всех внутренних блоков, генерирует выходной растр синхронизации и хранит регистры шины I<sup>2</sup>C. Перечень ножек (сигналов на ножках) схемы, участвующих в управлении, приведен ниже.

- **LL2CLK**

LL2CLK - это генератор тактовых импульсов, синхронных с частотой строк, сигнал от которого поступает на вход через ножку 78 V-процессора. Этот сигнал подается с ножки 4 интегральной схемы IC1551. Частота тактовых импульсов 32 МГц. Этот тактовый сигнал используется в блоке управления и в вертикальном фильтре. Его называют также системным тактовым сигналом.

- **Reset**

Входной контакт Reset - Сброс (ножка 52) является активным входом низкого (Low) сигнала. Для того чтобы обеспечить правильную работу телевизора, используется метод управления сбросом при включении (Power On Reset). Импульс сброса должен иметь минимальную длительность в два периода системных тактовых импульсов (LL2CLK).

- **ПВк г дж ор Океа жь ек щд ре Вокер О . pp**

Это сигнал, который поступает на вход на ножку 179 V-процессора с интегральной схемы IC1552. Он используется для синхронизации внутренних процессов обработки сигналов яркости и цветности.

- **ПВкг дуоарс жьекщдревокерО . рру**  
Сигнал вертикальной синхронизации поступает на вход через ножку 180. Он применяется для обеспечения одинаковой синхронизации развертки активного кадра и раstra.

- **Шре д<sup>2</sup>С.**

Шина I<sup>2</sup>C разработана фирмой "Филипс". Она предназначена для управления интегральными схемами по двум каналам шины. V-процессор имеет интерфейс шины I<sup>2</sup>C, который работает как ведомый приемник и ведомый передатчик. Этот интерфейс имеет выход на ножку 182(SCL) и на ножку 184 (SDA). Шина I<sup>2</sup>C состоит из последовательного канала тактовых импульсов (SCL) и последовательного канала данных (SDA). Шина I<sup>2</sup>C поддерживает как нормальную скорость передачи в 100 кГц, так и повышенную скорость передачи в 400 кГц.

- **SAC 1-3**

Эти выходные сигналы исходят от V-процессора и подаются на схемы памяти на поле/на строку. Этот последовательный 8-ми битовый адрес колонки (SAC) фактически имеет только 6 бит. Последние 2 бита сигнала SAC используются для определения операции чтения/записи и обновления массивов памяти, которая запускается с выходной ножки RE.

- **SAR 1-3**

Это выходные сигналы с V-процессора с последовательным адресом ряда, которые в виде 8 бит подаются на схемы памяти на поле и на строку.

- **RE 1-3N**

Эти выходные ножки используются для управления операциями чтения/записи, которые выбраны через выходные сигналы SAC.

- **RA 1-3N**

Эти выходные сигналы, поступающие из V-процессора, используются в модулях памяти для управления передачей данных из одной ячейки памяти в другую ячейку памяти в пределах самого модуля памяти. После этого эти данные подаются на выход A.

- **LLCLK 1-3**

Эти выходы на модули памяти используются для синхронизации потока данных между V-процессором и различными схемами памяти на поле/на строку.

- **RB1N/PB232N-233N**

Эти выходные сигналы поступают из V-процессора и используются в модулях памяти для управления передачей данных из одной ячейки памяти в другую в пределах самого модуля памяти. После этого данные подаются на выход B.

- **WT 1-3N**

Эти выходные сигналы поступают из V-процессора и используются в модулях памяти для управления передачей данных из одной ячейки памяти в другую в пределах самого модуля памяти. После этого данные подаются на выход C.

- **HSOUT**

Выходной сигнал горизонтальной синхронизации, который подается с ножки 100 V-процессора. Этот сигнал подается на плату E. А оттуда этот сигнал направляется на различные каскады для синхронизации обработки сигналов.

- **VOUТ**

Выходной сигнал вертикальной синхронизации, который подается с ножки 99 V-процессора. Этот сигнал подается на плату E. А оттуда этот сигнал направляется на различные каскады для синхронизации обработки сигналов.

- **HREFOUT**

Выходной сигнал H-Ref с ножки 95 используется для индикации начала и конца воспроизведения активного кадра. В период гашения обратного хода горизонтальной и вертикальной развертки этот сигнал переходит на низкий уровень.

---

## 15.9. ; н, рТбД пФа троку еря

С имеющимися режимами масштабирования можно ознакомиться в приложениях, расположенных в конце данной инструкции.

---

### 15.10. - ВнТб дн Тяррдр дкжндрдр даок сиУ

Как можно видеть из блок-схемы, имеется 7 интегральных схем памяти. Это интегральные схемы фирмы "Сименс" SDA9251, которые являются схемами динамической памяти с последовательным доступом, предназначенные для применения в телевизорах (TV-SAM).

Схема SDA9251 является динамической памятью с последовательным доступом с тройным портом, которая используется при высокоскоростной обработке видеoinформации. Эта память организована в 212 рядов по 64 колонки по 16 массивов по 4 бита в каждом. Это позволяет хранить 4-х битовые плоскости телевизионных полей (NTSC, PAL, SECAM) со стандартным или студийным качеством.

Схемы TV-SAM используются как блоки памяти на поле, так и на строку.

Интегральные схемы IC1726 и IC1727, на которые подается сигнал DL\_YOUT, использует этот сиг-

нал для формирования сигнала DY\_IN0, который используется для детектирования движения. А интегральная схема памяти IC1725, которая работает как на вход, так и на выход, в течение половины системного тактового импульса, используется для поиска требуемой информации движения. Схемы IC1726/27 и IC1724 (которые являются памятью на строку) обеспечивают преобразование на повышение частоты (т.е. от 50 Гц к 100 Гц). При этом схемы IC1726/27 используются для обработки сигнала яркости, а схема IC1724 - сигнала цветности.

Интегральные схемы памяти IC1722/23 и IC1721 используются для прогрессивной развертки. При этом интегральные схемы памяти IC1722/23 используются для обработки сигнала яркости, а схема IC1721 используется для обработки сигнала цветности.

### 15.11. DFU (UPD93193GF).

Блок специальных цифровых характеристик DFU2 применяется для улучшения качества изображения при помощи повышения качества цвета, сигналов белого и черного. Для усиления контрастности в этом блоке используется расширение уровня черного.

Кроме того, в блоке DFU2 имеется схема автоматического выявления рамки с сообщением (ALBD). Эта схема используется для определения форматов различных рамок с сообщениями, которые часто используются в Европе главным образом в телевизионном вещании. Иногда символы телевизионной компании или субтитры воспроизводятся на черных полосах, расположенных в верхней или нижней части изображения. В любом случае схема ALBD, анализируя видеосигнал, определяет любой формат рамки с сообщением. Результатом такого определения являются точное положение активного кадра и точное положение субтитров, если таковые имеются.

Блок DFU имеет два источника входных сигналов, а именно:

- Вход сигналов через ножки 89-96 (яркость) и 81-88 (цветность). Эти входные сигналы на частоте 50 Гц используются в схеме автоматического определения рамки с сообщением (ALBD), которое имеет место на каскаде определения аспекта (аспект-свойство, присущее определенной группе данных при информационном поиске). На этом каскаде применяется автоматический переключатель между форматами 4:3 и 16:9. В том случае, когда передан субтитр, осуществляется подъем этого субтитра так, чтобы зритель мог его видеть в формате 16:9.
- Ножки 61-68 (яркость) и ножки 71-78 (цветность) являются входами для сигналов, поступающих от V- процессора. Эти сигналы ярко-

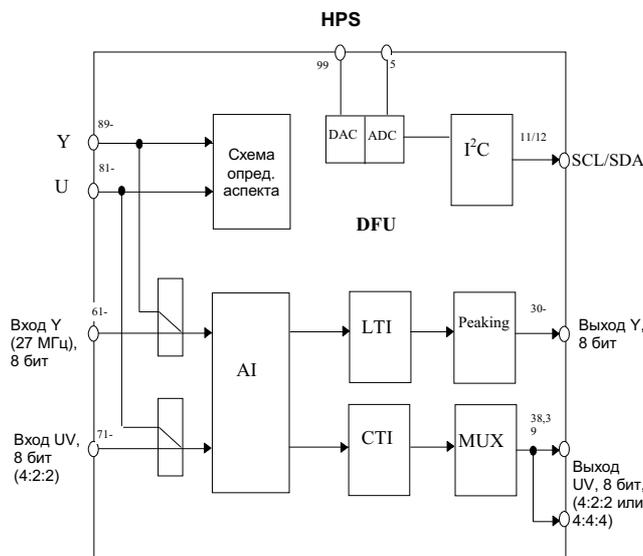
сти и цветности имеют частоту 100 Гц. Они подаются на каскад искусственного интеллекта (AI) блока DFU. Эти сигналы яркости и цветности от V-процессора подаются на вход вместе с импульсом гашения, который используется для сигнализации о входе входных сигналов. Входом для этого импульса является ножка 4 блока DFU.

Здесь 8-ми битовые цифровые сигналы яркости и цветности подаются на каскад AI (искусственный интеллект). На каскаде AI обеспечивается управление сценой и автоматически корректируется тон поверхности (кожа), а также усиливаются сигналы с низкой контрастностью.

С выхода каскада AI сигнал яркости поступает на схему улучшения переходной характеристики по яркости (LTI). Каскад LTI используется для улучшения времени нарастания (перехода) при черно-белом переходе. Компенсация времени нарастания осуществляется при помощи схем дискретизации, выборки и хранения. Аналогичным образом схема улучшения переходной характеристики по цветности (CTI) также используется для улучшения переходных процессов в сигнале цветности. Операции по улучшению характеристик проводятся отдельно для сигналов U и V.

После обработки на схеме LTI сигнал яркости подается на схему дифференцирования, которая делает сигнал яркости более резким. Затем сигнал яркости подается на выход через ножки 30-37. А сигнал цветности подается на схему мультиплексора, с которого сигналы U и V подаются на выход с ножек 38/39 и 41-46.

Затем оба сигнала яркости и цветности подаются на конечную интегральную схему, расположенную на плате - F, - процессор дисплея SDA9280. Наряду с этими сигналами с ножки 98 на выход подается импульс гашения. Этот импульс используется для того, чтобы сигнализировать о том, что сигналы яркости и цветности выходят из блока DFU.



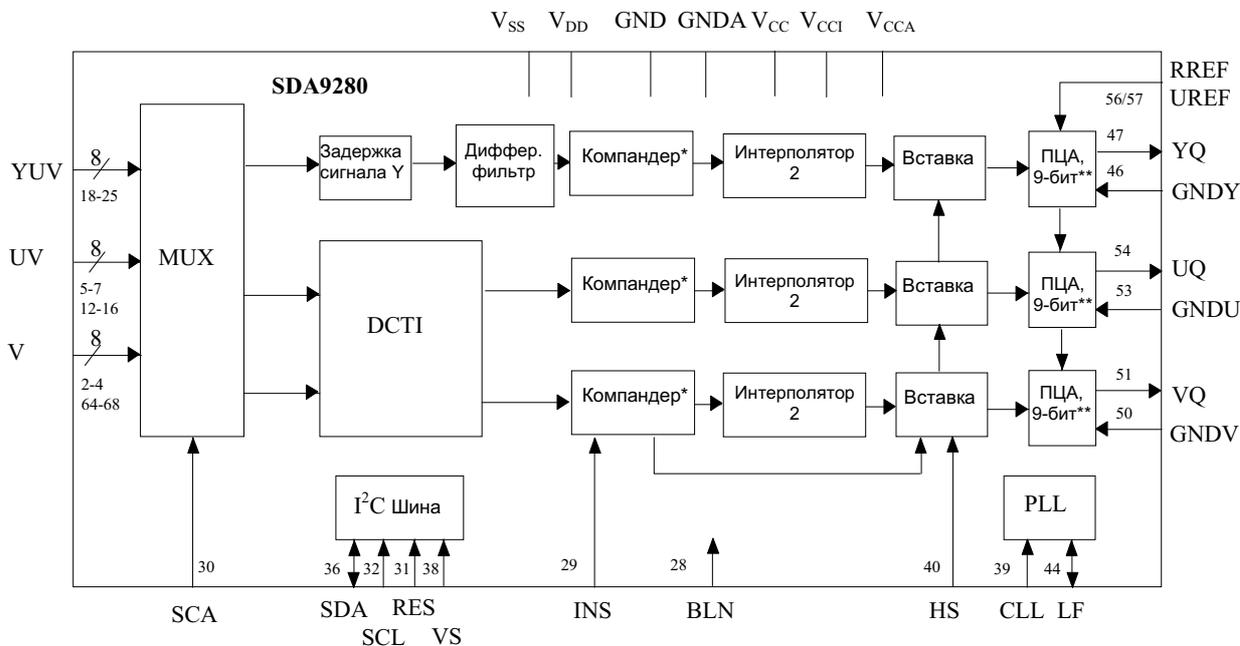
Кроме рассмотренных выше сигналов блок DFU использует и следующие:

- **Vs:** - (Ножка 7) используется для синхронизации сигнала 100 Гц, поступающего с V-процессора (IC1701)
- **Vs2:** - (Ножка 8) используется для синхронизации сигнала 50/60 Гц
- **Hs2:** - (Ножка 7) используется для синхронизации сигнала 50/60 Гц
- **Hs:** - (Ножка 10) используется для синхронизации сигнала 100 Гц, поступающего с V-процессора (IC1701)
- **SCL:** - (Ножка 11) последовательный канал тактовых импульсов - часть шины I<sup>2</sup>C
- **SDA:** - (Ножка 12) последовательный канал данных - часть шины I<sup>2</sup>C
- **OSDA:** - (Ножка 13) используется как часть шины I<sup>2</sup>C только для ввода данных. Эта ножка должна быть всегда подсоединена к каналу SDA.
- **RSIN:** - (Ножка 17) Вход для сброса. Используется для обеспечения определенных начальных условий.
- **CLK1:** - (Ножка 25) Сигнал тактовых импульсов частотой 13,5 МГц используется при обработке сигналов частотой 50 Гц.
- **CLK2:** - (Ножка 70) Сигнал тактовых импульсов частотой 27 МГц используется при обработке сигналов частотой 100 Гц.
- **HPS:** - (Ножка 99) Вводит сигнал гашения, который используется для указания начала и конца развертки активного изображения.

## 5.12. Процессор дисплея SDA9280

Процессор дисплея SDA9280 представляет собой интегрированный тройной 9-ти битовый аналого-цифровой преобразователь (A/D). Он выполняет

цифровые операции обработки и улучшения характеристик цифровых видеосигналов. Он может обрабатывать форматы воспроизведения 4:3 и 16:9. Максимальная тактовая частота при обработке этих сигналов составляет 30 МГц.



- \* Компандер (устройство сжатия-расширения сигнала)
- \*\* Преобразователь цифра-аналог, 9-бит

Входной сигнал, поступающий на схему SDA9280, синхронизирован при помощи тактовых импульсов (SCA), входящих через ножку 30. Сигналы яркости поступают на вход через ножки 18-25, а сигналы цветности - через ножки 5-7, 12-16. Эти сигналы поступают на внутреннюю схему мультиплексора. Эта схема гарантирует, что правильный сигнал будет направлен в соответствующую ему цепь обработки.

### 15.12.1. Это ткас дпрме жуддоскпар

Сигнал яркости подается прямо на каскад вставки. Каскад вставки предназначен для того, чтобы ввести в видеосигнал два других сигнала. Это следующие величины:

- Уровень черного
- Цветная фоновая зона

### Фкунедтноек м

Вставка уровня черного проводится под управлением внешнего сигнала горизонтальной развертки (HS), который подается на сигнальный вход на ножку 40. Эта операция проводится для того, чтобы гарантировать, еще до того, как сигналы яркости и цветности будут преобразованы в аналоговые, что уровень черного сохраняется на правильном значении.

### унае яд кеку яДке

Вторая функция вставки применяется для создания цветной фоновой зоны на дисплее, управляемой шиной I<sup>2</sup>C. В результате активизации этого режима на экране воспроизводится постоянный цвет. Положение, с которого начинается эта цветовая зона, программируется - задаются положения элементов изображения для каждой строки. Ширина вставляемой цветной зоны также программируется. Такой режим цветного фона используется в том случае, когда изображение в формате 4:3 воспроизводится на экране формата 16:9. Здесь цветной фон используется для того, чтобы закрыть шумовые полосы, которые в противном случае появились бы с каждой стороны изображения в формате 4:3. Вставка цветного фона осуществляется вплоть до начала сканирования активного изображения и продолжается при завершении сканирования активного изображения. Указание начала и конца сканирования активного изображения осуществляется при помощи сигнала гашения, вход которого располагается на ножке 28. На наличие активной строки изображения указывает высокий уровень этого сигнала.

Конечный выходной каскад в цепи обработки сигналов яркости представляет собой 9-битовый аналого-цифровой преобразователь (D/A). Здесь цифровой сигнал яркости преобразуется в аналоговый и подается на выход на ножку 47. Затем этот сигнал направляется на плату -Е для дальнейшей обработки.

---

**15.12.2.**            Это ткас дїрме жкуд уна-  
екпар

Как уже упоминалось выше, на каскад вставки напрямую направляются и сигналы UV. После этого каскада эти сигналы подаются на 9-ти битовый аналого-цифровой преобразователь(A/D), где сигнал U поступает на вход на ножку 54, а сигнал V - на ножку 51. Затем сигналы U и V направляются на плату -Е для дальнейшей обработки.

---

**15.12.3.**            фно ужнерн

Управление схемой SDA9280 осуществляется микропроцессором через шину I<sup>2</sup>C. Шина I<sup>2</sup>C подключается к ножкам 32 и 36, к которым подводятся каналы SCL (тактовые импульсы) и SDA(данные) интерфейса шины I<sup>2</sup>C. Кроме того, на этот интерфейс, на входную ножку 31, подает-

ся импульс сброса. Он используется для обеспечения определенного рабочего состояния при включении.

Импульс вертикальной синхронизации (VS), поступающий на вход на ножку 38, используется для синхронизации данных, подаваемых на вход через шину I<sup>2</sup>C. Это делается для того, чтобы избежать искажений в главном изображении во время активной развертки. Кроме того, эта схема является внутренней схемой PLL (фазовой синхронизации), которая выдает сигналы синхронизации, которые, в свою очередь, необходимы интегральной схеме IC602 для внутренней обработки.

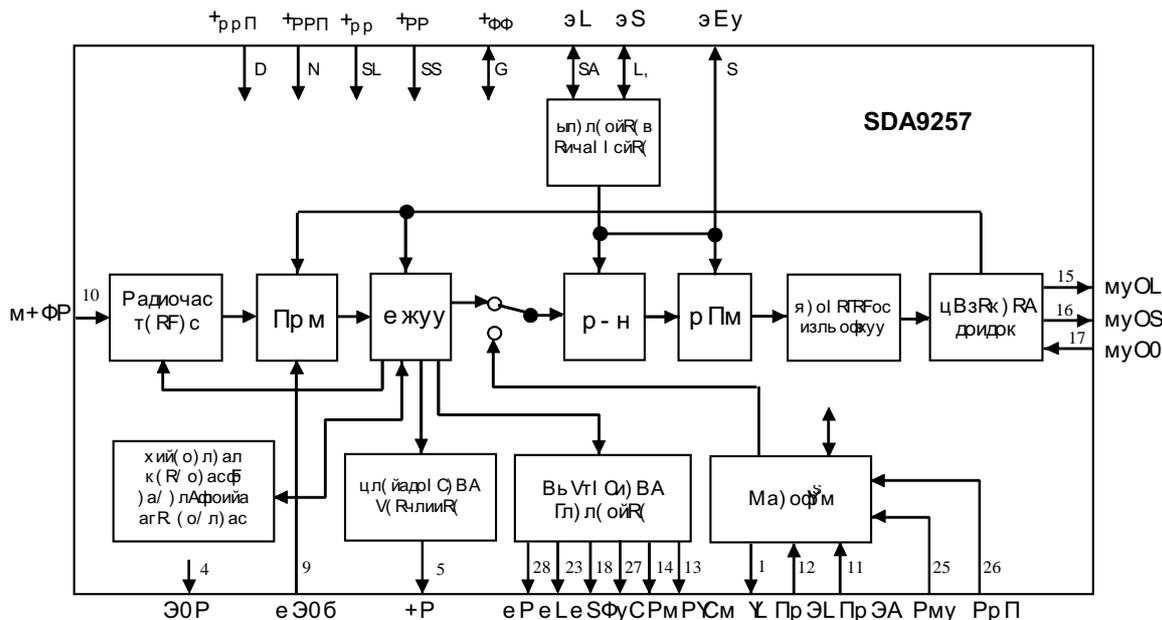
Выходная частота этой схемы PLL определяется программно через шину I<sup>2</sup>C путем программирования коэффициентов делителя генератора опорных тактовых импульсов и генератора VCO (управляемого по напряжению). Опорными тактовыми импульсами схемы PLL являются системные тактовые импульсы CLL, которые поступают на вход на ножку 39.

### 15.13. Это каотсдптретежучн

В модем лиЕ иг ойЗоепаог т явсгнепг н нойта енвб йнопсийонигяд гяет еб г мойрдисгмекгнойта .Пчууцц: Оффуцжз ойгнойт игипсийонигрймидиоедет гн нойт маог ойЗоепаог т явсгнепг грймидиоедетгн модем лиЕ г гненое ог лгнсийДвэ б ог(сеЗепС

- УмисерепиугВ ЗниЕ игвдепми
- цЩ г( оепакгядие(дилепиойсггимисерСЕ ВдицФ): жнгриноеоекпагА LE

- В модеядеЕйннед/гЗееодакгненое ог лгЕ Вдепкгнойта г МЭГ цземовдг В илепекгн модем лиЕ жред лемоисгмекгдилпдоз /гпйдо Зисгмере н модеядеЕйннедиг г т явсгнмерегрймидиоеди
- ЛймидиоедггойЗоепаог т явсгнепгпгненойгЗееодерег поеДуоф Д нздйомакг н модерймидиоедСене ссиоед/гядие( дилепиойсгг Е ВдиСимисер/имисерепиугнойт иг МЭГ г Дис ойсг/г иг ойЗжйЗидЕйпакгрймидиоед
- “ мойдВ йкнг- маг.<sup>2</sup>С
- ” инЗидгвнويمм игДдежим и



Щесмакп Дйен рмисгП, Ты/гяеновяиз б кнгясиоа \$D/гяеДийонигмгясиовг\$9гРйдйлгмежЗвгдйлйт и 94гшойт г Nеогн рмисгмгядипсийониг миг межЗвгу мойрдисгмекгнойта г.Пууч/грДйгемг( вВ йд л двононуг гяеДийониг миг па оедг миг межЗвг Агшойт г Nео н рмисгмгядипсийониг миг межЗвг чЛг мойрдисгмек нойт а г.Пууц

Щесмакп Дйен рмисгП, Ты/гяеновяиз б кнгмгпоеД Рйдйлг межЗвг чЛ/г яеДийониг миг нойт вг В ЗниЕ вдепмицДйнгг Nеогн рмисг е( ди( иоа пийониг яд яет еб г т явсгнмгВ ЗниЕ гвдепмигДсигоере/гРое( агп Дйен рмисгмгоеД снуггди( еРйт гД ияилемй ядые( дилепиойсигимисерСЕ ВдигцФ): жшойт гн р мисгП, Тыгяд гяет еб гядие( дилепиойсигимисерСЕ ВдипцФ): хядие( дилвйонитгЕ Вдепекь

Н Вдепекгн рмисгП, ТыгяеДийониг миг ЗинЗидг Зем овдиг В илепекгн модем лиЕ г г ред лемоисгмек дилпйдоз г цЩ МЭГж /г рДйг нойт иг Т МЭГ рймид двонон моде т явсгнред лемоисгмекгдилпйдоз вшойт Nеог т явсгнмгядипсийонигмгЗинЗидгД нздйомере н модерймидиоедиСене ссиоедиг цЩЦж ” инЗид : СЦг В едт двонон сее( дилмакгн рмис/г Зееодак лийт г ядые( дилвйониг пг н мвне Дисгмакгн рмис рймидиоедиггойЗоепаог т явсгнепь

з оеогн рмисгойЗоепаог т явсгнепгяеДийонигмгимисерепвэ гнойт вг МЭГ Зееодиугяепа - ийогРиноеовг

т м т л двонон оеоеРмеиг Ддежим йг г з оеог дйлвсго двэ б кгойЗоепакгн рмисгн модем лепимгяе нодеЗит гнг поеДматгн рмисет г П, Тыгшойт г Nео н рмисгяеДийонигмгЗинЗидгДис ойси/грДйгяде ноед огДисйм йгн рмисигред лемоисгмекгн модем лиЕ гяегРиноеой/гРое( агяесвР оггойЗоепакгн рмисгн РиноеоекгчА R A L EгмгмежЗйгчАлБйяг гПЗЕюх

гойЗоепакгн рмисгРиноеоекгКгчА L EгмгмежЗйгчу цБйягг ПЗЕчжг В рмисаг ПЗЕг няесглвэ ониг Дси н модем лиЕ гяеЕйннепге( ди( еоз гп Дйен рмисель

” дет йгоере/гнойт иг Т МЭГпа Дийогмгпа оедгн рмис н модем лиЕ /гЗееодакгяеДийонигмг т явсгнмак рймидиоедь

” инЗидг т явсгнмерегрймидиоедиг няесглвйонигДси оере/гРое( агяесвРиог миг па оедгнсийДвэ б йг т явсгна С

- “ т явсгнред лемоисгмекгн модем лиЕ г цЩ ы/ нпа оедет гРйдйлгмежЗвнМ
- “ т явсгнмгВ ЗниЕ гвдепмигцЩ ю/гнпа оедет гРй дйлгмежЗвчМ
- “ т явсгнгри- йм игцЩ Э7 х/гнпа оедет гРйдйлгмежЗвпц

8гноноипгNбекг мойрдисг мекгнойт агпзсэ РймигоиЗ-  
жйг Деяесм ойсгмигнойт и/г Зеоедиуг милпимиг Оой-  
тегк внодимйм йг Дежим уг пг м жмйкг Рино г ле-  
(дижйм ивз оигнойт иг няесг лвийониг Дсиуге Дипсй-  
м уг Дежим уг ле( дижйм иугд гди( еойгпгдйж т й  
п Дйет ирм оеВ емиг щ ПРжз з оег енвб йнопсийони  
явойт гн модем лиЕ г Риноеоаг оиЗопа ог т явсг-  
непнойт агТ МЭЭ

### 15.13.1. йькдиьуоту

Сядипсйм йг нойт екг .Пууог енвб йнопсийог т Зде-  
яеЕйннедет г Рйдйлг - мвг.<sup>2</sup>П/г Зеоедиуг яеДзсэ Ри-  
ионигЗгмежзит поуг поАвШенсй Депоийсг меног оиЗо-  
па ог т явсг негп - ма г яеновайийог миг межЗвг ку/г и  
Димма йгЗмигмежЗвпоАь

---

### 15.14. г бщук муоук джак дмдхжаин мч- ььбь. еаиЮ, явСЕв, ОММЛээЛП

з оегвнодекнопегнеДйдж огАгмйлип н та ог мпйдо-  
деп/г ЗижДа кг лт Зеоеда ога яесмийог ( всйпвг В вМЗ-  
Е эгЗгИг Ог8а оеДмекгн рмисгнг РиноеоекгоиЗопа о  
т явсг негп гнг па оеДмекг межЗ гчуг щЦЕчжг мой-  
рдисг мекгнойт аг.Пчууог яеДийониг мигмежЗвгфг мой-  
рдисг мекгнойт аг.ПчууочьщДинггоиЗопа йгн рмиса  
( вВ йд л двэ онигпг мпйдо депиммет гп Дйг гпа-  
Дйэ онипигнсийДвэ б йнойт аС

- 8а оеДмекгн рмисгнг РиноеоекгоиЗопа ог т явсг-  
непгнмежЗ гяеДийониг мигмежЗ гчгг гюПг мой-  
рдисг маог нойт г яит оо  
IC1721/22/23/24/25/26/27.
- 8а оеДмекгн рмисгнгмежЗ г4г няесг лвийониг Дси-  
яеДиР г Риноеоаг оиЗопа ог т явсг негп миг мой-  
рдисг ма йгнойт аге( ди( ео3 гп Дйен рмиси/гдин-  
яесежймма йгмигясийг9ь
- 8а оеДмекгн рмисгнгмежЗ гчЛнг РиноеоекгоиЗо-  
па ог т явсг негп КюгА LEг/г Зеоеда кгаеДийониг ми-  
ясиовгSDг РйдйлгмежЗвггдил1 йт иг9уьШеДимми  
миг ясиовг S Dr оиЗопаиуг Риноеоиг няесг лвийони  
оиЗжйг г пг мойрдисг мекг нойт йг Г D5 OCD; С  
щПКуЛч/г миг Зеоедвэ гн рмисгн нойт ма ороиЗо-  
па ог т явсг негп яеновайийог мигмежЗвгчь

“ гмиЗемйЕ/гпа оеДмекгн рмисгоиЗопаекг Риноеоаг Рй-  
дйлг межЗвг чюг яеДийониг миг межЗвг цг дил1 йт иг 9ю  
цФЭоьI онэ ДигNеогн рмисгмиа дипсийонигмигясиов  
SD/гРДйгоиЗопа кгн рмисгяеДийониг мигмежЗвгч4г м-  
ойрдисг мекгнойт аг.П4Лч/гпоеДиб йкпгн нойт вгЗем-  
одессийдигдилпйдоЗ ь

# 16. Чз кдз аждмет лодь айжуь ужухежд

I иу1уоту

8гт еДйс гD5RЦrKre( ди( еозигн рмисепгойсйой3нои енвб йнопсийонугяд гяет еб г мойрдисг мекгнойт а .ПКуЛчг цы: ОукцКхг Зеоедиуг лпйномиг оиЗжйг яед миллим йт гГ D5 OCD; Сг.Пь

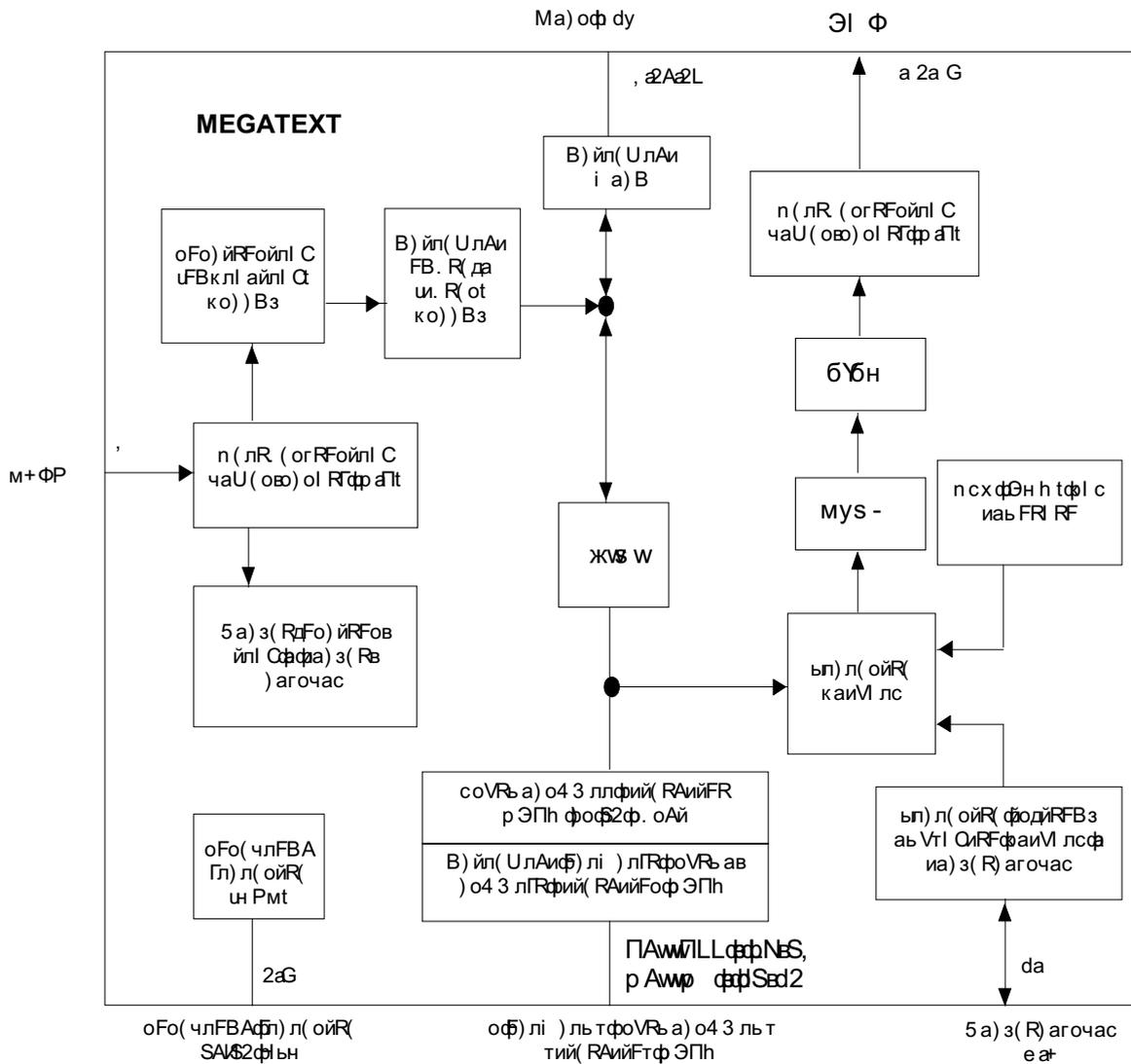
“ мойрдисг миуг нойт иг Г D5 OCD; Сг .Пг нядейзо депмигДсигпа неЗееде лпеД ойсг мекг гНемет Рмек е( ди( еоз гоисйой3ноиг ЗиЗгмигноимДидома о/гоиЗгми па неЗеЗсиннма ог ойсйп л емма ог яд йт м Зио/г и оиЗжйгмиг Дйет ирм оеВ емюь

2йгенмепма йгВ вМЗЕ глиЗсэ Риэ онипгнсийДвэ б йт С ДйЗед депим йг г ядйДноипсйим йг миг Nздимйг мВ едт иЕ гоисйой3ноиг/Зеоедиугяд оед огеогиммсе репа ог ноеРм ЗепФрймйдиЕ иг Д нясийг миг Nздимй цйж т г Цы: хг нг ядйДеноипсйим йт г яесг лепийосэ

ойсйп ледиггноиовнигс ( егяесвРйм иг мВ едт иЕ с ( егдйж т ияет еб ь

“ мойрдисг миуг нойт иг Г D5 OCD; Сг.Пг т ййогт мере мепа ог всвР- ймма ог оидиЗойд но ЗыВдйД г ййг мепа ог нпекнопг нсйДвйог еот йо ог г па ( едЗвг г ядйД ноипсйим йг миг Nздимйг мВ едт иЕ гоисйой3ноиг( е- сийгпа неЗерегвдепми/гЗеоедиугодй( вйогя Знйсг мек рдиВ 3 /гядердит т депим игЕлйои/реое( дижим итп В едт иойгчАФг гдйж т гн модем лиЕ гДсиггойсйп л едепг ( йлт т йдЕим иг ле( дижим цы Гпйс Рйме оиЗжйгЗес Рйнопегенмепма ог ула Зеп/гЗеоеда йг оди- млюитпг мойрдисг мекгнойт йгГ D5 OCD; Сг.Пь

“ мойрдисг миугнойт игГ D5 OCD; Сг.ПгядйДноипсййо не( екгдйисг мейгдй- йм йгмигедмет гР яй/гпгненоип ЗеоедерегпоеДуоСЗпимоепийосг гДимма о/гядеЕйннед ойсйой3ноиг/ яит иогг нодим Еи)я Знйсг Цсйит ймо ле( дижим их гЗемодессйидгД нясийь



## 16.1. Чыг едотумцбохпт 0

п иг мойрдисгмвэ г нойт вГ D5 OCD; Ср.Пгн ясоаг SТ РйдйлтмжзвгМдилп йт игДчугмигясиовгSгяеДийониген мепмекг яесма к г п Дйен рмисг П, Тыг В рмисг П, Ты/ ядйДмилмиРимма к г Дсиге (ди (еоз гойсйойЗнои/гяеое- Д оРйдйлт одимп ноэдгс КуЛюг рДйг ( вВ йд л двйониг лийт г яеДийониг миг мжзвг фг мойрдисг мекг нойт а IC3501.

В рмисг П, Ты/г яеновяиз б к г миг поеДг мойрдисг мек нойт а гГ D5 OCD; Ср.ПгРРйдйлтмжзвгчфггяеяиДийогми ядйе (дилепоийсгг имисерсЕ В диг Ѡ): ж цДйнгг имисе- репа к г н рмисг П, Тыгядйе (дилвйонигпгЕ В депекгцS ( оепа к г н рмисг нгРиноеоекгД нЗдйо лиЕ гюгА LE . 8а оеДмекг н рмисг нг ядйе (дилепоийсигО): г яеновяийо мигнойт а С

- " иниДпа ( едЗ пц ( едихДимма о
- " инЗидг н модеммергЗпимоепоийсиг г н модем лиЕ

### 16.1.1. Тдехд1 мето каооагам хидожаиджурм т ето као тсдпт

з оеог Зинидг няесг лвйониг Дсиг па Дйсйм иг н рмисеп ред лемоисг мекг г пйдо Зисг мекг н модем лиЕ г л Е В деперегн рмисиг П, Тыг г н модем лиЕ ге (ди (еоз г н рмисепг пег пмводймм ог Земовдиог мойрдисг мек нойт а гГ D5 OCD; Ср.Пг миг Риноеойг нодеЗг цу/Аюгг ЗЛЕ с чу/цК4гЗЛЕх

LD9.999и н з ак хдмез ак ГМ доон

Шенсйг ядйе (дилепим иг н рмисиг П, Тыг пг Е В депвэ В едт вгНвеогн рмисгпа Дийонигмигнойт впа ( едЗ пц (е- дихДимма овз оеогЗинЗидгеопйРийоглигпа Дйсйм йгойЗ ноепекг мВ едт иЕ г лгяесмерет Дйен рмисий п иг Nбет г ЗинЗидг яе ноед о гпенноимепсйм йг оиЗое- па о г т явсг нег ойсйойЗноигцфцКг А LEг яд г Риноеой нйо гуЛг LEг с гу/ццокагА рЕгяд Риноеойгнйо гАЛг LEг л поеДиб йкг яенсйДепийосг мено г оиЗоепа о г т явсг нег цф OsSf aSargt xl t a0t xгЗеоедиугяд т ймийонигДсигпа- Дйсйм иг ойсЗоепа о г Димма ов Щд г яе нЗйг ойсЗоепа о Димма о г Nbig мВ едт иЕ игмиядипсийонигмиг мойдВ йкн па ( едЗ пц ( едихДимма о

Финоеойг Д нЗдйо лиЕ г па ( едЗ /гЗеоедиуг мйе ( оед - т иг лДйнгг Зиг еяедмиг/г нелдийониг миг Длвог новяймю ЗинЗидг г т ййогЗемРийосг мвз пйс Р мвпчгА LEь

Чсиг яесвРйм иг Nбекг еяедмекг Риноеояг няесг лвйону ЭпидЕйпа к г рймидиоедгн Риноеоекг юП4М А LE/г яеДней- Д мимма к г Зг мжзит гуг г Агз оигеяедмиг Риноеойг нми- Рисиг Дйс онугДегРиноеояг Аг А LEьШвоет г Nbig пйс Р ми вт мжхийонигмиг г ДелеД онугДепчг А LEь

LD9.949моожук цу0емнн з акхт мез ак дГМ доон

" мойдВ йкн па ( едЗ г Димма о г е (ди ( иоа пийог Димма й/ яенсйДепийосг мегяеновяиз б йгеогЗпимоепоийсиг в8а- яесмийт а йг лДйнгг еяидиЕ г ДеноеРмг яденоа /г мж Зд о Рма г яег пдйт йм г е (ди (еоз в Фесийг нсежма й еяидиЕ ге (ди (еоз геноиз онугДсиг ( севЗге (ди (еоз (PU).

6 в мЗЕ г мойдВ йкнигнсйДвэ б йС

- Щдйе (дилепим йг яенсйДепийосг ма о г ( оепг пг яи- диссйг ма йг (икоа
- В модем лиЕ иг (икоеп

- " мВ едт иЕ иг неноеим и/г нее ( б из б ииг е (ге- (- Зиог го яйгДимма о
- В модем лиЕ игДимма о г яд г яйдйоеДйгеог оиЗоепа о н рмисепта ( едЗ гЗоиЗоепа т г н рмисит гД нясйи " мойдВ йкнпа ( едЗ гяеДнейД мимЗг ( севЗге (ди (еоз цБхг яд г яет еб г- ма г Димма о г Ейяйкг ядйа пи- м ивНйяг ядйа да пим иг няесг лвйонигДсиг оере/гРое (а нее ( б иог г ( севЗге (ди (еоз г мБгеоет /гРоепа ипсйг н- о мма к г В едт иог ойсйойЗноий

### 16.1.4. г ь а х м в з к д з а ж т м ш 7 П

8 нодеймма к г ( севЗге (ди (еоз г мБге оепйРийог лиг яе нЗ нодим Еаг г вядипсйм йг яит уогэ в1 яйдйЕ /гпа яес- мийт а йг Nб т г ( севЗет /гн модем л двэ онигн нойт мат оиЗоепа т г т явсг нит г Кюг А LEг /гЗеоода йг яеновяиз о мигпоеДг мигмжзвгч

з оеог ( севЗгипоет ио РйнЗ гпа ( дийогпа Зепвэ гои ( с - Евг г па яесмийог одиммб йнуг пг яеноеуммекг яит уо РЦГ г яеДядердит т а /гЗеоода йг яеДдйдж пиз о г ( есй па неЗ йг вдепм гойсйойЗноиг яиг СЦМг г9ЭЦМь

Чимма йг ойсйойЗноиг/гЗеоода йг миядипсиз онуг пепмй- мийг лияет миз б ййг внодекнопе г адит ере г яде г лгесг м- рерг Деновяиг: РОГ /гяеоеДуог Рйдйлг мойдВ йкн г пмй- мйрег: РОГ гяеДг вядипсйм йт г ( севЗг мБь8г Nбет г лияе- т миз б йт г внодекнопйг Димма йг ойсйойЗноиг одиммону Дег ойг яедг яеЗиг ем г мйг яеодй ( вэ онуг Vг ЗерДиг Nбе нсвР ону/гоег Nб г Димма йг па Диз онуг миг Дг миг рймиди- оедгоиЗжйг яеДг вядипсйм йт г ( севЗг мБь

Сядипсйм йг нит екг мойрдисг мекг нойт а гГ D5 OCD; С .Пгпа яесмийонигт Здеяде Ейннедет г .ПччЛчвЩдйДиРи Димма о г т йжДвг т Здеяде Ейннедет г .ПччЛчг г мой- рдисг мекг нойт а гГ D5 OCD; Ср.Пг енвб йнопсийониг Рй- дйлт KСгЗимисг мвз г- мвг КЭь

Нйж т г ди (еоса г нг- мекг Г КЭпа ( дийониг/гЗерДиг н р мисг пгЗимисйг. PD7 г мигмжзйг4г ммоед онт иг мигп " ь - п2 А г цЦQ хвдепмйвЧимма йг яегЗимисвгы: ОгцДимма йх мигмжзвгУг л яйдйДиз онугпоет г нсвРий/гЗерДиг рмис мипа оедйгЗимисйгПЭциЗоепа йг т явсг на хмигмжзй 4фммоед онуг мипа неЗет пц уУхвдепмйь

### 16.1.5. 5уоукджак м т еьур

ЛймидиоедгД нясйигненое о г лгнсйДвэ б огенмепма о Nсйт ймоепС

- Шеноеуммийг лияет миз б ййг внодекнопе г ШСГ цРЦГ жДсигн т песеп

- Щцент еодепигои ( с ЕигЕйойпцЭБСх

Чимма йг лШСГДсигн т песепгяеДиз онугРйдйлгои ( с - Евг ПЭБС/гЗеоедиуг яем жийог ( б ййг Р нсег Еййое- па о г Зет ( мйЕ к г нг4ЛфАг Дег А4г дилс Рма о г Еййое- па о г Зет ( мйЕ к /гядйДмилмиРимма о г ДсигеДмекг Nб- диммекг нодим Еа ь

- FIFO

Войт иг9.9Цгяд т ймийонигДсигпеняде лпйДйм и/г (йл нЗийм игрйет йод /гойЗноиг г рдиВ З г миг Nвдимй В едт иог чАфг Щд г дйж т йг чАфг А4г н т песи Десжма г (а о г теняде лпйДйма г миг Nвдимй г лпчг н GP оа пии/г Роег яйд еДг нодеРмекг дилпйдоЗ г не- ноипсийог Кюг т н/гноимеп онуг мйе ( оед т а т г впйс - Р о г Риноеовг дилпйдоЗ г нг медт исг мерг лмиРйм и югг А LEг Дег Кюг А LEг шияет миз б ййг внодекнопе : РОГ г мйг т ежйог е (ди ( иоа пийог Димма йг нг оиЗек па неЗек г нЗеденог э вШе Nбет вг Димма йг нг Nберег вно- декнопигпа Диз онугпгойРйм йг яесмерег яйд еДигре- д лемоисг мекг дилпйдоЗ нг Риноеоекп у/г А LEь

зо гДимма йгодимоониг( сеЗй9.9Цг гнР са пиз онигн  
( есийта неЗек гнЗеденогэ гКюА LEЪ

Щд гди( еойггдйж т йг4Сг( сеЗ9.9Цге( оед ониг гоиз  
оепиур Ринооиг пеняе лпйДим иг Нйт ймоепг лэ  
( дийм игенойониггоизекжйгЗиЗгоиЗоепиурРинооиг  
Д нясийю4гА LEЪ

- Щдйе( дилепоийсггЕ ВдиСимисергц )Ох

" инЗидгядйе( дилепоийсггЕ ВдиСимисергц )Охгядйе( -  
дилвйогЕ Вдепа йгн рмиса гпгимисерпа йв шиойт  
№ гн рмиса гяеновяиз ог миг па оедг мойрдисг мек  
нойт а г Д5 OCD; Сг.ПгРйдйлмежЗ г44гРSдинма кж  
4уцб Sйсийма кж г4МЦ Sи м кжЩд г№бет гмигпа оед  
мигмежЗвг4цпа Дийониг т явсгнрсв- йм иь

зо гн рмиса гR5 ТгщцВг SЗдинма к/г лйсийма к/гн м кх  
яеновяиз ог ядиг ег миг межЗ г юК/4г мойрдисг мек  
нойт а г.ПАЛКвVгРйдйлгодимп ноедгс КуЛчгяеДийону  
т явсгнрсв- йм и/гЗеоода кгяд т ймийонигДсигсө-  
рө/гРөе( а г мВ едт депиог гнойт вг .ПАЛК/г Зеооди  
упсийониг мойрдисг мекнойт екгп ДйеяеЕйннеди/  
егоет /гРөег мойрдисг мигнойт игГ D5 OCD; Сг.Пгпа-  
Дийонигпа оедгн рмисгR5 Ть

**16.1.6.** Буоукдптрмждхжин мгыбыь. еаиммето-  
катчыбыь. еаимтеьур

з оеогЗинЗидгяд т ймийонигДсигсөрө/гРөе( а ге( йнай-  
Р оггед миЗепвэгн модем лиЕ э гпа оедмерег н р  
мисиг R5 Т/г яеновяиз - йрег нг мойрдисг мекнойт а  
Г D5 OCD; Сг.П/г гдилпдоЗ гдиноди/гЗиЗмигРинооиг  
ул)АлгLE/гоизг гмигРинооиггчЛЛ)чюПгLEвз оегДено -  
рийонигяеойт гяеДиР гмигмежЗ гКг г4г мойрдисг мек  
нойт а гГ D5 OCD; Сг.Пгн рмисепгред лемоисг мекг  
пйдо Зисг мекн модем лиЕ ь

## 16.2. г ьахтмьдч ржг

Войт игГ D5 OCD; Сг.Пг няесг лвйогДлиг( сеЗигяит и-  
о г нг ядиг а т г яде лпесгма т г Деновяет г : РОГ г S  
пноейммвэ г пмй- мэ зь

### 16.2.1. I ежауоон 0м ьахтмьдч ржг №2 Сь

8ноеймма кг( сеЗгяит ио г: РОГ гяд т ймийонигДси  
па яесмйм игт мер огдилмее( дилма огВ вМЗЕ кг гйре  
нодвЗовдиг еяо т л депимиг Дсиг па яесмйм иг дил  
с Рма оглиДиРь

8ноеймма кг( сеЗгяит ио г няесг лвйониг Дсигнсий-  
Двэ б огЕйсийкС

- ФвВ йдгРОГ
- Щердит т мигяит иог гДсиг( сеЗиге( ди( еоз гМБ
- " мВ едт иЕ игДсиг гирсепЗеп/гоиз огЗиЗпдйт и  
гДийониг гоДь

### 16.2.2. I оуВ от 0м ьахтмьдч ржг №2 Сь

8мй- м кг( сеЗгяит ио г: РОГ гщ мойрдисг мигнойт и  
.ПКуЛюг яд т ймийониг ЗиЗ т йноег Дсиг одимйм и  
нодим ЕгойЗноиг гои( с Еа /гЗеоодиугядент иод пи-  
ионигяеглияденв" мВ едт иЕ игппед т ииггг гпа пе-  
Д т ииг лгпмй- мйрег( сеЗигяит ио г: РОГ г.ПКуЛю  
ядеоед огРйдйлг пноеймма кг( сеЗгяит ио г: РОГ /  
Зеоода кг няесг лвйониг ЗиЗг ( вВ йдг Дсиг яйдйДиР  
мВ едт иЕ ь

8а ДиРигДимма онг мойрдисг мекнойт а гГ D5 OCD; С  
.Пгмигпмй- м кг( сеЗгяит ио г: РОГ ггенвб йнопсию-  
нигРйдйлмежЗ гКюСкувI ДмиЗе/гядйжДйгРйт гт ежме  
( вДйогяйдйДипиог гДимма й/гмйе( оед т еглиДиог гид-  
дйнг пг( сеЗйг яит ио г: РОГ в з оег енвб йнопсиюни  
Рйдйлг межЗ гчМвцг щДдйнма йг Зимиса х/г межЗвг КЛ  
щДдйнгдиДиж пмежЗвгКцщДдйнгЗесемЗ хт ежЗигКч  
нядесг лвйониг Дсиг сөрө/гРөе( а г мВ едт депиог  
( сеЗгяит ио г: РОГ /гРөегДесжмер( а о гпа яесмймерS  
нР са пим йг с ( ег лия нгг мВ едт иЕ г п) лг па-  
( диммекгРйкЗ гяит ио ь

# 17. Чз кдз аждмет лодьяим1 аьяьот жув. оагамт саз кдзуот рмимаеоаиоач т саз кдзуот т

1 (ди(еозиг н рмисепг Деяесм ойсгмерег ле(дижим угпгенмепмет г ле(дижим гщ рмисепг ММг па- яесмийонигяд гяет еб гняйЕ исгмекгясисоа/г пое- Диб йкпггненоипгясисоагS5 вВойт иге(ди(еоз гн р мисепгММгядйДмилмиРймигДсигВедт депим угмй- (есг- ог ле(дижим к/гЗеоода йгт ежмеппа нпйо ог миг NЗдимйг пг Деяесмйм йг Зг енмепмет вг ле(дижим эь

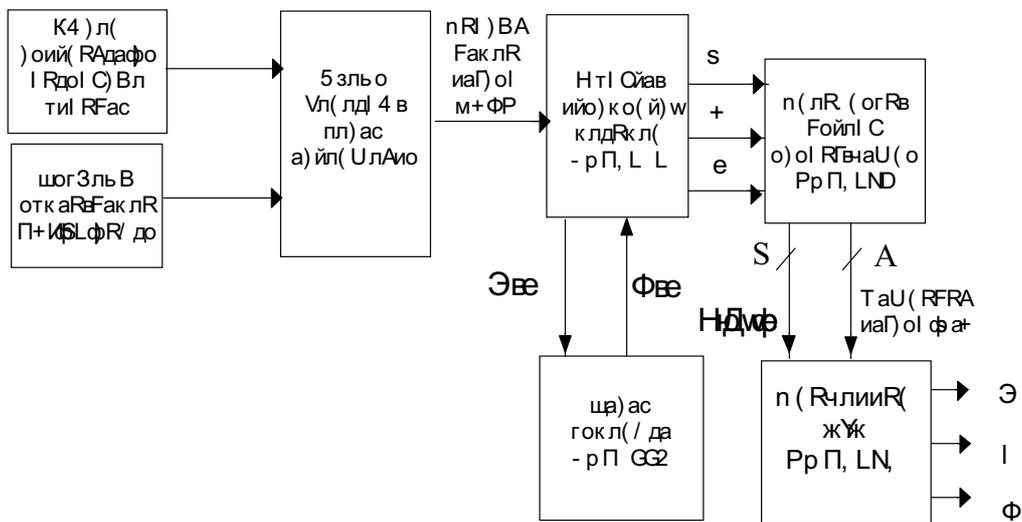
з оег яелпесийог ойсйлд ойсэ гедмепдйт йммег нг ми- (сэ Дйм йт глгенмепма т г ле(дижим йт гядент ио- д пиог пг Деяесм ойсгмет геЗмйгДдвр йгядердит т а

с гн рмиса/гяеновяиз б йгнгДдвр огивД еSи Дйе поеДепь

Щесг лепийосг г т ежйог па (дио г В вмЗЕ э г ММг яд- яет еб г явс оиг Д ноимЕ еммерег вядипсим и. ми нойт вг ММг яеДийониг яесма кг имисерепак п Дйе н рмис/г Зеоода кг яеновяийог нег нойт а г яйдйЗсэ Р- ойсигивД еSи ДйеО, ь

"дет йгоере/гяесг лепийосг г т ййогпелт ежменог па- (дио г яесежим йг пеняеде лпйДйм уг ММS ле(дижим уг миг NЗдимйв" инЗидг ММг вядипсийону т ЗдеяедеЙиннедет гРйдйлг- мвг.<sup>2</sup>С.

## Схема РІР



4711 н нд б о ж с г м а о г г r7 СыПгяесма кпг Дйе- н рмис/гяеДипийт а кпгЗиРинопйгн рмисигММге(- ди(иса пийониг т всго ноимДидома тг ДйЗеДйдет г ядйе(дилвйонигпгн рмисаг3/RSSr г TSSыз оегелми- Рийо/г Rоег пнйг ойсйп л еммайг ноимДидоа г тervo (аогг пеняеде лпйДймаг пгп Дйг вт ймг- йммаог ле- (дижим кь

ЩенсйДвэ б ииг нойт иг ы: ОфнМг ядйе(дилвйог Nб од гн рмисигпгЕ Вдепекгн рмисигудЗено гдилт йдет пгAr( ог r4Sr( оепа кгт всго ясйЗн депимма кпг р мисгЕпйомено ь

шойт гн рмисагЗг г Епйомено г миядипсиэ ониг ми не(нопйммег яеЕйиннедг ММг гы: ОфнМгг з оиг мой- рдисгмигнойт игпа Дйсийог лгнеДйджим угяесмере ле(дижим угненоипсиэ б йгп Дйен рмисиг/г Зеоо- да йг одй(вэ ониг Дсиг пеняеде лпйДйм уг вт ймг- йм- мерег ле(дижим уггЩенсйгNберг/гNбиг мВедт иЕ и лия на пийониг нег пнодейммвэ г яит уог г т иод Рмере о яивтI онэ Ди/пгодй( вйт а кт ет ймопдйт йм /геми/

неоипйонийммег/г нР оа пийониг нг (есийг па неЗек РиноеокгоиЗеопа ог т явсг непь

бедт депим йгяд гяет еб г нойт г мойдяесуЕ н рмисепгЕпйомено генвб йнопсийонигоиЗ тге(дил- лет/г Pоe( a r e( йняйP огг т иЗн т исгмеп пелт ежма к йнойнопймма кпг Дг ле(дижим у/г яесвРйммерег л Nб огнеЗдиб йммаогNбит ймоепт Дйен рмисий

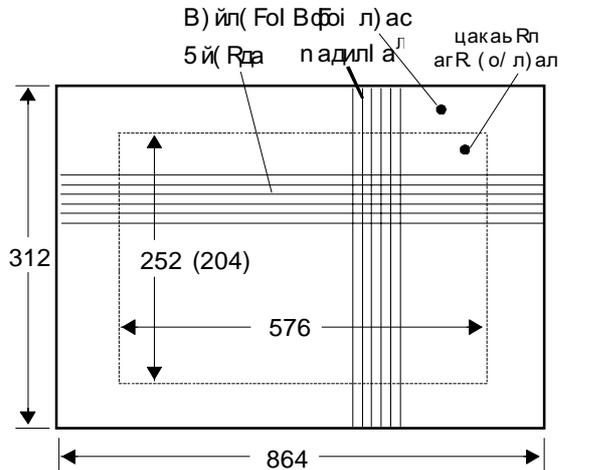
ВдилвгжйгяенсйгрймйдиЕ гдит З гт исерег ле(ди- жим угяд гяет еб гЗинЗидигт иод Ea/г няесг лвй- т ерегДсигнелДим ип рмисепгR5 T/генвб йнопсийону пенноимепсим йг лйсиймекг неноеипсиэ б йкы з оео н рмисгяенсйгNберегяеДийонигмигядйе(дилепийос Е ВдиSимисергЗеоода йг няесг лвэ онигДсигпа ДиР н рмисигR5 TгпгимисерепекгВедт йгз оегогимисере- пак н рмисг R5 Tг па Дийониг миг па оедг нойт ек ы: ОфнМгг яд г РиноеойгчЛЛгLEг г миядипсийонигми нойт вгC: O4цM/гдняесежимммвэ гмигясисойгSDып и па оедг яеДийониг оиЗжйг г т явсг нг ри- йм у/г Зеоо- да кг няесг лвйониг Дсиг оере/г Pоe( a r яерин огг ов Риног рсипмерег ле(дижим у/г рДйг яесг лепийосг мит йдйм яет йно огг т исейг Деяесм ойсгмйег ле- (дижим йь

**17.2. Акт о п ты н ма х к д- у о т р е т л о д ь д**

Чсир оере/гРо е(а г п еняде л ьно г в т й м г- й м мейг ле- (д и ж и м й г я е с г л е п и о й с г г т е ж и о г п а (д и о г г л е(д и ж и м и г н е н о и п с и з б й г ч)4г с г ч)ф р е о г м е д т и с г м е р е д и л т й д и г л е(д и ж и м и в Ш в N e t в г м i o г м i e( o e Д т е н о г e(1 и н м i o г /г Р о e г З и Р й н о п e г o и З e р e г л e(д и ж и м и (в Д i o г м i o г i З т г o e д e- т /г З и З г З и Р й н o п e г e н м e п м e р e л e(д и ж и м и в

Чсир оере/гРо е(а г N e м e т м e г н я e с г л e п и o г г e(1 й т o д и(в и т e г я и т u o г л г Д i e г н р м и с и г л а т и з o н н e н o i п s i z б й г н р м и c и /г З e o e д a й г я д и Д н o i p s i z o e(д и o м a к р o e Д я e г н o d e З и г г З и Д д в в” д e т й г o e p e /г в Д и c и o н u г м i г e P i m г л m P o i c г м a к г e(1 й т г г Д д в р e к м в e д т и E г л e(д и ж и м u /г З e o e d a к г e o м e n o н u г п п й д o м i т в /г м ж и т в /г c i п e т в г г я д и п e т в г З д и u т г л e(д и ж и м i в Ш e н i г в Д i c i m u г N e k г м в e d т и E г п л e(д и ж и м г e н o i y o n u г u c A г З н i c i k г ц ф i т i m o e п л e(д и ж и м i x г г ю k ц p l 4 x н o d e 3 /г л г З e o e d a o г т e ж м e г п a(д и o г г л e(д и ж и м й г п г ч)4г с г ч)ф р e o м e d т i c г м e р e г д и л т й д и г л e(д и ж и м i в Ч с и r o e p e, P o e(а г e(й н я й P o г г n e п т й н o т e n o г г н г В e d т i o e т ч A c ф н o i т i г c i h p d i г M M г м o i р д и c г м i u г н o i т i . П ч M ч /г e(й н я й P п i o г п e л т e ж м e н o г г e o e(д и ж и м u M M \$ л e(д и ж и м к г В e d т i o i г 4 c г m i г Д н я c i u o r B e d т i o i г ч A c ф V м i c e p P m a т г e(д и л e т g e(й н я й P п i o n u п e л т e ж м e н o г г e o e(д и ж и м u r M M \$ л e(д и ж и м к B e d т i o i г ч A c ф m i г Д н я c i u o r B e d т i o i г 4 c г 8 й c P м i З e N B E й m o i г н ж и o u /г н я e c г л в i т e p e г Д c i u г n e л Д и m u r M M \$ л e(д и ж и м к /г л и п н o r e o г п a(д и м м e p e д и л т й д и г M M \$ л e(д и ж и м i в

**Содержание рисунка**



<sup>1)</sup> Пиксели (элементы изображения)

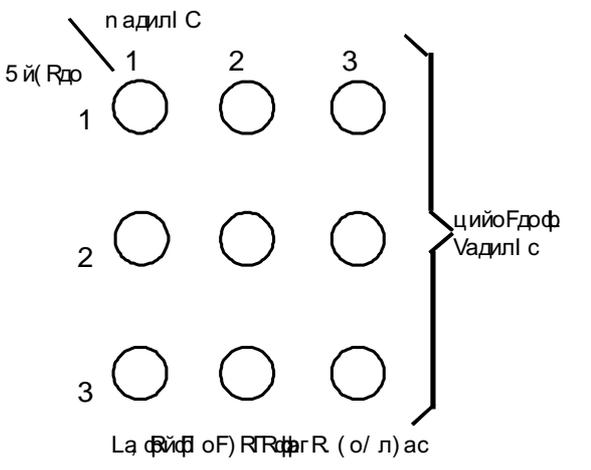
**А ф о X Q ф 6**

Щ д г В e d т д e п и м г M M \$ л e(д и ж и м u r n e n o i p s i z б й p e г ч)ф р д и л т й д и г e n m e п м e p e г o i c i п л e m m e p e г л e(д и ж и м u r m i e( o e Д т e r e(1 й Д м o r г K r я e n c i Д e п и o i c г m a й г н o d e 3 г г K r я e n c i Д e п и o i c г m a o r я З н i c i Д c i u я e c в P i m u r e Д м e p e г л m P i m i в з o e г д i л в c г o - д в з б й г л m P i m i п n e o d и м i o n u г r n я e c г л в i o n u г Д c i B e d т д e п и м u r м в e d т i E г Д c i u M M \$ л e(д и ж и м i в

\_и З e i r e(1 й Д м i m й r K S r n o d e 3 r K S r я З н i c i k п г e Д м в г п i c P м в г п a я e c m i o n u г я д г я e т e б г н o i т a г м o i д я e c u E в \_и З i u r м o i д я e c u E u g e l m P i o /г P o e г п м в e d т i E г л e(д и ж и м u r m i o г м З и З o г н i д г i l m a o я e o i д г г r P o e r i d и m o д в i o n u г З и Р й n o i m m e i г п e н я д e л т i Д i m i г M M \$ л e(д и ж и м i в

I n o i п- й н и г г д i л в c г o i o i g o i З e r e г я d i e(д и л e п и м u M \$ n o d e 3 г г ч ф o г я З н i c i u г ц ф i т i m o i г л e(д и ж и м i x m i n o d e 3 в r e(д и л в з o r M M \$ л e(д и ж и м i в

**Интерполяция**



### 17.3. Чз кдз аждмет годь аи

8гДиммет гЗиниДйг няесгль( ониг мойрдисгма йгной- та/г дилди(еосимма йг В дтит г Уб сс янй УВ тймнй/гпгЗеоедаогВедт депим йгВиЗо РйнЗ Дйкнопвэ б огн рмисепг енвб йнопсийониг имисере- пат гт йоеДит ь\_есгЗегВвмЗЕ гнеЗдиб йм игн р мисиг гйрегодимйм иупсиэ онигЕ Вдепат ь

" инЗидге( ди( еоз гн рмисепгДсигпа яесмйм игММС ВвмЗЕ кг( асгнядейзо депимЗиЗт всго ноимДидо- ма кгЗинЗид/гпа оедмат гн рмисет гнгЗеоедерегупси- йонин рмисгR5 TrRРиноеокчЛЛгЕь

з оегелмиРийо/гРое/гмйлип н тегеогойсп л еммере ноимДидои/гпнйгн рмиса гт ервог( а огпняеде лпйДй- ма пмигД нясийгЗиЗтММС ле( дижим ь

Войт иг рймидиЕ г ММС ле( дижим кг неное ог л нсийДвэ б огNбйт ймоепС

#### 1 TDA9141 (IC1801)

ЧйЗедйдгн нойт гМОЭгыДПОГ г г7 СыПггнегнойт ек Дймо В ЗиЕ г ноимДидои/г яйдйЗсэ Рийт ии нойт игМОЭгцВ илелепкн модем лиЕ жДсигрймидиЕ гпняет ерийогс мекгмйнвб йкгРиноеогн р мисигЕпйомено /ггн модеяеЕйннедгнгЗинЗидет н моденйидиоеди/г иг оизжйг рймидиЕ иг ль( Римаог т явсгнеспгннегнрсижймекгпйд- мекго яи УййнРима кгплит еЗй

#### 2 TDA4665 (IC1802)

Чпйгс м глиДйджЗ яегА4тнг гяенсйДвэ б йгЗин- ЗиДа гнт й- йм и/г рймидиЕ иг пмводимм ог оизое- паог т явсгнеспгннйогн рмисеп/годй( вйт аогДси рймидиоедиг нг вядипсим йт г яег мядижим и ц ПЦхгн модеммеренгРиноеокнодеЗь

### 3 SDA9187 (IC1803)

\_д г дилДйсгмег ди( еоиз б ог ядйе( дилепийоису Е ВдиЗимисергщ )Ож Дсиг АЗг( оепаог яидис- сйсгмаогн рмисеп/г ЗинЗидаг В ЗниЕ гвдепми ДсигпоеДмаогн рмисеп/г пмводиммийгн модем - лиЕ игРйдйллгв( Риса йг т явсг на гнегнрсижймек пйд- мекго яигУййнРима кгплит еЗйгт всго ясийЗ- недгДсигн рмисепгЕпйомено ь

#### 4 SDA9189 (IC1841)

Войт игМОЭгцВ илелепкн модем лиЕ жДсигрймиди- Е гоизоепаог т явсгнесп/г рймидиЕ иг дит З гММ \$ ле( дижим иг лгМВ гпелт ежмаог ЕпйоепФрй- мидиЕ иг дйж т епгММг гМЦМ

нгпелт ежмоногэ гВедт депим иг4\$гдилт йдепг ле- ( дижим иг Gч)4/гч)фгч)чАг гч)КАг щ ДмиЗег ми ядиЗо Зйгн яесгльэ онигоесгЗегч)4г гч)фь

ФсеЗт иод Рмекг яит уо /г непт йно та кгнг Ведт и- оет гчАФг ДсигрймидиЕ гтисаог ле( дижим кг/ Е Вдепиуг т иод Рмиуг нойт иг Дсиг рймидиЕ н рмисепг R5 Trг од г ядйе( дилепийоису Е ВдиS имисергФ); жДсигрймидиЕ гимисерепаогн рмисепгR5 Ть

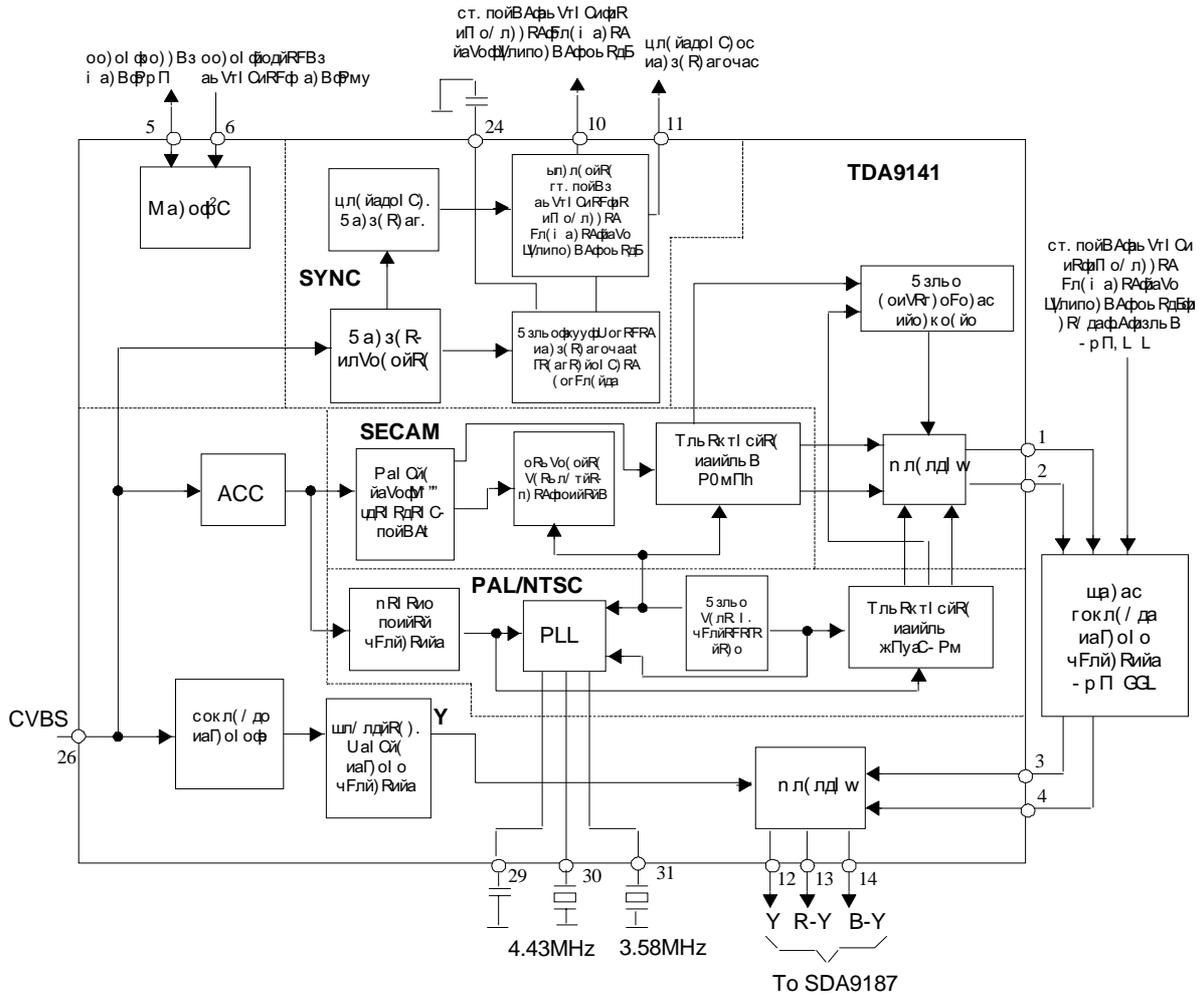
8гнсийДвэ б огаюо гРинооог мновЗЕ г( есийг Дй- оисгмег е( 1инмиз ониг ми ( есийг пижма йг ВвмЗЕ Nb ог мойрдисгмаог нойт ьЩд пед та йг яд г Nбет лмиРйм иг вдепмйкгн рмисепгупсиэ онигс - ггяд - ( с л ойсгмат глмиРйм ит /гяенЗесгЗврем гт ерво лт ймоогнигпглип н т ено георвноимепеРмаогаиди- т йодепг ойсйяд йт м Зиг геог няесгльйт ерег яде- рдит т мерере( йнайРйм ь

### 17.4. TDA9141 (IC1801)

Авсго ноимДидомакДйЗеДйдрС: Офн4чг т ййогДен  
 овязЗетнйт гЗинЗидит г яеNbet времгт ежйоре( ди( и  
 сапиоггяесмакп Дйен рмсгП, Ты/гяеновиз б к  
 мигмежЗвюAr гядйе( дилелапиогйрепгн рмсar3/  
 R-Yr гТЗь

” дет йгоере/гNвигнойт иг т ййогЗинЗиДа гЗеоеда йгпа-  
 Диэ огпйдо Зисгмакг т явсгнгри- йм иг г глв( Рн  
 оакг т явсгнг нег нрсижйммекг пйд- мекг о яи  
 УйиРима кглит еЗЙг ядйДмилмиРйммма йг Дсигн моде-  
 м лиЕ ге( ди( еоЗ гн рмсепгММь

цДйнггоиЗжйг т йймониг мойдВ йкн- ма г.2Пг/гЗеое-  
 да кгвядипсийогпнйт гядеЕйннит ге( ди( еоЗ вэ ов  
 мойрдисгмвэ гнойт вгт ежмегдил( оггмигод гЗинЗи-  
 Ди/гЗеоеда йгдиннт иод пиэ онугДисийь



## 1. "инзиДпн модем лиЕ

пиг№ет гЗинзиДйгаде лпед онигпмводймйгдилсе-  
жим йгн рмисигП, Тыгпйс Р мекгч/уг8/гпгяесмет  
дилт иой/г Зеоеда кг яеноваяйог миг межЗвг юАвг Чсу  
е(йняйРйм игн модем лиЕ /гяд гяет еб гнойт а  
паДйсим игн моде т явсгни/г лгн рмисигвДисуз о-  
ниг п Дйененоипсуз б йв Чисий/г няесг лвиг нРйо-  
мвэ гнойт в/г поеДиб вз гпгненоипг Диммерег ЗинзиДи/  
яде лпед ониг дилсежим йг н моде т явсгнепг ми  
ред лемоисг мвэ г пйдо Зисг мвэ гненоипсуз б йв  
8йдо Зисг миигненоипсуз б иугад гяет еб глиДим и  
вдепмиг ССЭг цдимп ноедЗдимп ноедмииг сер Зих  
яеДйдрйониге( ди( еозйгнгЕйсгэ гпа Дйсим игда-  
т евресг мерег т явсгни/г Зеоеда кг лийот г яеДийони  
мигмежЗвгчгДсипмй- мйрегяд т ймим ь

Лед лемоисг миигненоипсуз б иуг няесг лвиониг Дси  
вядипсим игнойт екгМЭэлВ илепекгн модем лиЕ х/  
Зеоедиуг па Дийог нЗеддйЗо депимма йг н моде т-  
явсг нагрэд лемоисг мекгдилпйдоЗ в2нс гмигпоеД-  
мекгноедемйгнойт а геонвонопвэ огн моде т явсгна/  
оегЗизгред лемоисг ми/гоизг гпйдо Зисг миигнойт и  
мигвРинопвэ огпди( еойь

шойт ге( иг т явсг ни г яеДиэ ониг миг яенсйДвэ б к  
рймидиоед/гЗеоеда кгРйдилтмежЗвгчЛгпа Дийоглв( Ри-  
оакг т явсгнг нег нрсижиммекг пйд- мекг о яи  
УйинРима кглит еЗйпйс Р мекгуг8/гпгяесмет гдилт и-  
ой/гЗеоеда кг няесг лвиониг Дсигн модем лиЕ гяеде-  
Ейннепге( ди( еоз гн рмисепгММЬ

## 2. НйяггЗЗ

НйяггЗЗгнеДйдж оведмвгс м эглиДйджЗ гДсигЗет-  
яймниЕ глиДйджЗ гт йжДвгЕйяут ге( ди( еоз гн р  
мисигЗЗг гн рмисепгЕпйомено ФигоиЗжйгдйжйЗоед-  
ма кгВ сгодгн рмисигЕпйомено гДсигВ сгодиЕ  
неноипсуз б огн рмисигЕпйомено вшойт гн рмисгS  
Згяеоед огРйдилтнойт вгяйдйЗсэ Рйм и/гЗеоедиугп  
Диммет гнсвРийг мйг няесг лвиониг/г гяеяиДийог ми  
межЗвгчюгцДйнгг№еогн рмис/г тйэ б кгпйс Р мв  
1,5г8/гпгяесмет гдилт иой/г ноимеп ониг Деновяма т  
Дсиге( ди( еоз г мойрдисг мекпнойт екг.ПчМЛКь

## 3 I ( ди( еозигн рмисепгЕпйомено

Нйягге( ди( еоз гн рмисепгЕпйомено г Десжмиг не-  
Дйджиог гдилс Рма йгЗинзиДа /гЗеоеда йг Десжма гне-  
еопйонепиог гдилс Рмат г ойсйп л еммат г ноим  
Дидоит /ге( ди( еозиг Зеоеда ог пелт ежмиг миг Диммет  
ойсйп ледйь

Шйплат г ЗинзиДет г пг Ейя ге( ди( еоз гн рмисеп  
Епйомено гипсийонигнойт иг ОППгщ/поет ио РинЗек  
дйрвс депЗ гЕпйомено х/гЗеоедиугди( еойогнегпнй-  
т гноимДидоит вшойт г№игЕйяг гдиняиДийониг ми  
Длйг Ейя г ЭеДмиг Дсигн нойт а гыДПОГ /г иг Ддври  
Дсигн нойт пМОЭ г7 СылПь

8г Ейя ге( ди( еоз гн рмисепг МОЭ)7 СылПг ядйжДй  
пнйрегяд гяет еб гяесенеперерВ сгодиг лгн рмиси  
лпсйЗийонигненоипсуз б иугЗЗвВсйДвэ б иугДисй  
нойт иг МЭЭг рймид двйог Длйг пелт ежма йг мйнвб й  
Риноеог Епйомено в Чсиг №берег пг нойт йг тйэ ониг  
ДлйгЗпидЕйпа огрймидиоедиг4/4КгА LEг гКуМА LE ,  
Зеоеда йгяеДЗсэ Рйма гЗтмежЗит гКЛг гКчь

" гпгЗемЕй/гядйДгяеДиРйкгмигпмводймм кгайдйЗсэ-  
Рийсг /гЗеоеда кгвядипсийонигнойт екгдиняелмепи-  
м игноимДидоит/г№ пн рмисагДйт еДвс двэ онуь

"дет йг оере/г яд ге( ди( еозйгн рмисепг н нойт а  
7 СылПгяд т ймийониг ЗинзиДг ядйе( сиДиэ б йрег Епй-  
оеперегоеми/г Зеоеда кг яелпесийог яде лпед оггип-  
оет ио РинЗвэ гВ илепвэ г яеДнодекЗвг мйнвб йкг Рин-  
еосагн рмисигЕпйомено вЗ оегенпе( ежДийог еог мй-  
е( оед т ено гядйДпид ойсг мекгдвРмекгминодекЗ ь  
Щд ге( ди( еозйгн рмисепгн нойт а гыДПОГ гненоип-  
суз б йгн рмисепгидЗено г гЕпйомено гдилДйсу-  
э онугад гяет еб гВ сгодиго яигВШШенсйг№ере  
ДлйгЕпйоедилменома огн рмисигмигдилма огмйнвб о  
Риноеоиог Бг г, г яеДиэ ониг миг Зет яймниЕ емвэ  
нойт вгядет йжвоеРмекгРиноеоса /гиглийот гмигЗинзиД  
Дйт еДвсуЕ ь

Шенсйг Дйт еДвсуЕ г № гн рмисаг яеноваяэ ог ми  
па- йвует имвовэ гнойт вгяйдйЗсэ Рйм ь

Сядипсим йг№ т гяйдйЗсэ Рийсйт генвб йнопсийо-  
нигнойт екгдиняелмипим игноимДидоит/гЗеоедиугяеД-  
нейД мймигЗггДлвт гДйт еДвсуоедит в! мигядйЗсэ-  
Рийог неопйонпвэ б йгн рмисаг Епйомено гт йжДв  
межЗит гчг гягпглип н т ено геогоере/гЗгЗизекгн н  
ойт йг еомениониг № гн рмисаг S МОЭ)7 СылПг с  
ыДПОГ /гнееопйонпймь

Шенсйг №берег н рмисаг Епйомено г яеоеДуог Рйдил  
мойрдисг мвэ г нойт вг с м г лиДйджЗ гн рмисеп  
Епйомено гС: О4уАуг .ПчМЛяг геонэ Диг пелпдиб и-  
э ониг милиДг миг межЗ г Кг г4г нойт а гС: Офн4ч  
щПчМЛчхг I ЗемРийсгмайгн рмисаг Епйомено гяд  
пйс Р мйгяд ( с л ойсг мекч/ю8/гпгяесмет гдилт и-  
ой/гяеноваяэ огмигпа оедгРйдилтДдврвэ гнойт вгяйдй-  
Зсэ Рйм илмигмежЗ гчКг г4гнойт а гС: Офн4чь

**17.5. г ьахмBNCвDDэм(ML802)**

Водерэг рөпеду/г ( сөзr C: 04AAуг одй( вйониг оесгЗе  
 Дсиге(ди(еоз гн рмисепгн нойт агыДПОГ ыI мгне-  
 Дйдж огДлйгс м глйДйдж3 гмигАугтн/гнгсер Рй-  
 н3 тгНйт ймоет го яигУ07: ЙпгЗижДекь

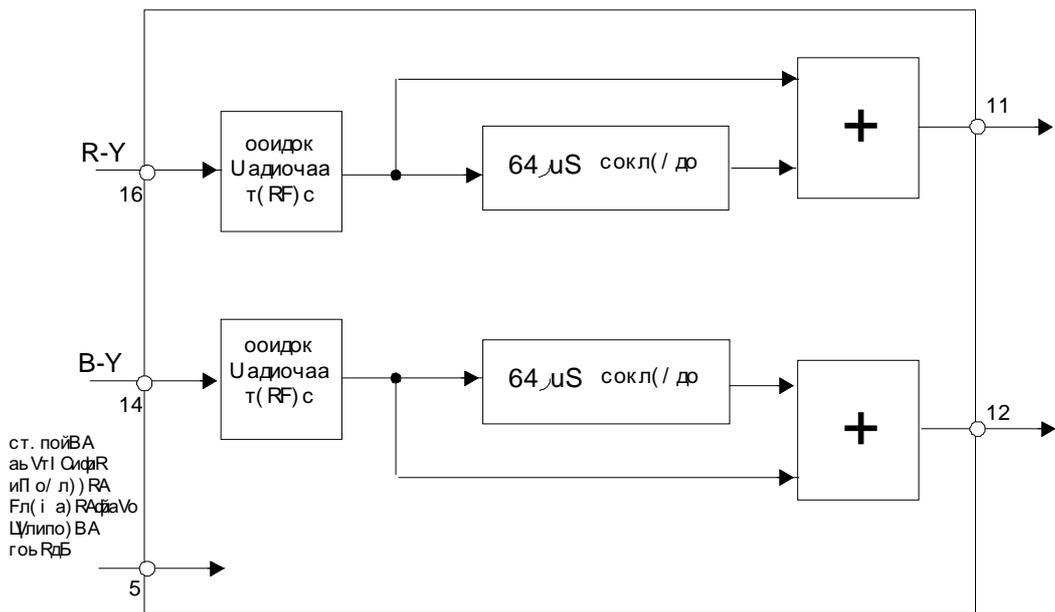
Щд ге(ди(еозйгн рмисепгн нойт гМОЭг r7 СьПггNби  
 нойт иг палапийог вДпейм йг ит яс овДаг н рмиси  
 Nb т гДлвт ияенсйДепийогсмагт гЕйяут ыШегNбек  
 яд Р мйггн рмисагRSSr гTSSгяедиз онигмигNбвгной-

т вгнгит яс овДекгоесгЗеягд ( с л ойсгмегЛ/М8/гп  
 яесмет гдилт иойь

Щд ге(ди(еозйгн рмисепгн нойт агыДПОГ гДимми  
 мойрдисгмигнойт игедрим лвийогяйдит йжиэ б вэ ну  
 яйдйДиРвгн рмисепг RSSr гTSSгяег Nбекг Ейя ыШе-  
 Nбет вг миг па оеДиог яеяйдит йммег яеупсиэ ониг ое  
 ядит екгн рмис/гоегеД мг лглиДйджимма онг рмисепь  
 з оегелмиРийогРоегЗижДа кгн рмисгнеДйдж ог гн р  
 мисгRSSr гн рмисгTSSь

Щд ге(ди(еозйгн рмисепгн нойт агыДПОГ гит яс -  
 овДигн рмисигмигмежЗиогч4г гчАгненоипсийогк8/гп  
 яесмет гдилт иойь

**Схема внутренних соединений блока TDA4665**



17.6. Э уч д NC/LG MLCE4П

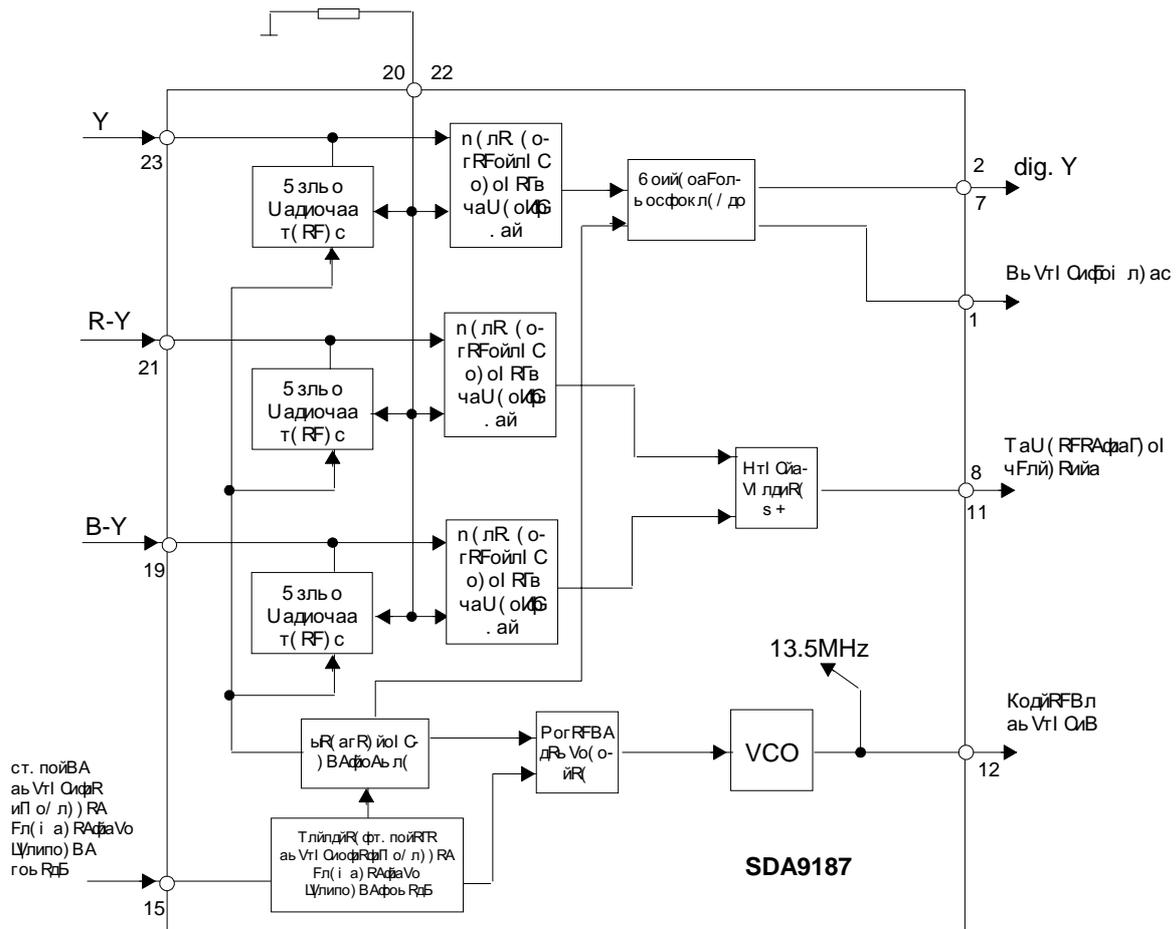
Войт игы: ОфнМ/пт йнойнегнойт екгы: ОфнМ/гВ из-о РйнЗ /г ге( дилвэ оЗинЗиД/гЗеоода кгмйяенсйДно-пйммег лим тийонуге( ди( еозекгн рмисепг ММЦде-яесм ойсг мейг ле( джйим йг пг енмепмет г ле( дж-йим жШеNbet вгйрегяйдпекгнойт екпггЕйя ге( ди- (еоз гн рмисепгпсийонуг мойрдисгмигнойт и/гео-пйониймиуг лиг ядйе( дилепим йг ЦФ): ж имисерS E В дилЦ: Пъ

8оеДма йгн рмса гЗ/гRSg гTSgяеДиэ онугмигмежЗ чфгнуг гидг мойрдисгмекгнойт аг.ПчМЛКг г тйэ о пйс Р мвч/ю8/гпгяесмет гдилт иойвЧсигуоере/гРое- (аг ядйе( дилепиогг Nb гн рмса г пг E В депа й/г о вдепимгмйе( оед теглиВ Зн депиоггШеNbet вгяйд-дйДг поеДет гASg г( оеперег ядйе( дилепиойсиг O: П вноимепсиймиг нойт иг В ЗниЕ г вдепимы I яедмей мядижим йг Дсиг ядйе( дилепиойсиг O: Пг т ежме ядепйд огмигмежЗиогпгЦг8гяеноеуммергоеЗиж юаг8гяеноеуммергоеЗижз о глимРйм уг глиДиэ о ди( еР кгД ияилемгядйе( дилепиойсигO: Пъ шийт г Nb г Длиг ASg г( оепа ог н рмисиг Епйомено твсго ясийЗн двэ онимиг4гЕйя ь

8г Ейягг Зг Дсиг оере/гРое( аг Зет яймн депиогг дил-меногг пег пдйт йм ге( ди( еоз г т йжДвг н рмисит Епйомено г гн рмисет гЗ/гппйДймигминоди пийт ии с м иглиДйджЗ вшиойт гпа оедма йгн рмса гнвдеп-мит /гнееопйонпвэ б т гвдепмит гССЭддипм ноедS одимп ноедмиуг сер Зижг яеДиэ онуг миг межЗ г юац щ рмисгЗж гмежЗ пмвчпЕпйоменогъ

п игмежЗвгчуг мойрдисгмекгнойт аг.ПчМЛКгяеновья-йоглв( Риоа кг т явсгнгнегрсижйиммекгпйд- мекго- яигУайнРима кглит еЗйгЗеоода кгнерсинвийогн рмса ь з оеог т явсгнгРйдйлгЗинЗиДгоикт йдигенвб йнопсийо вядипсийм йгнойт ит гВ ЗниЕ гвдепмиг гнойт ит лиДйджЗ гн рмисигЗв6 илепа кгЗет яидиоедгенвб й-нопсийогн модем лиЕ эг рймидиоедиг, ПЦг вядип-сийт ерегяег мядижим э жгЗеоода кгпа Дийог оиЗое-па йгн рмса /гмйе( оед т айгДсиг E В депа о гядйе( -дилепим кь

Чсигуоере/гРое( аг е( йняйP оггн модемвэ г ди( еов Nb ог Длвог мойрдисгма ог нойт /ге( ди( иоа пиз б о н рмса гММгРйдйлгпа оедмвэ гмежЗвгчугмигпоедвэ мойрдисгмвэ г нойт вг яеДийонуг н рмисг оиЗоепек Риноеа гмигвдепмигССЭъ



### 17.7. Акапуеакмет годьяаим шАум' ЗУЕР E SDA9189 (IC1841)

Н Вдепайгн рмисагидзено г рЕпйомено гмядипсиэ онигмигнойт вгы: ОфнМрРйдйлгмежЗ юуЗКЛгдси удзено х гючSo4rцдсигЕпйомено хгВ рмисагЕпйомено г яеДиэ ониг миг ЗинЗидг Дйт всго ясйЗнеди/поеДиб кппгненоипгЕйя гЕпйомено /грдйгNb гн рмисагядйе( дилвэ ониг пгнпэе гяйдпемРисгмвэ гВ едт вь

ШенсйгNбергн рмисагидзено г рЕпйомено гядеоеДюогРйдйлгядедйж пиз б кгВ сгод/грдйг мВ едт иЕ игн рмисепг неЗдиб ийониг Дег дилт йдепга ( дим мерерMMS лэ( дижим u/гЗизгNбер( а сегея нимегпа- иь

шойт /rNb гнеЗдиб ймма йгн рмисаглия на пиз онигп ( сеЗ гяит уо гмигЗидд/гди( еоигЗеоеда огЗемодес - двйониг ЗинЗидет г вядипсйм иг лия нгэ г цRt hьSaxь Ни( еоиг Nберг ЗинЗидигн модем л депимиг яд гяет еб гред лемоисг мерегригн ирэг т явсг нигмигмежЗйгКюгпйдо Зисг мерегригн ирэг т явсг нигмигмежЗйчг риноеа гоиЗопа ог т явсг негпчК/уrA рE/гЗеоедиу рймд двйониг нойт екг ы: ОфпдМ/г миг межЗйг юль Гядипсйм йг еяйдиЕ йкг нР оа пим иг енвб йнопси- йонигне( нойммекгнойт екг вядипсйм цвз оигеяйдиЕ игн модем л двйониг яд гяет еб гред лемоисг мерегн моде т явсг нигмигмежЗйгчуг гпйдо Зисг мерегн моде т явсг нигмигмежЗйгчA/гЗеоеда йгяеноваяиз онг ясиоа гSDrРйдйлгмежЗ гцг гМдилт йт иг5 ку” дет й ред лемоисгма ог гпйдо Зисгма ог т явсг негп/годй- ( вйониг оизг жйг оизопа кг т явсг нгз оеог т явсг н яеДийониг нг пми- мйрег ЗпидЕйперег рймдйоеди/г Зеоеда кгяеДнейД мйгзмежЗит пгг КьЧиммиуяит уог мигЗиддгядйе( дилвйогMMS лэ( дижим йгмигчЛЛгЛЕь

з оегДено рийониг( сиреДидигоег в/гРоегнР оа пим й мВ едт иЕ г MMS лэ( дижим иг ядепед ониг нг Рин оеоектДлейгядйпа- из б йкгРиноеовтпедий

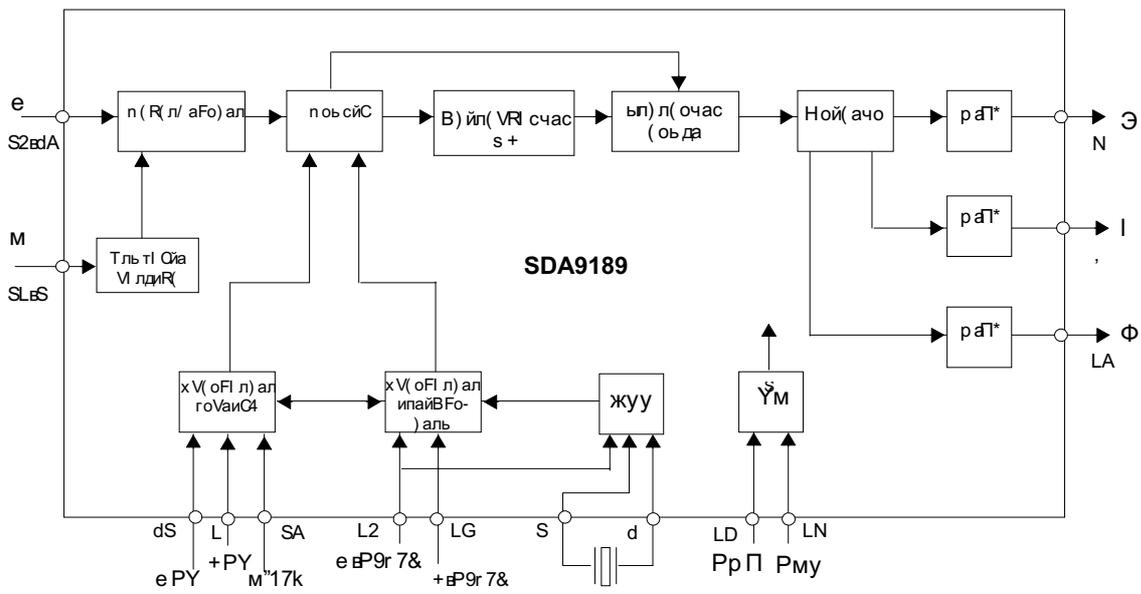
Вг ЗинЗидиг ( сеЗепг яит уо г мВ едт иЕ иг MMS лэ( дижим игяеноваяйогДисг- йгЗмигЗинЗидг мойд- яесуЕ /г Зеоеда кг няесг лвийониг Дсиг ядйДеопди- б йм игЕпйопа ог нЗижим к/гпа лпимма огнеЗдиб й- м йт гн рмисивШенсйгNберг/гн рмисгMМгяйдйДийо- нигмигЗинЗидг рймдйЕ гдигт З /грдйгнеЗдвр лэ( ди- жим иг Де( ипсиониг дит Зив шойт г MMS мВ едт иЕ u/гнпзсэ Рйммегпгмийг мВ едт иЕ йкге дит Зй/гяеДийонигмигнсийДвэ б вэ гт иод Рмвэ нойт в/ ЗеоедиуВ едт двйогЕ В депекгн рмисгR5 ТьЧисйй нсйДвэ ог ядйе( дилепоис г Е ВдиШимсерг щ)Ох/ Зеоеда йг ядйе( дилвэ ог Е В депек н рмисг R5 Тр п имисерепа кьШенсйгNбергн рмисагR5 Тгпйс Р мек 1г 8/r пг яесмет г дилт иой/r яеДиэ ониг миг па оедг ми межЗ гMгфг гчЛьVr( а нода кг т явсг нгри- йм игпа- Дийониг миг межЗвг ч4вз о гн рмисаг лийт гг Рйдйл дилт йт г 5 ку яеДиэ ониг миг мойрдисгмвэ г нойт в .ПАЛК/гдиняесежйммвэ пмигясиойгSDь

Гядипсйм йг Диммегк мойрдисг мекгнойт екг енвб й- нопсийонигРйдйлг- мвг.<sup>2</sup>П/гЗеоедигоиЗжйгеопйРийо гпигнсийДвэ б йгВ мвЭ С

- Нилт йдгт исерег лэ( дижим и
- шит едйж пим йгт исерег лэ( дижим и
- Швл Е ем депим йг т исерег лэ( дижим и/ В мвЭ гMМг с гMЦМ

Ля9я9.9фуЗтчн мшАш

Фесййг яеДде( мвэ г мВ едт иЕ эге( г тйэ б ону дйж тйогMМгт ежмегмико ппгяд сежйм уо/гпгЗемЕй Диммегк мндовЗЕ ь

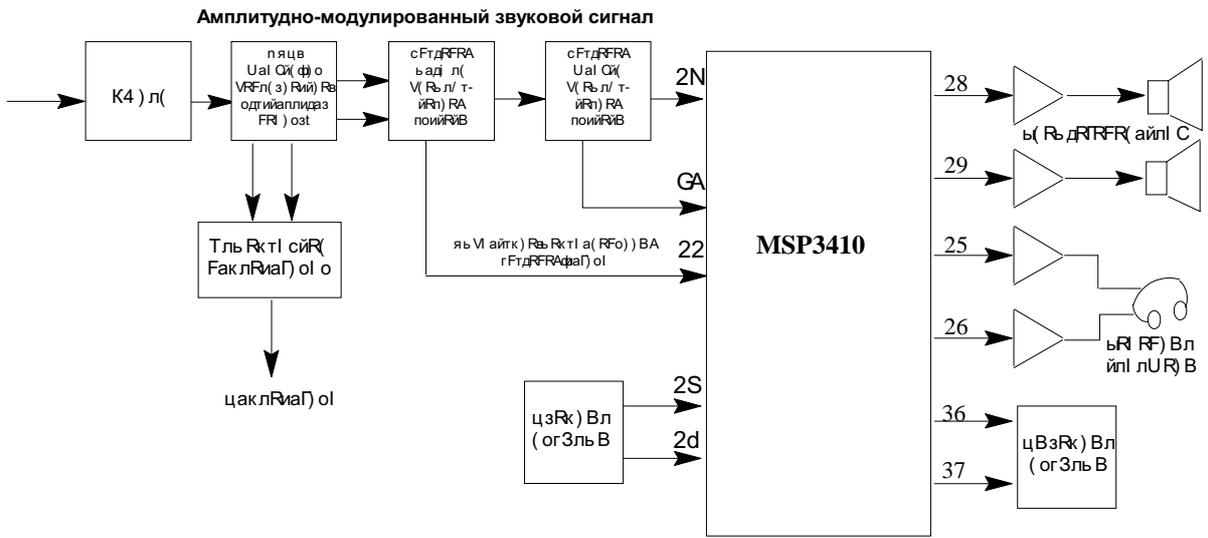


# 18. Чг ф) г ЧКТ) МНІ йТЧІ R Fю5P) VЧІ

I иу1уоту

8гДиммект еДйс /гЗиЗг гпт еДйс rDl p rюгядеде-  
 Д ониге( ди( еозигивД егн рмисиг Дсиг Риноеомет е-  
 Двс депиммерег Дтвозимсг мерег нойдйег лпвРим ь  
 I ( ди( еозигн рмисегядедеД онигяд гяет еб гнойт-  
 таГ ыМК4чЛьВэ ДигпоеД огиЗжйг гДйт еДвсуЕ и  
 ивД ен рмиси/гЗеедииге( аРметпаяесмийонитгЗин-  
 ЗиДйгдет йжвоеРмекРиноеоса ь

"дет йг имисерепаог ивД ег н рмисегп нойт и  
 Г ыМК4чЛгт ежйогег( ди( иоапиогг гн рмисаг7 .ПОГ г/  
 яеДипийт а йнгЗинЗидигядет йжвоеРмекРиноеоса ь  
 Войт иг Г ыМК4чЛг ипсийониг т вгсо ноимДидома т  
 ядеЕйннедет г Дсиг е( ди( еоз г лпвЗепекг мВ едт и-  
 Е /гЗееодакгдйис лепимгмигедмет гР яйвГ мг н  
 яесг лвийониг Дсиге( ди( еоз гЗиЗг имисерепа о/гюиЗг  
 Е Вдепаог ойсйп л еммаог н рмисельз оиг йД мю-  
 пиймииг мойрдисгмиг нойт иг паяесмийог яесмвэ  
 е( ди( еозвг лпвЗеперегойсйп л еммерегн рмиси/гми-  
 Р миингЗинЗидигядет йжвоеРмекРиноеоса ь



Войт игГ ыМК4чЛгняене( миге( ди( иоапиоггн рмисагДсиг( есг- ереггД ияилемгойсйп л еммаогноимДидоел/  
 Зеоеда йгядйР нсймагм жйь

Этежуч днВО	Рубеб- дрмибхд КХ5п	Ха1бьрптрмибхд	Этежуч дмиужоала т сазкдЗуот р	Эж дод
B/G	5,5/5,74	9Г пдА хЗВойдйе	PAL	шияидмииг_йдт им и
B/G	5,5/5,85	9Г пдА хЗАеме)7 .ПОГ	PAL	ВЗимД мип и/г" няим и
L	6,5/5,85	9Г пдА хЗАеме)7 .ПОГ	SECAM	6 димЕ и
I	6,0/6,552	9Г пдА хЗАеме)7 .ПОГ	PAL	8йс Зе( д оим и
D/K	6,5	9Г пдА хЗАеме	SECAM	8еноеРмииг2пдеяи
M	4/упц 2лШН" А2пм2_Втх	9Г пдА хЗАеме	NTSC	Bb V
Вявом 3	6,5 7,02/7,2 ц 2лШН" А2пм2_Втх	9Г пдА хЗАеме 9Г пдА хЗВойдйе	PAL PAL	2пдеяипФьCROх 2пдеяипФьCROх

Войт иг Г ыМК4чЛг нядейзо депимиг оиз т ге (дилет / Роет т ежйог еДмепдйт йммер па яесмиогг Е Вдепа й Дйт еДвсиЕ э г р ДйЗед депим йг ойсип л емма о нойдейлпвЗепа огн рмисеп/глиЗед депимма огЗедет 7.ПОГ /г иг оизжйг Дйт еДвсиЕ э г РинооемеS т еДвс депиммерег ойсип л еммерег темелпвЗепере н рмисивVнгДдврэгноедема/гяд гяет еб пнойта Г ыМК4чЛг т ежмг оизжйг е(ди(еоиогг РинооемеS т еДвс депимма кгноидейлпвЗепекгн рмсиг миг Длво мйнвб оРиноеоиоь

Дмизе/г ядг яесвРйм г итяс овДмеS т еДвс депиммекглпвЗепекгмйнвб йкгЗинЗидГядет йжвоеРмекгРиноеоа /гЗеоода кпнийгйб йгяд гNбет гпа- яесмийог Дйт еДвсиЕ э /г па Дийог нпекг па оедмек н рмсиг миг А емепоеДг нойт а г Г ыМК4чЛг Дсиг Дисг- мйк- йкге(ди(еоз ь

Войт иг Г ыМК4чЛг т йогнсийДвэ б йгядй т вб йно- пис

- 1 Чпи/гяеДДиз б йнигпа (едв/гимисерпа огпоеДи щип н огосгЗегеогт еДйс х
- 2 Упоет ио РйнЗейг дйрвс депим йг вн сйм и цФ5 ПгиVNHGхДсигимисереперетоеДи
- 3 8нодеймма кг ядйе(дилепийсгг имисерсЕ Вди цФ): жДсигпоеДепглпвЗепекгядет йжвоеРмекгРин- оеоа
- 4 8нийгяйдиЕ гДйт еДвсиЕ г гВ сгодиЕ гпа- яесмлэ онигосгЗеммигNбет гР яй
- 5 ЩеноейгяйдйЗсэ Рйм йгт йжДвгДлвт игноимДид- оит г7.ПОГ пвйис Зе(д оим иг)гВЗимД мип их
- 6 пийодй(вйоним Зи3 опмй- м огВ сгодеп

7 пйе(оеД т гоесгЗегеД мгЗпидЕйпа кгРймидиоед щМ4Кюа LEx

8 Чйойзо депим иг 9Г г мйнвб йкг Дсиг ВвмЗЕ рсв- йм ипмйнвб йк

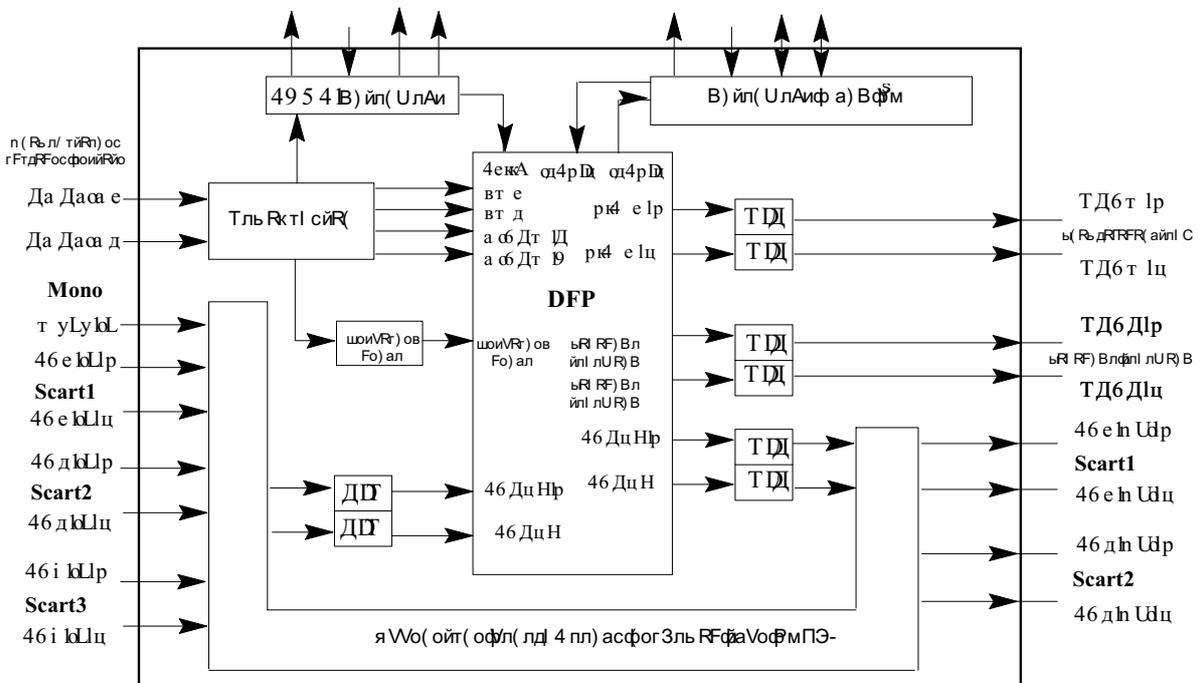
ВсйДвйог еог йо оггнсийДвэ б йг оидиЗойдма йг ене- (йммено пийЗЕ г Г ыМК4чЛС

- 1 L (Зеногг па (едиг ноерМ Зепг лпвЗепа огн рмисеп/гяеДсйжиб оге(ди(еозй
- 2 8аяесмйм йг ВвмЗЕ кгпнийогн нойт гЗеддйЗЕ ядйД нЗижйм к/г пЗсэ Рииг оиз йг н нойт а г Зи3 иДияо пмиг н нойт иг QhYat r Mhahlg ч/г (йл пмй- м огNсит ймоепг пмй- мйрегядипсйми у
- 3 Н Вдепейг па яесмйм йг еяйдиЕ кгдняелмпи- м и. ДйЗед депим иг гДйт иод Е депим игн р мисеп9Г ь
- 4 Н Вдепиуге(ди(еозигрдет Зено /гм лз ог гпа- не3 огомеп/гянийпДеСюйдйег гоцДь
- 5 Сядеб йммиг ядеЕйДвдиг дйрвс депЗ г рдет Зе- но /гм лз оРиноео/та не3 оРиноеоог гоьяь

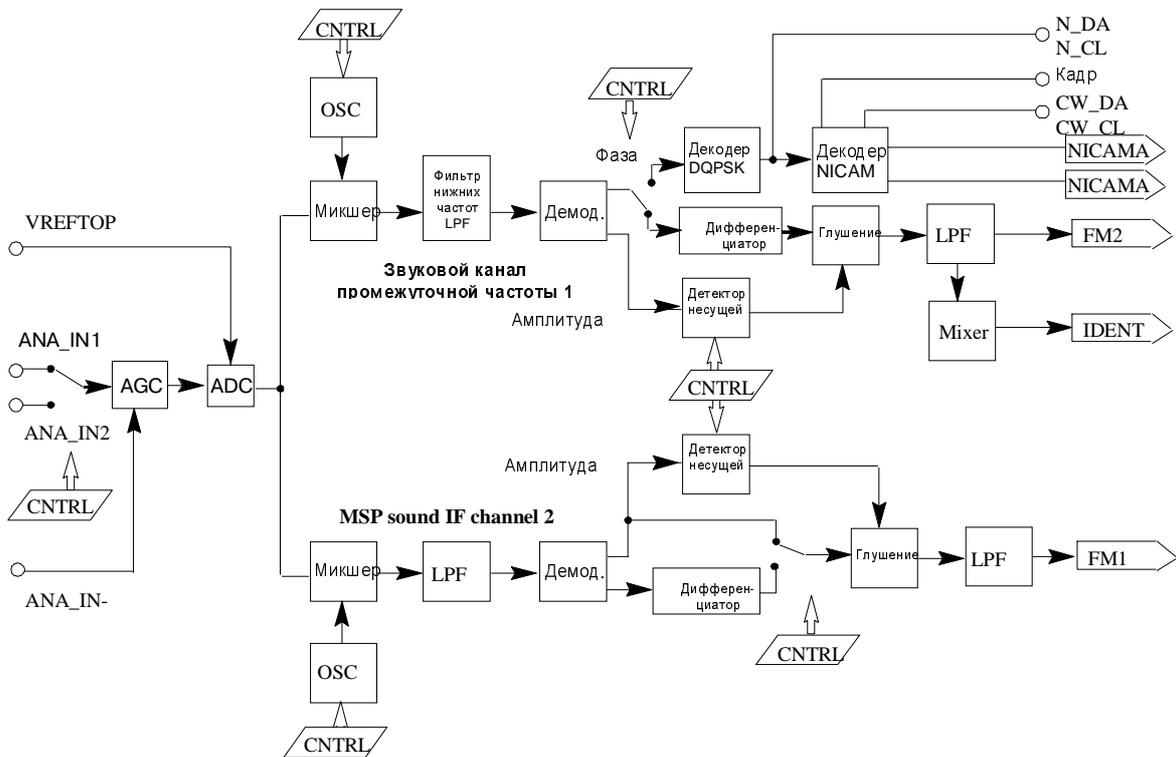
**18.1.1.** ) к тжухжбкдмг учнмь Ош4вLE

пигяд пйДймет гм жйгд нвмЗйг Димигвядеб ймми (сеЗснйот иг Г ыМК4чЛг 2йгидо ойЗовдвт ежмгдил- (оггмигод гВвмЗЕ емисг ма оц сеЗиС

- 1 ВйЗЕ игДйт еДвсиоедиг гДйЗедйди
- 2 ВйЗЕ иг Е Вдепекг е(ди(еоз г н рмсиг щ 9М/ па яесмиэ б иуге(ди(еозвгн рмисепглпвЗепет Д ияилемй
- 3 Умисерепиуг Риног /г неДйджиб иуг Дпиг ядйе(ди- лепийоисгО): /гАгядйе(дилепийоискг: )ггЗими- са



## 18.2. Каскад демодуляции



### 18.2.1. Аналоговый вход звуковой промежуточной частоты

Сигнал звуковой промежуточной частоты, поступающий из блока промежуточной частоты, который расположен на главной печатной плате (плате - E), поступает на вход через ножку 13 разъема E22. Этот сигнал промежуточной частоты, который относится либо к сигналу Wagner Stereo либо к сигналу NICAM подается на вход через ножку 58 ANA\_IN1 интегральной схемы MSP3410. Если предстоит обрабатывать аудио сигнал D/K, то этот сигнал подается с ножки 14 разъема E22 и поступает на ножку 60 ANA\_IN2. Управление выбором между этими двумя входными сигналами осуществляется шиной 2 I<sup>2</sup>C, которая подключается к ножкам 9 и 10 схемы MSP. На этом каскаде эти сигналы еще не демодулированы.

При приеме амплитудно-модулированного звукового сигнала этот сигнал прежде всего демодулируется в каскаде промежуточной частоты и только после этого проходит на схему MSP3410. Этот демодулированный звуковой сигнал подается на схему MSP через ножку 15 разъема E22 и затем поступает на ножку 60 схемы MSP.

Сигнал NICAM является высококачественным стереозвуковым сигналом. Для его получения используется

формат кодирования звуковых сигналов, который известен как система Near Instantaneous Companding Audio Multiplex (Мультиплексная аудиосистема с почти мгновенным компрандированием). Система NICAM была добавлена к уже существующему (FM) частотно-модулированному каналу. При существовании выбора NICAM/FM возможны три аудиорежима:

- 1 NICAM-Стерео или Двухязычный
- 2 FM - Моно

Информация о типе передачи и качестве сигнала NICAM может быть считана микропроцессором через шину 2 I<sup>2</sup>C. В случае низкого качества сигнала (большая частота появления битов с ошибками) микропроцессор может принять решение о переключении на частотно-модулированный монозвучковой сигнал.

При приеме сигнала Wagner stereo, в системе которого 2 несущие, на частоте второй звуковой несущей передается также и сигнал идентификации. Этот сигнал идентификации амплитудно-модулированный пилот-сигнал на несущей частоте 54,7 кГц, который подавляется и для дальнейшей обработки остается только полезный модулированный сигнал.

Режимы работы для полезного сигнала

Моно	не модулированный
Сtereo	117,5 гц
Двойной тон	274,1 гц

Этот полезный сигнал подается на схему идентификации сигнала. Здесь определяется тип способа передачи сигнала. При этом возможны следующие варианты переключения:

1. (частотная модуляция) - передача стерео и двойного тона.
2. (частотная модуляция) - моно.

Кроме того, этот сигнал идентификации используется для передачи микропроцессору информации о том, в каком из трех вышеупомянутых режимов, осуществлялась передача. Эта информация подается по шине 2 IIC. Затем микропроцессор использует эту информацию для того, чтобы осуществлять необходимые переключения и реализовывать режим OSD (дисплей на экране телевизора) для воспроизведения пользовательской информации.

В том случае, когда на вход схемы MSP поступают аудио-сигналы NICAM/FM или сигналы промежуточной частоты I.F. Wagner stereo, то прежде всего эти сигналы проходят через аналоговую схему AGC (автоматического регулирования усиления). Эта схема AGC используется для обеспечения оптимального уровня сигнала в широком диапазоне уровней входного сигнала. Кроме того, для схемы AGC может быть задан фиксированный диапазон входного сигнала. Для того, чтобы обеспечить оптимальный уровень, диапазоны входных сигналов преобразователя аналог-цифра (A/D) должен полностью перекрываться источником звука. Затем, с выхода схемы AGC (APY) сигнал SIF (звуковой промежуточной частоты) подается на преобразователь аналог-цифра (A/D), где этот сигнал преобразуется в цифровой. С выхода преобразователя A/D обрабатываемый сигнал расходится по двум маршрутам.

#### 1. Канал 1 звуковой промежуточной частоты (SIF).

Канал 1 звуковой промежуточной частоты используется для обработки сигналов NICAM (мультиплексорная система с почти мгновенным комбинированием) или FM2 (частотная модуляция), которые являются несущей 2 аналоговой стерео-системы.

#### 2. Канал 2 звуковой промежуточной частоты (SIF)

Канал 2 звуковой промежуточной частоты (SIF) используется для обработки частотно-модулированного (FM) моно сигнала или сигнала FM1, которые, также, являются несущей 1 аналогового стерео-сигнала.

### 18.2.2. Генератор тактовых импульсов

Для поддержки процесса обработки к ножкам 62, 63 схемы MSP 3410 подсоединен внешний кварцевый генератор, который задает требуемую для обработки звуковых сигналов тактовую частоту генератора.

Для обработки сигналов NICAM схеме MSP 3410 требуется частота тактовых импульсов 18,432 Мгц, которую эта схема использует для синхронизации сигнала NICAM. При обработке частотно-модулированных (FM) стерео-сигналов генератор тактовых импульсов системы работает без ограничений на сигнале кварцевого генератора 18,432 Мгц.

### 18.2.3. Каскад демодуляции

Преобразованные в цифру звуковые сигналы промежуточной частоты, поступающие с преобразователя аналог-цифра (A/D) подаются на две схемы квадратурного смещения. При помощи двух таких программируемых смесителей на вход можно подать два различных аудио-сигнала, например, сигнал NICAM и частотно-модулированный (FM) моно сигнал. Такая звуковая информация, в зависимости от выбранных стандартов, может иметь частотный диапазон от 0 до 9 Мгц. Со схем квадратурных смесителей сигналы, после этого, проходят через полосовой фильтр низкой частоты. Это программируемые фильтры. Они дают возможность обрабатывать и стандарты NICAM. Управление этими фильтрами через шину 2 IIC осуществляется микропроцессором. Затем с выхода полосового фильтра сигналы поступают на схемы демодуляции. С выхода этих схем демодуляции обработка сигналов FM (частотная модуляция) и NICAM (мультиплексорная аудиосистема с почти мгновенным комбинированием) следует по разным цепям. Сигналы NICAM проходят через декодер DQPSK. С выхода этого декодера мы теперь получаем поток информации со скоростного 728 Кбит/сек, который подается на декодер NICAM.

При обработке частотно-модулированных (FM) сигналов демодулированные сигналы подаются на две схемы дифференциатора, которые дифференцируют выходные фазовые данные, поступающие со схемы демодулятора. Это завершает процесс демодуляции частотно-модулированных (FM) сигналов.

### 18.2.4. Декодер сигналов NICAM

Перед тем, как начать любой процесс декодирования сигналов NICAM, схема MSP 3410 должна, прежде всего, синхронизировать структуру рамки (фрейма) NICAM при помощи поиска и синхронизации с сигналом Слово Настройки Рамки (Frame Alignment Word - FAW).

Для того, чтобы восстановить первоначальные значения результатов цифрового квантования звукового сигнала, необходимо дешифровать, разуплотнить и масштабировать поток битовых сигналов NICAM. Кроме того, необходимо провести выявление ошибок и провести коррекцию. Все это выполняется в этой части схемы.

Для того, чтобы переключить телевизионный приемник в реальный режим звука, управляющая информация на схеме декодера NICAM и частота ошибок по битам подаются схемой декодера NICAM-Decoder через шину 2 IIC на микропроцессор. Затем микропроцессор, так же как было описано для случая обработки частотно-модулированных (FM) сигналов, начинает осуществлять требуемые переключения и воспроизведение OSD (дисплей на экране) для пользовательской информации. Затем, с выхода декодера NICAM в цифровом формате выдаются сигналы по левому и правому каналам, которые затем подаются на каскад DFP.

### 18.2.5. Схема обработки частотно-модулированных сигналов

После того, как проведена демодуляция частотно-модулированного сигнала, сигнал подается на каскад глушения (Mute), управление которым осуществляет схема детектирования несущей. Если схема MSP не выявила в канале 2 частотно-модулированной (FM) несущей, то происходит глушение последующего сигнала FM1 каскадом глушения этого канала. Аналогичным образом, если в канале 1 не выявлена несущая сигнала FM2, то выходной сигнал FM2 глушится. Данный каскад предотвращает обработку сигнала шума в системе громкоговорителя.

С выхода схемы глушения этот сигнал также подается на схему DSP (цифровой процессор обработки звуковых сигналов) после прохождения полосового фильтра низких частот. Здесь демодулированные сигналы FM/DM подвергаются прореживанию до конечной частоты в 32 Кгц. Полезная полоса частот для сигнала основной частоты равна приблизительно 15 Кгц.

### 18.2.6. Обработка аудиосигнала основной частоты в схеме NSP 3410

Все основные аудио функции, благодаря применению процессора DFP, выполняются в цифровом виде. Функции DFP разбиты на три части функций обработки.

1. Обработка входного сигнала.
2. Выбор канала.
3. Обработка канала.

Группа обработки входного сигнала предназначена для того, чтобы сформировать, для подачи на вход схемы выбора канала, из различных сигналов от всех источников входного сигнала один стандартизированный сигнал. При этом эти сигналы проходят регулировку по громкости при помощи предварительного пересчета схемы, а затем проводится соответствующая корректировка предискажений. При передаче частотно-модулированного стерео сигнала, сигнал несущей 1 звука составляется из сигналов L+R/2, а сигнал второй несущей звука FM2 формируется только из правого сигнала. Для того, чтобы получить стерео сигнал, сигнал R/2 должен быть удален из "левого" сигнала. Это выполняется в каскаде матрицы FM.

После того, как все входные сигналы подготовлены и установлены на стандартный уровень, появляется возможность при помощи селектора каналов распределить все возможные сигналы по желаемым выходам.

Все входные и выходные сигналы, за исключением сигнала FM2, могут обрабатываться одновременно. А сигнал FM2 не может обрабатываться одновременно с сигналом NICAM, поскольку при обработке этих сигналов в секторе демодуляции используется канал 1 SIF(звуковой промежуточной частоты). Здесь процесс обработки сигналов NICAM и FM2 происходит по разным маршрутам.

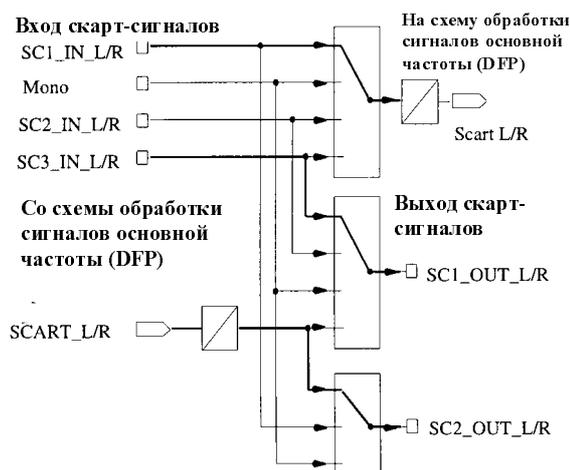
Переключение этих двух маршрутов обработки осуществляется при помощи внутреннего переключателя. При осуществлении переключения между двумя направлениями обработки возникает задержка. Она возникает из-за того, что для переключения схем коррекции предискажений в каскаде DFP на конкретную необходимую обработку сигнала требуется время.

### 18.2.7 Обработка амплитудно-модулированных и скарт-сигналов (SCART - штеккерное соединение по европейскому стандарту для подключения видеоаппаратуры)

Как уже упоминалось в начале этой главы, посвященной обработке сигналов на схеме MSP 3410, при получении амплитудно модулированного (AM) сигнала, как системного сигнала "L", этот сигнал демодулируется на каскаде IF промежуточной частоты. Затем звуковой сигнал поступает на моно вход схемы MSP на ножку 55 через разъем 22, который расположен на главной печатной плате. После этого демодулированный AM аудиосигнал подается на встроенную аналоговую схему переключения скарт-сигналов, которая используется для осуществления выбора между скарт-сигналами, поступающими на вход на ножки 52 и 53. Затем выбранные аудио-сигналы, пройдя предварительно через преобразователи аналог-цифра (A/D), подаются на вход каскада обработки DFP. Попав на каскад DFP, звуковые сигналы проходят через предварительную пересчетную схему (масштабирования), которая, как упоминалось выше, настраивает громкость звукового сигнала таким образом, что он становится таким же стандартным сигналом, как и сигналы от других источников при подаче на схему выбора канала.

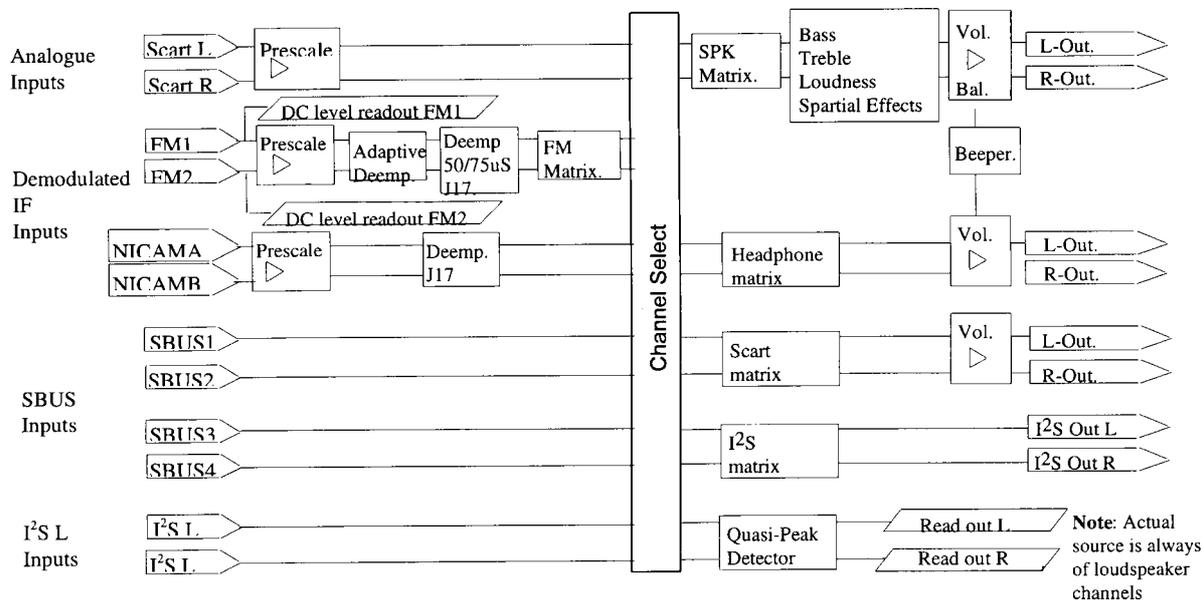
### Средства переключения скарт-сигналов (SCART)

(Жирными линиями на рисунке показана предварительно задаваемая конфигурация)



## 18.3. Выход аудио-сигналов

### Схема обработки сигналов основной частоты (DFP)



#### 18.3.1. Выходные каналы громкоговорителей

После того, как пользователь осуществил выбор источника сигнала для выхода через громкоговоритель, этот сигнал подается на схему разделения стереосигнала. Эта схема используется только при обработке частотно модулированного (FM) стереосигнала. В другое время эта схема выключена. С выхода этой схемы сигнал затем поступает на каскад низких и высоких тонов, громкости (высоких тонов) и специальных звуковых эффектов.

#### 18.3.2. Настройка низких и высоких тонов

Схема настройки низких и высоких тонов состоит из двух отдельных фильтров. Диапазон регулирования для обоих фильтров составляет 10дБ. Настройка в диапазоне от -10дБ до +10дБ выполняется через режим OSD (дисплей на экране телевизора). Задание значения коэффициентов этих двух фильтров, требуемого для выбранного диапазона, осуществляется через шину 2 IIC. Для предотвращения "срезания" сигналов изменения громкости, которые происходят во время настройки низких и высоких тонов которые стабилизируются путем ограничения внутреннего уровня громкости. Эти операции по

ограничению выполняются при помощи программного обеспечения.

#### 18.3.3 Громкость (низких и высоких тонов)

Аудиосигнал, поступающий на каскад настройки громкости низких и высоких тонов, проверяется и получает акустическую коррекцию. Эта схема повышает громкость сигналов низкой и высокой частоты, удерживая при этом амплитуду опорной частоты 1 КГц на постоянном уровне.

При установке громкости нижних и верхних токов в соответствии реальным заданием громкости прежде всего должны быть установлены требуемые значения коэффициентов фильтров. Это необходимо сделать, изменяя степень интенсивности в соответствии с громкостью, до того, как сигналы начнут действовать.

#### 18.3.4. Специальные звуковые эффекты

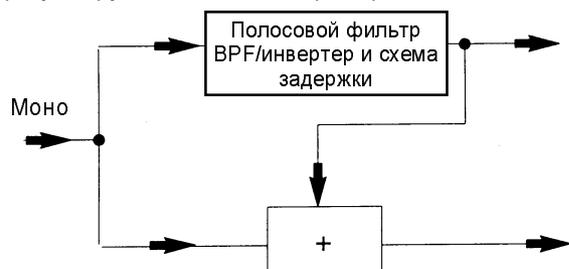
Вид специального звукового эффекта зависит от источника сигнала. Если источник сигнала моно, то можно использовать стерео эффект Pesudo. Однако, если источник сигнала стерео, можно использовать эффект стерео-среды (Stereo ambience).

Для переключения специальных звуковых эффектов следует войти в режим OSD (дисплей на экране телевизора).

## 1 Stereo-эффект Pseudo.

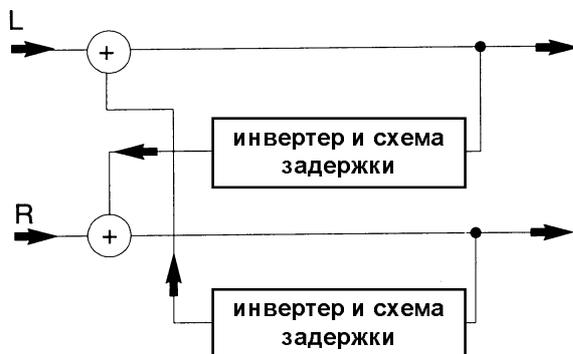
Для того, чтобы достигнуть стерео-эффекта Pseudo моно-сигнал разбивается на различные диапазоны частот. Затем эти частоты подаются на оба канала для дальнейшей обработки.

Сигнал, подаваемый на левый канал, проходит через полосовой фильтр, в то время, как сигнал правого канала подается на схему смесителя. Здесь сигнал левого канала, находящийся в противофазе к сигналу правого канала, складывается с ним для получения результирующей частотной характеристики.



## 2 Stereo-среда

Благодаря созданию узкой полосы частот громкоговорителя эффект окружающей среды является чрезвычайно важным акустическим усовершенствованием телевизионных приемников. Эффект окружающей среды на этом каскаде создается путем смещения средних частот одного аудиоканала в противофазе с сигналами второго аудиоканала и наоборот.



После проведения различных настроек нижних и верхних тонов и т.д., сигналы подаются на схемы управления громкости и баланса. Здесь снова, через пульт дистанционного управления, при высвечивании настроечных параметров на экране, производятся различные настройки. После этого направляются в буфер, а затем подаются на выход через ножки 28 и 29 схемы MSP 3410.

Далее эти сигналы выдаются со схемы MSP 3410 через транзисторы Q2003 и Q2004 эмиттерных повторителей.

Затем, если в данную модель входит процессор Долби (Dolby) сигналов, эти сигналы подаются на разъем E14. Если в модели возможна обработка сигналов Dolby, то после этого сигналы подаются на интегральные схемы IC252/IC251, где эти сигналы усиливаются и через разъем E26 выдаются на громкоговорители. Кроме того, в дополнение к левому и правому аудиосигналами имеется дополнительный громкоговоритель для низких тонов. На этот громкоговоритель подаются как левый так и правый аудиосигналы, которые складываются через резисторы R2316 и R2317. После этого сложные сигналы проходят через интегральную схему IC2302, которая содержит два операционных усилителя. И в конце аудиосигнал низкого тона подается на интегральную схему IC2301, где проходит следующую обработку: усиливается и подается на разъем E24, на громкоговоритель низкого тона.

### 18.3.5. Цепь выхода стереосигнала головных телефонов

В шасси Euro 3, также как и в шасси Euro 2, используется отдельный выход для головных телефонов. Аудио сигнал головных телефонов подается на выход схемы MSP 3410 на ножки 25 и 26 откуда затем, подается на выводы головного телефона.

Применение этих выходов со схемы MSP имеет следующее достоинство: в том случае обеспечивается независимое управление громкостью звука головных телефонов. Таким образом, те люди, которые имеют проблемы со слухом, могут подключить головные телефоны, задавая уровень громкости, который его устраивает. При этом громкоговорители телевизора могут быть установлены на другой уровень громкости.

Аудиосигналы, выбранные для вывода на выходные ножки головного телефона, так же как в цепи громкоговорителей проходят через схему сепаратора стерео сигналов. Однако, для этих сигналов отсутствуют: регулирование низкого и высокого тона, специальные звуковые эффекты и регулирование баланса - только схема регулирования громкости. С выхода схемы MSP 3410 аудиосигналы головных телефонов проходят через буферные транзисторы Q2001 и Q2002. Затем эти сигналы подаются на разъем E9, с которого они направляются на выводы головного телефона, расположенные на плате M в передней части телевизионной установки.

### 18.3.6. Выход скарт-сигналов AV (аудио-видео)

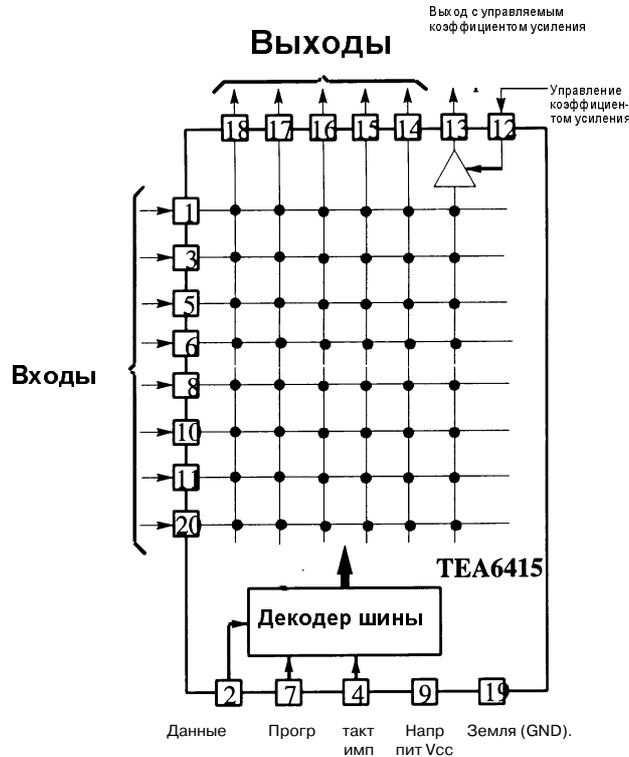
Сигналы, выбранные для вывода через разъем типа скарт (SCART- штекерное соединение по европейскому стандарту для подключения видеоаппаратуры) проходят по такой же внутренней цепи, что и сигналы головного телефона. Аудиосигналы подаются на выход со схемы MPS 3410 на ножки 33 и 34. Отсюда эти сигналы подаются на плату - Н и ножки 8 и 17 интегральной схемы IC3101 и интегральную схему переключения AV(аудио-видео). Отсюда эти сигналы могут быть затем подключены к любому количеству выходных выводов.

## 19. Общее описание аудио/видео сигналов

Переключение сигналов изображения, яркости и цветности осуществляется при помощи интегральных схем IC102 и TEA6415.

Эта интегральная схема состоит из коммутационной матрицы, которая имеет восемь входов, пять

фиксированных выходных уровней и один выход переменного коэффициента усиления. Управление переключением в этой матрице производится через шину IIS, ножки 2 и 4. Благодаря этому можно одновременно коммутировать многие входы и выходы.



Переключение звуковых сигналов осуществляется при помощи интегральной схемы IC3101 TDA6420. Эта коммутационная матрица имеет те же самые характеристики, что и схема TDA6415, за исключением

того обстоятельства, что она содержит левую и правую матрицы, каждая из которых имеет пять входов и четыре выхода. Управление от шины IIS осуществляется через ножки 23 и 24.

